

mikroelektronik

elektronik-bauelemente



Nur für den Dienstgebrauch

DATENBLATTSAMMLUNG

elektronische bauelemente

IWT

(9)

2/86

Die vorliegenden Datenblätter dienen nur zur Information. Sie beinhalten Informationen über Halbleiterbauelemente des in den Listen elektronischer Bauelemente eingestuften Sortiments.

Aus den Datenblättern können keine Liefer- und Produktverbindlichkeiten abgeleitet werden.

Sie beinhalten Grenz- und Kennwerte sowie Kennlinien von Bauelementen.

Änderungen im Sinne des technischen Fortschritts sind vorbehalten

Die Datenblattsammlung ist kostenpflichtig und kann durch Anwender aus der DDR bestellt werden.

Die Datenblattsammlung wird schrittweise aufgebaut (Lose-Blatt-Sammlung).

Laufende Ergänzungen und Aktualisierungen werden vorgenommen. Bestellungen für die jeweiligen Ausgaben der Datenblattsammlung richten Sie bitte an

VEB Applikationszentrum Elektronik Berlin
Abt. DA
Mainzer Str. 25
Berlin
1035

Die Herausgabe der Datenblattsammlung erfolgt im Auftrag des VEB Kombinat Mikroelektronik durch den VEB Applikationszentrum Elektronik Berlin, Abt. DZ. Die Redaktionsverantwortlichen nehmen jederzeit dankend sachbezogene Hinweise entgegen.

Bei Nachbestellung für vergriffene Ausgaben kann die Lieferung auf Mikroplanfilm erfolgen.

D A T E N B L A T T S A M M L U N G

"Elektronische Bauelemente"

Ausgabe 2/86: "Neue und weiterentwickelte Bauelemente
sowie ausgewählte Importbauelemente"

Inhalt

1. Dioden

KD 512 A	Si-Schaltdiode
KD 514 A	Si-Schottky-Schaltdiode
MDD 16	{ Diodenmodule
MDD 25	
MDD 40	
MDD 63	
SY 191	{ Si-Gleichrichterdioden
SY 196	
SY 525	{ Schottky-Leistungsgleichrichterdioden
SY 526	
SY 625	Epitaxial-Leistungsgleichrichterdiode
SY 710	Epitaxiediode

2. Transistoren

SU 186 L	Si-npn-Leistungsschalttransistor
SU 378	{ Si-npn-Leistungsschalttransistoren
SU 380	
SU 508	{ Si-npn-Leistungsdarlingtontransistoren
SU 509	
SU 510	

3. Integrierte Schaltkreise

B 4002 D	Schnittstellenschaltkreis zwischen Logikbaugruppen und Leistungselektronik
C 7136 D	Analog-Digital-Wandler-Schaltkreis
DL 032 D	Vier OR-Gatter mit je 2 Eingängen
DL 083 D	4-bit-Binär-Volladdierer
DL 164 D	8-bit-Schieberegister
DL 259 D	Adressierbares 8-bit-Latch mit Enable und Clear
DL 299 D	8-bit-Universalschieberegister
DL 374 D	8 D-Flip-Flop
DL 540 D	{ Bus-Leitungstreiber-Schaltkreise
DL 541 D	
DL 2631 D	Leitungssenderschaltkreis
DL 2632 D	Leitungsempfängerschaltkreis
E 435 E	Leistungstreiber mit offenem Emitterausgang

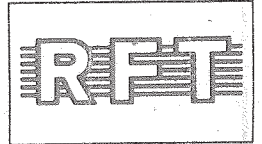
U 192 D	Dekoderschaltkreis
U 215 D	{ 1K x 1 sRAM
U 215 D1	
U 225 D	
U 225 D1	
U 1056 D	PLL-Synthesizer-Schaltkreis
U 2732 D	4K x 8 EPROM
U 6516 D	2K x 8 sRAM
U 8047 P	Einchipmikrorechnerschaltkreis
V 4050 D	6 nichtinvertierende Treiber-/Pegelumsetzstufen
V 4093 D	4 NAND-Gatter mit je 2 Eingängen
V 40098 D	6 invertierende Treiber mit Tri-state-Ausgängen
V 40511 D	BCD/7 Segment-Dekoder

4. Optoelektronische Bauelemente

MB 102	Optoelektronischer Koppler
SP 106	Fotodiode
VQB 16	{ Lichtemitteranzeigen
VQB 17	
VQB 18	
VQB 200	{ Lichtemitteranzeigen
VQB 201	

Redaktionsschluß Juni 1986

Information



KD 512 A

1/86

Herstellerland: UdSSR

Übersetzung, bearb.

Allgemeines

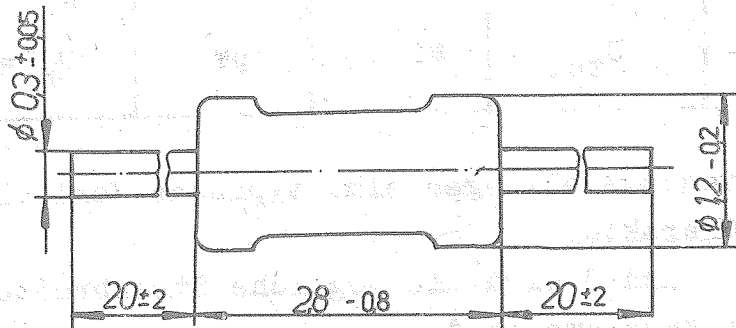
Die Silizium-Schaltdiode KD 512 A ist für den allgemeinen Einsatz vorgesehen.

Sie ist in einem Metall-Glas-Gehäuse untergebracht.

Die Masse der Diode beträgt maximal 0,3 g.

Betriebsbedingungen

Umgebungstemperatur $t_{amb} = -60^{\circ}\text{C}$ bis $+100^{\circ}\text{C}$



Grenzwerte

Kenngrößen	Kurzzeichen	Wert	Einheit	Meßbedingungen
maximale Sperrspannung	U_{Rmax}	15	V	$t_{amb} = -40 \dots +100 \text{ }^{\circ}\text{C}$
maximaler Durchlaßstrom	I_{Fmax}	20	mA	$t_{amb} = 25 \text{ }^{\circ}\text{C} \pm 10 \text{ K}$
		10		$t_{amb} = 100 \text{ }^{\circ}\text{C}$
		20		$t_{amb} = -40 \text{ }^{\circ}\text{C}$
maximaler Spitzen-durchlaßstrom	I_{FRMmax}	200	mA	$t_p \leq 10 \text{ } \mu\text{s}$
		100		$t_{amb} = 25 \text{ }^{\circ}\text{C} \pm 10 \text{ K}$
		200		$t_{amb} = 100 \text{ }^{\circ}\text{C}$ $t_{amb} = -40 \text{ }^{\circ}\text{C}$

Elektrische Kennwerte

Kenngrößen	Kurzzeichen	Wert	Einheit	Meßbedingungen
Durchlaßgleichspannung	U_F	1	V	$I_F = 10 \text{ mA}$
Sperrgleichstrom	I_R	≤ 5	μA	$U_R = 15 \text{ V}$
Sperrerholungszeit	t_{rr}	1	ns	$I_F = 10 \text{ mA}$ $U_{RRM} = 10 \text{ V}$ $I_R = 2 \text{ mA}$
Gesamtkapazität	C_{tot}	≤ 1	pF	$U_R = 5 \text{ V}$

Die folgenden Kurvendarstellungen sind typische Verläufe und tragen nur informativen Charakter.

Durch die Ziffern 1 und 3 wird die mögliche Streubreite auf der Basis von 95 % der Bauelemente dargestellt.

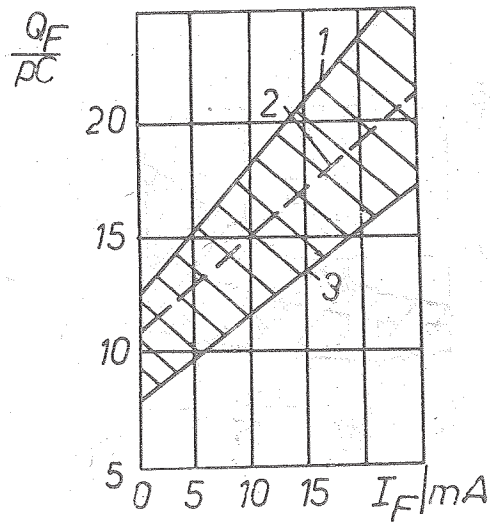


Bild 2: Abhängigkeit der Sperr-
erholladung vom
Durchlaßstrom

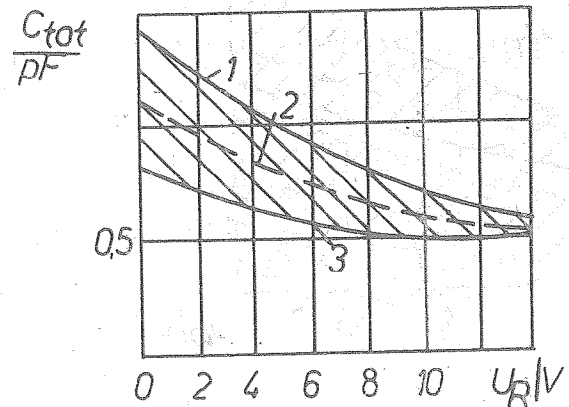


Bild 3: Abhängigkeit der Gesamt-
kapazität von der Sperr-
spannung

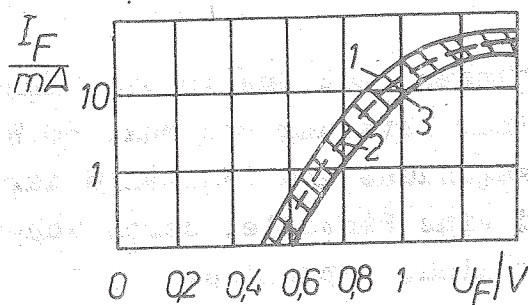


Bild 4: Streubereich der Durch-
laßkennlinien bei
 $t_{amb} = 25\text{ °C}$

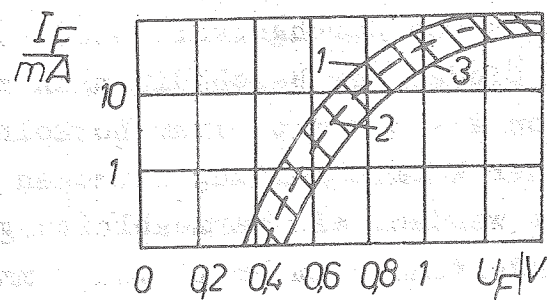


Bild 5: Streubereich der Durch-
laßkennlinien bei
 $t_{amb} = 100\text{ °C}$

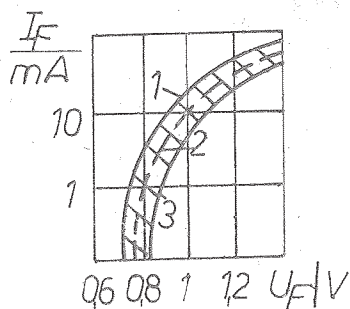


Bild 6: Streubereich der Durchlaßkenn-
linien bei $t_{amb} = -40\text{ °C}$

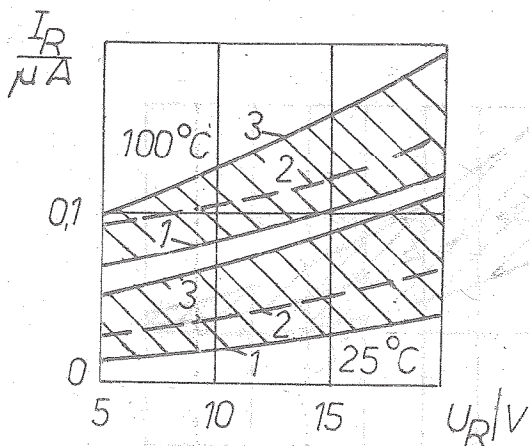


Bild 7: Streubereich der Sperrkennlinien bei
 $t_{\text{amb}} = 25^{\circ}\text{C}$, $t_{\text{amb}} = 100^{\circ}\text{C}$

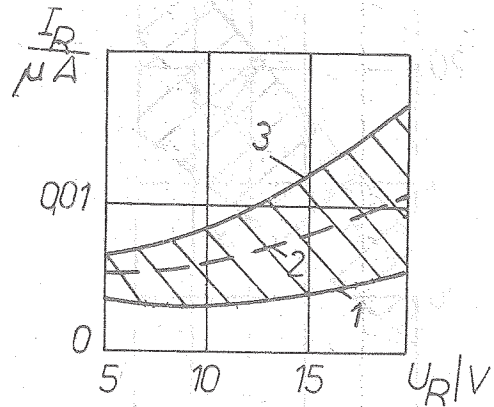


Bild 8: Streubereich der Sperrkennlinien bei
 $t_{\text{amb}} = -40^{\circ}\text{C}$

Anwendungs- und Betriebshinweise

Das Löten der Dioden muß in einem Abstand von mindestens 5 mm vom Diodengehäuse durchgeführt werden.

Um die Dioden vor Beschädigungen zu schützen, muß das Anlöten innerhalb von 2 - 3 s mit einem Lötkolben einer Leistung von max. 50 W und einer Wärmeableitung zwischen Diodengehäuse und Lötstelle durchgeführt werden. Als Wärmeableitung wird eine Pinzette, deren Schenkel mindestens 3 mm breit und 2 mm dick sind, empfohlen.

Die Verwendung saurer Flußmittel beim Löten ist nicht zulässig.

Das Biegen der Anschlüsse ist in einer Entfernung von mindestens 3 mm vom Diodengehäuse mit einem Biegeradius von 1,5 - 2 mm zulässig.

Literatur

- /1/ Polupravednikovye diody Katalog Čast' 1 (Halbleiterdioden Katalog Teil 1), 1979, Elorg Moskva. S. 113

Die vorliegenden Datenblätter dienen ausschließlich der Information! Es können daraus keine Liefermöglichkeiten oder Produktionsverbindlichkeiten abgeleitet werden. Änderungen im Sinne des technischen Fortschritts sind vorbehalten.



Herausgeber

vab applikationszentrum elektronik berlin
im vab kombinat mikroelektronik

Mainzer Straße 25
Berlin 1035

Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

Information



KD 514 A

1/86

Herstellerland: UdSSR

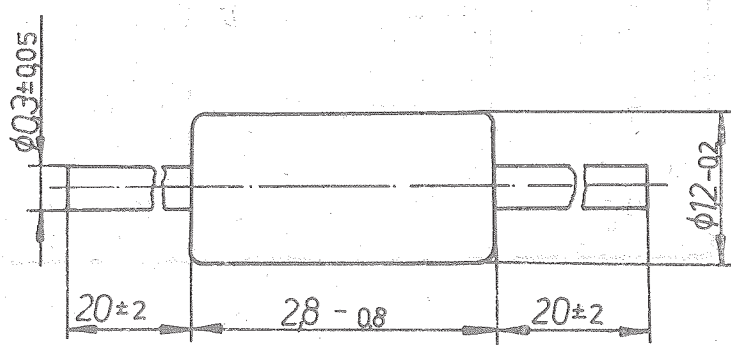
Übersetzung, bearb.

Allgemeines

Die Silizium-Schottky-Schaltodiode KD 514 A ist für den allgemeinen Einsatz vorgesehen.

Sie ist in einem Metall-Glas-Gehäuse untergebracht.

Die Masse der Diode beträgt maximal 0,035 g.



Betriebsbedingungen

Umgebungstemperatur $t_{\text{amb}} = -40 \text{ bis } +100 \text{ }^{\circ}\text{C}$

Grenzwerte

Kenngrößen	Kurzzeichen	Wert		Meßbedingungen
maximale Sperrspannung	U_{Rmax}	10	V	$t_{\text{amb}} = -40 \dots + 70 \text{ }^{\circ}\text{C}$
maximaler Durchlaßstrom	I_{Fmax}	10	mA	$t_{\text{amb}} = -40 \dots + 70 \text{ }^{\circ}\text{C}$
maximaler Spitzen-durchlaßstrom	I_{FRMmax}	50	mA	$t_p \leq 10 \mu\text{s}$
		50		$t_{\text{amb}} = -40 \text{ }^{\circ}\text{C}$
		50		$t_{\text{amb}} = 25 \text{ }^{\circ}\text{C}$
		20		$t_{\text{amb}} = 70 \text{ }^{\circ}\text{C}$

Elektrische Kennwerte

Kenngrößen	Kurzzeichen	Wert		Meßbedingungen
Durchlaßgleichspannung	U_{F}	≤ 1	V	$I_{\text{F}} = 10 \text{ mA}$
Sperrgleichstrom	I_{R}	≤ 5	μA	$U_{\text{R}} = 6 \text{ V}$
Effektive Lebensdauer der Minoritätsträger	t	100	ps	-
Gesamtkapazität	C_{tot}	$\leq 0,9$	pF	$U_{\text{R}} = 0 \text{ V}$

Die folgenden Kurvendarstellungen sind typische Verläufe und tragen nur informativen Charakter.

Durch die Ziffern 1 und 3 wird die mögliche Streubreite auf der Basis von 95 % der Bauelemente dargestellt.

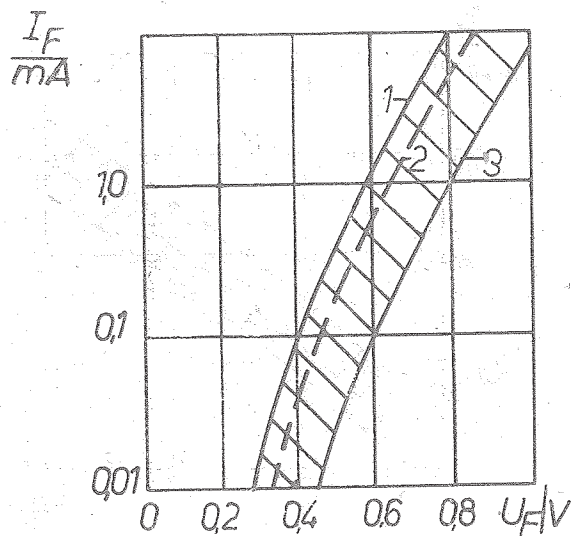


Bild 2: Durchlaßkennlinie bei $t_{\text{amb}} = 25^\circ\text{C}$

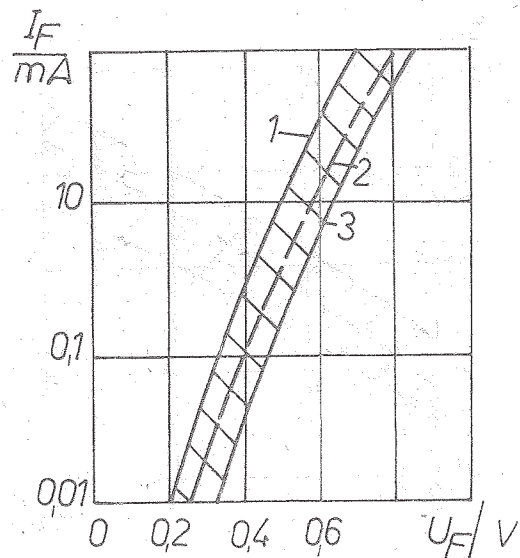


Bild 3: Durchlaßkennlinie bei $t_{\text{amb}} = 70^\circ\text{C}$

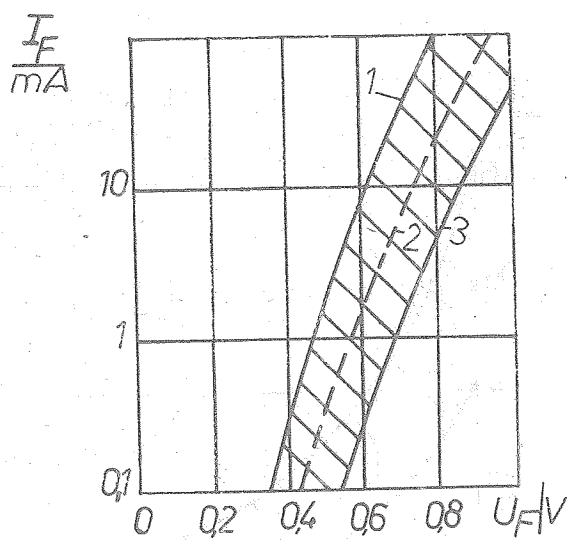


Bild 4: Durchlaßkennlinie bei $t_{\text{amb}} = -40^\circ\text{C}$

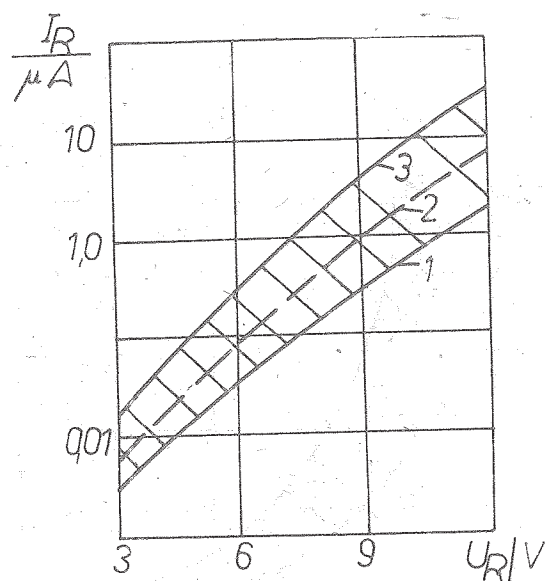


Bild 5: Sperrkennlinie bei $t_{\text{amb}} = 25^\circ\text{C}$

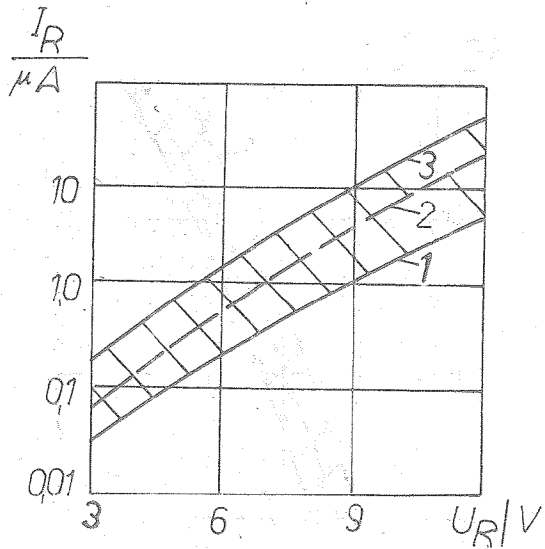


Bild 6: Sperrkennlinie bei
 $t_{\text{amb}} = 70^{\circ}\text{C}$

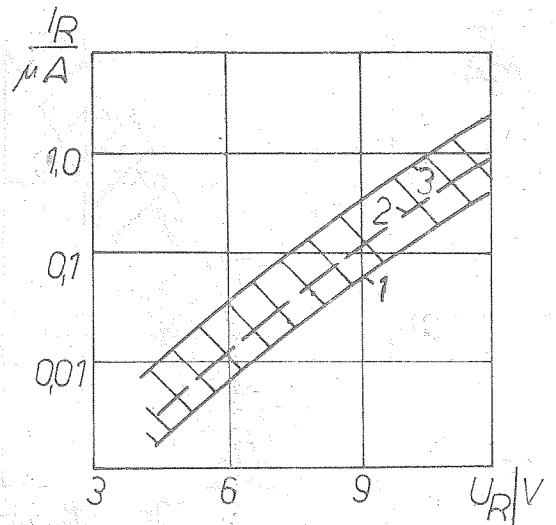


Bild 7: Sperrkennlinie bei
 $t_{\text{amb}} = -40^{\circ}\text{C}$

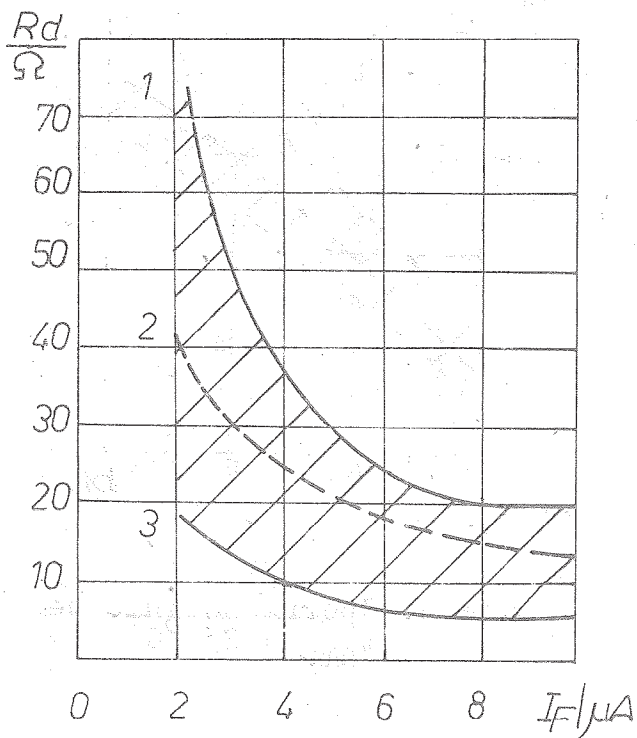


Bild 8: Abhängigkeit des differentiellen Durchlaßwiderstandes vom Durchlaßgleichstrom

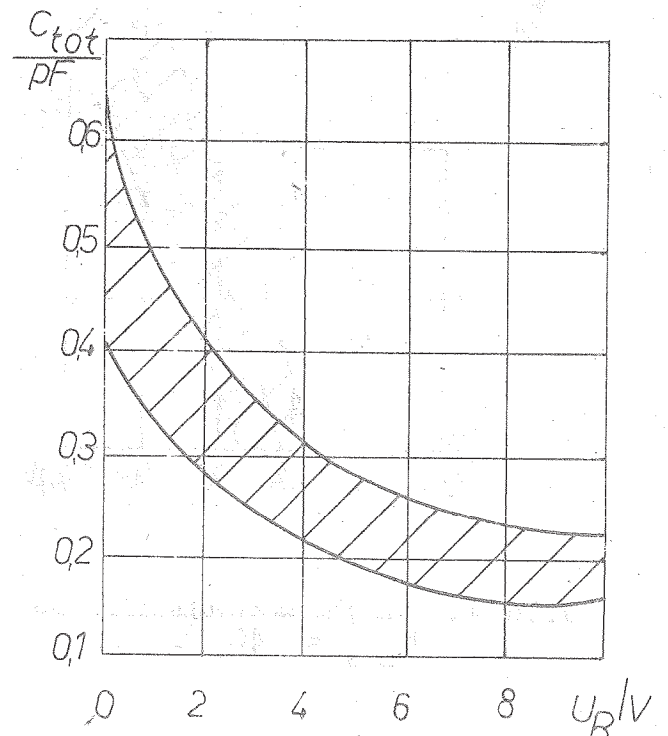


Bild 9: Abhängigkeit der Gesamtkapazität von der Sperrgleichspannung

Anwendungs- und Betriebshinweise

Das Anlöten der Dioden muß in einem Abstand von mindestens 3 mm vom Diodengehäuse durchgeführt werden, wobei darauf zu achten ist, daß die Erwärmung des Diodengehäuses 100 °C nicht übersteigt.

Als Wärmeableitung kann eine flache Kupferpinzette, deren Schenkel mindestens 3 mm breit und 2 mm dick sind, verwendet werden.

Die Verwendung saurer Flußmittel beim Löten ist nicht zulässig.

Die Dioden können in der Schaltung auf unterschiedliche Weise in einem Abstand von mindestens 3 mm vom Diodengehäuse angeschlossen werden, wobei eine Erwärmung des Kristalls oder des Diodengehäuses über 100 °C verhindert werden muß.

Das Biegen der Anschlüsse ist in einem Abstand von mindestens 3 mm vom Diodengehäuse mit einem Biegeradius von 1,5 - 2 mm zulässig.

Die Rauschspannung beträgt 500 mV bei einem Widerstand von 510 kOhm und einer Sperrspannung von 3 V.

Literatur

- /1/ Polupravednikovye diody Katalog Čast' 1 (Halbleiterdioden
Katalog Teil 1), 1979, Elorg Moskva. S. 119



Herausgeber

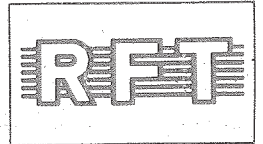
vob applikationszentrum elektronik berlin
im vob kombinat mikroelektronik

Mainzer Straße 25
Berlin 1035

Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

Die vorliegenden Datenblätter dienen
ausschließlich der Information!
Es können daraus keine Liefermög-
lichkeiten oder Produktionsverbind-
lichkeiten abgeleitet werden.
Änderungen im Sinne des techni-
schen Fortschritts sind vorbehalten.

Information



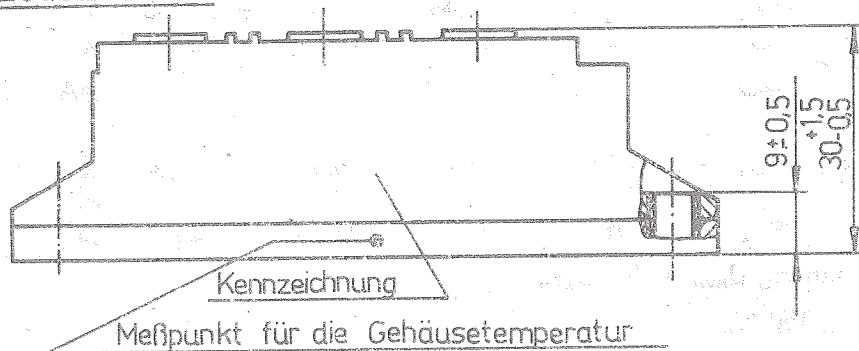
MDD 16, MDD 25, MDD 40, MDD 63

2/86

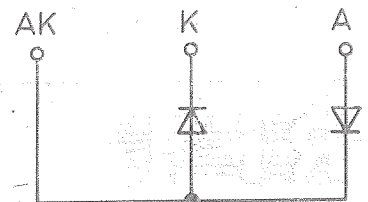
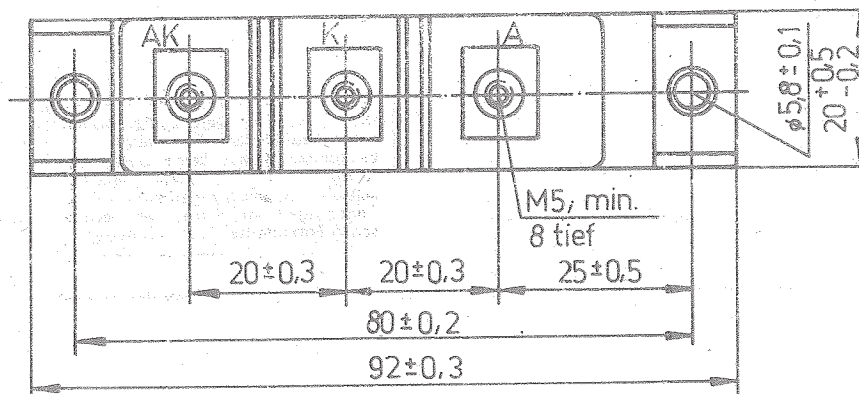
vorläufige technische Daten

Hersteller: VEB Mikroelektronik „Karl Liebknecht“ Stahnsdorf

Diodenmodule



Maße in mm
Masse etwa 200 g



Grenzwerte, gültig für den Sperrschichttemperaturbereich

	Periodische ¹⁾³⁾ Spitzensperrspannung	Nichtperiodische ²⁾ Spitzensperrspannung	Sperrgleich- spannung
	U_{RRM}/V	U_{RSM}/V	U_R/V
MDD 16, MDD 25	/ 1	100	70
MDD 40, MDD 63	/ 2	200	140
	/ 4	400	280
	/ 6	600	420
	/ 8	800	560
	/10	1 000	700
	/12	1 200	840
	/14	1 400	980
	/16	1 600	1 120

		MDD 16	MDD 25	MDD 40	MDD 63	
Mittlerer Durchlaßstrom Sinushalbwellen 3) $t_c = 100^\circ C$	$I_{F(AV)}$	16	25	40	63	A
Effektiver Durchlaßstrom bei 3)	$I_{F(RMS)}$	25	40	63	100	A
Stoßstrom $t_j = 150^\circ C$, $f = 50$ Hz-Sinushalbwelle	I_{FSM}	400	500	800	1 200	A

Kennwerte

Durchlaßspannung $t_c = 25^\circ C \pm 10$ K bei	U_F	$\leq 1,55$	$\leq 1,49$	$\leq 1,42$	$\leq 1,40$	V
Periodischer Spitzensperrstrom U_{RRM} , $t_j = 150^\circ C - 5$ K	I_{RRM}	50	80	125	200	A
Innerer Wärmewiderstand	R_{thjc}	1,6	1,4	0,9	0,6	$\frac{K}{W}$
je Diode bei	$P_{F(AV)}$	10	20	20	40	W

Empfohlene Betriebsscheitelsperrspannung $U_{RWM} = 0,7 U_{RRM}$ Maximale Sperrschichttemperatur $t_j = 150^\circ C$

1) $\frac{t_p}{T} \leq 0,5$

2) $t_p \leq 20$ ms

3) $f = 40$ bis 60 Hz

Änderungen vorbehalten!

Die vorliegenden Datenblätter dienen ausschließlich der Information! Es können daraus keine Liefermöglichkeiten oder Produktionsverbindlichkeiten abgeleitet werden. Änderungen im Sinne des technischen Fortschritts sind vorbehalten.



Herausgeber

veb applikationszentrum elektronik berlin
im veb kombinat mikroelektronik

Mainzer Straße 25
Berlin 1035

Telefon: 5 30 05 21, Telex: 011 2981; 011 3055

Information



SY 191, SY 196

2/86

Hersteller: VEB Mikroelektronik „Robert Harnau“ Großräschen

Siliziumgleichrichterdioden

Die Typen SY 191 (TGL 43346) und SY 196 (TGL 43348) sind Siliziumgleichrichterdiolen, die im Gehäuse H 4, international das standardisierte Metallschraubgehäuse I.E.C. - A3M, angeboten werden.

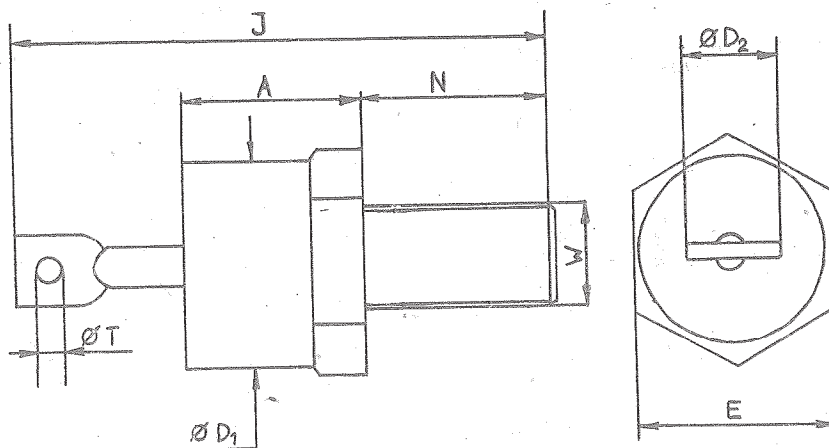


Bild 1: Gehäuse

	J	A	N	ØD ₁	ØD ₂	ØT	W	E
Bauform H 4	max.	max.	max.	max.	max.	min.	M5	SW
TGL 200-8327	32	10,2	11,5	10,7	6,3	1,8		11

Masse: ≈ 7 g

Anschlußbelegung: Katode am Gewindebolzen

Grenzwerte

	Kurzzeichen	SY 191	SY 196	Einheit
Periodische Spitzensperrspannung und Nichtperiodische Spitzensperrspannung	U_{RRM} U_{RSM}	100, 200, 400 600, 800, 1000 1200, 1400, 1600	100, 200, 400 600, 800, 1000	V
Mittlerer Durchlaßstrom (Sinushalbwellen) $\vartheta_c = 100^\circ\text{C}$	$I_F(AV)$	20	15	A
max. zulässige virtuelle Sperrschichttemperatur	$\vartheta_{jmax.}$	175	150	$^\circ\text{C}$
Betriebstemperaturbereich	ϑ_a	- 55 ... + 125		$^\circ\text{C}$
Stoßstrom Sinushalbwellen $t = 10 \text{ ms}$, $U_R = 0 \text{ V}$, $\vartheta_c = 25^\circ\text{C}$ $\vartheta_c = 150^\circ\text{C}$	I_{FSM}	350 200 2	280 150 2	A

max. zulässige Ausgabelastmoment in Nm

Kennwerte

	Kurzzeichen	SY 191	SY 196	Einheit
Durchlaßspannung bei I_{FM} $\vartheta_c = 25^\circ\text{C}$	U_F	1,4 1)	1,4 2)	V
Periodischer Spitzensperrstrom	I_{RRM}	3,0 3) 1,0 5)	6,0 4) 2,0 5)	mA
Innerer Wärmewiderstand $P_F = 10 \text{ W}$	R_{thjc}	1,8	1,8	K/W
Sperrerrholzeit	t_{rr}	-	300	ns

$$\left[\frac{di_F}{dt} = 25 \text{ A/us}^{-1}, i_F = 1 \text{ A}, i_{rr} = 0,5 \text{ A}, \vartheta_c = 25^\circ\text{C} \right]$$

1) $I_{FM} = 40 \text{ A}$

2) $I_{FM} = 20 \text{ A}$

3) $U_R = U_{RRM}; \vartheta_c = 150^\circ\text{C}$

4) $U_R = U_{RRM}; \vartheta_c = 120^\circ\text{C}$

5) $U_R = U_{RRM}; \vartheta_c = 25^\circ\text{C}$

Informationswerte

Durchlaßspannungswiderstand r_f in mΩ

Schlussenspannung U_{TO} in V

period. Spitzensperrverlustleistung

P_{rrm} in W

$\vartheta_j = \vartheta_{jmax.}; U_R = U_{RRM}$

74

0,85

12

78

0,85

20

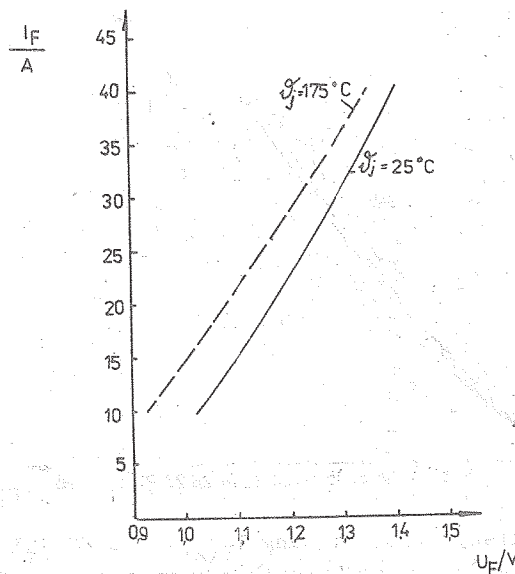


Bild 2: Obere Werte der Durchlaßkennlinie der SY 191
Parameter: Sperrschichttemperatur T_j

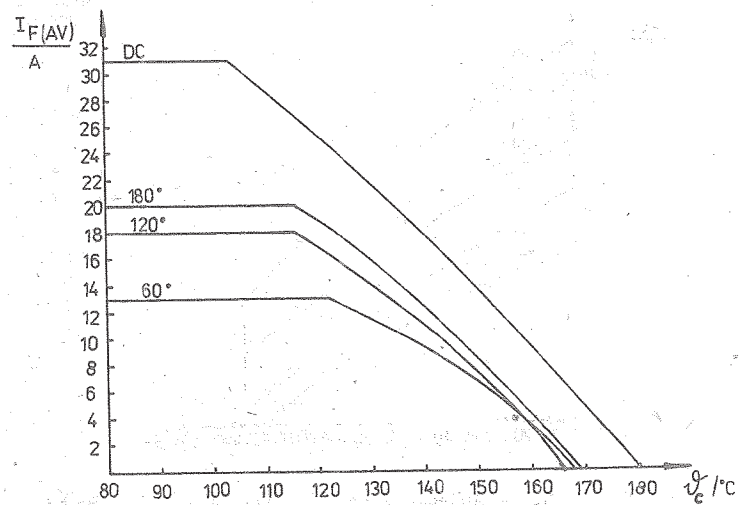


Bild 3: Höchstzulässiger Durchlaßstrommittelwert $I_F(AV)$ der SY 191 in Abhängigkeit von der Gehäusetemperatur T_c bei sinusförmigem Stromverlauf
Parameter: Stromflußwinkel

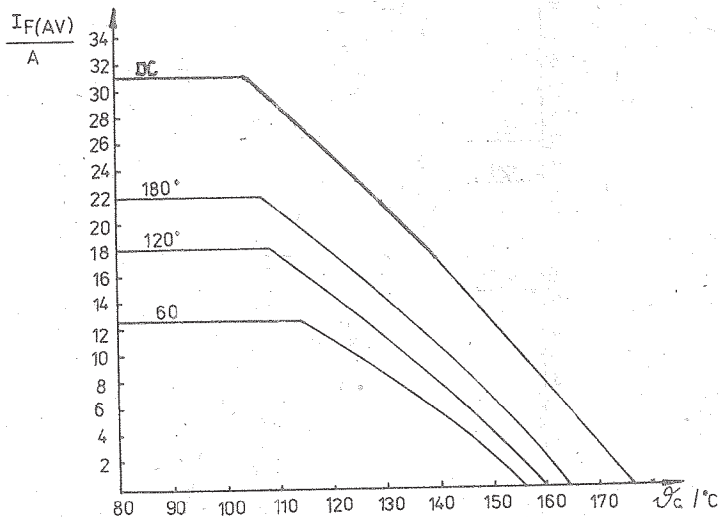


Bild 4: Höchstzulässiger Durchlaßstrommittelwert $I_F(AV)$ der SY 191 in Abhängigkeit von der Gehäusetemperatur T_c bei rechteckförmigem Stromverlauf
Parameter: Stromflußwinkel

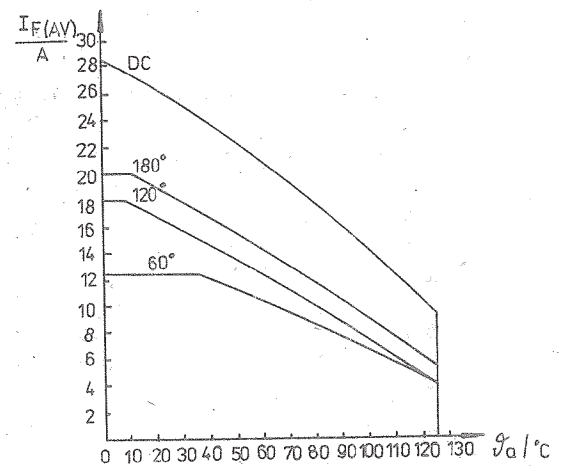


Bild 5: Höchstzulässiger Durchlaßstrommittelwert $I_F(AV)$ der SY 191 in Abhängigkeit von der Umgebungstemperatur T_a bei sinusförmigem Stromverlauf
Voraussetzung: Montage der Diode SY 191 auf Kühlkörper Typ K 25, Einbaulage I
Parameter: Stromflußwinkel

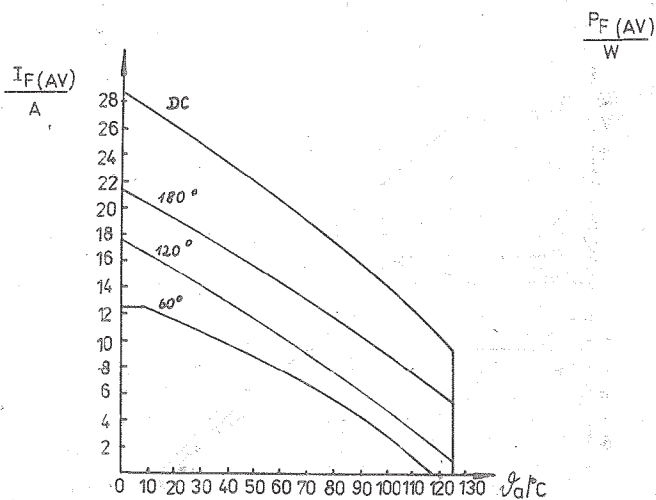


Bild 6: Höchstzulässiger Durchlaßstrommittelwert $I_F(AV)$ der SY 191 in Abhängigkeit von der Umgebungstemperatur θ_a bei rechteckförmigem Stromverlauf

Voraussetzung: Montage der Diode SY 191 auf Kühlkörper Typ K 25, Einbaulage I

Parameter: Stromflußwinkel

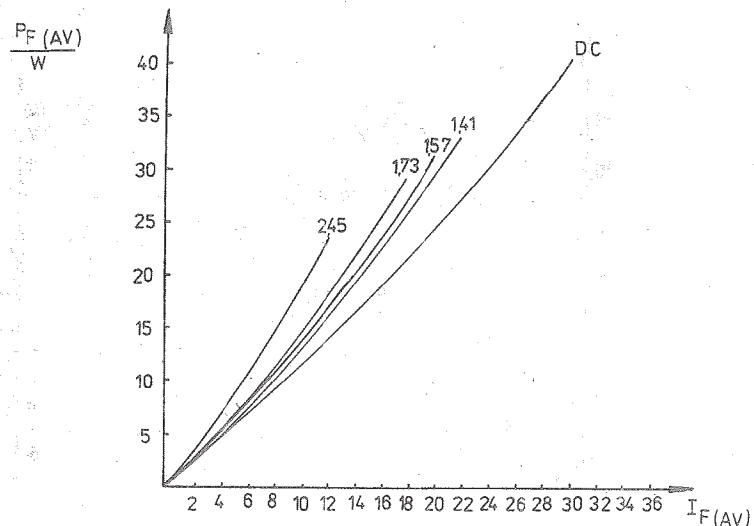


Bild 7: Durchlaßverlustleistung $P_F(AV)$ der SY 191 in Abhängigkeit vom Durchlaßstrommittelwert $I_F(AV)$

Parameter: Formfaktor (siehe Tabelle 1)

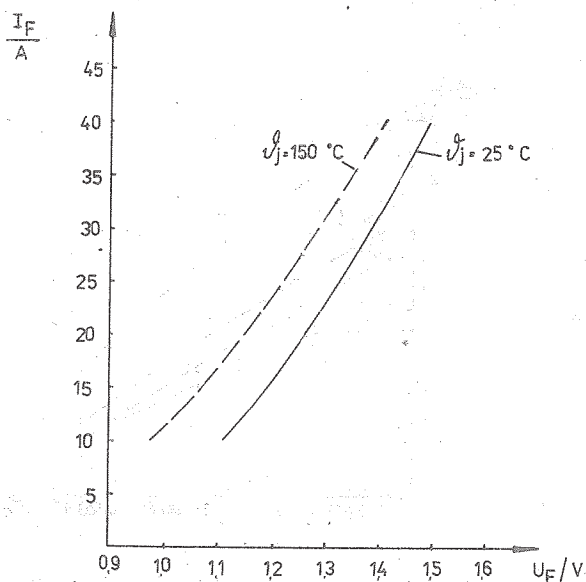


Bild 8: Obere Werte der Durchlaßkennlinie der SY 196

Parameter: Sperrschichttemperatur θ_j

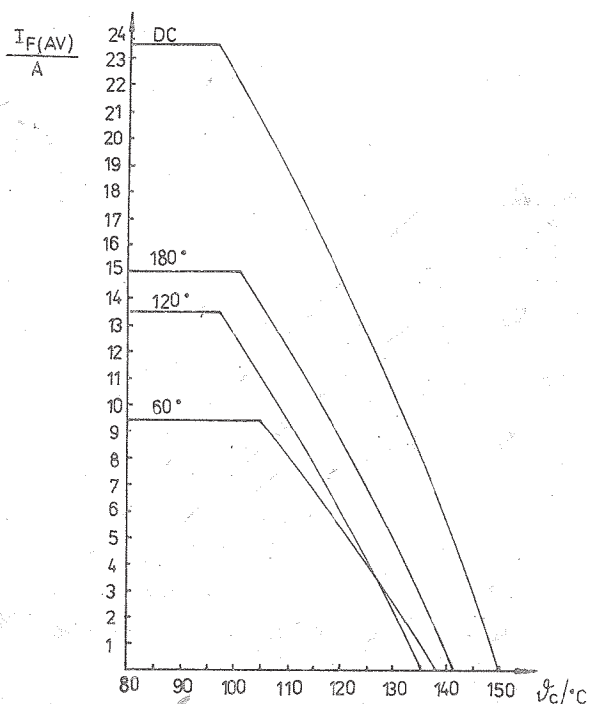


Bild 9: Höchstzulässiger Durchlaßstrommittelwert $I_F(AV)$ der SY 196 in Abhängigkeit von der Gehäusetemperatur θ_c bei sinusförmigem Stromverlauf

Parameter: Stromflußwinkel

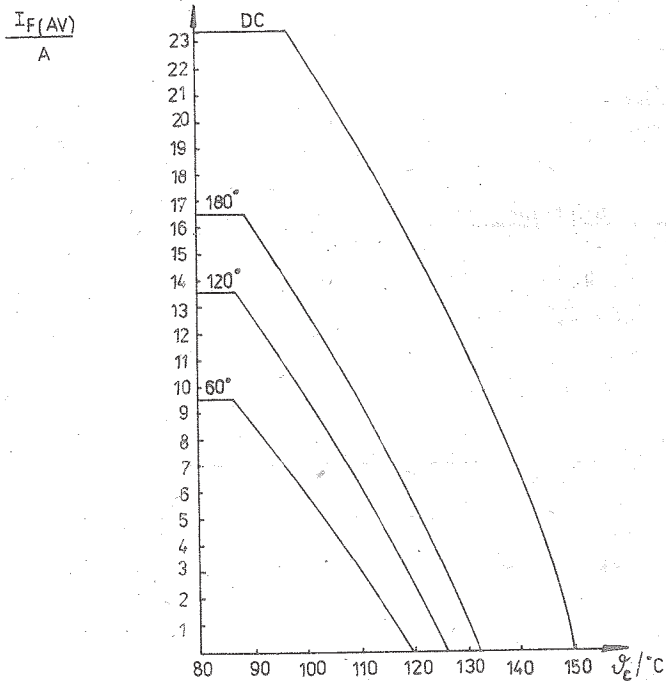


Bild 10: Höchstzulässiger Durchlaßstrommittelwert $I_F(AV)$ der SY 196 in Abhängigkeit von der Gehäusetemperatur T_c bei rechteckförmigem Stromverlauf
Parameter: Stromflußwinkel

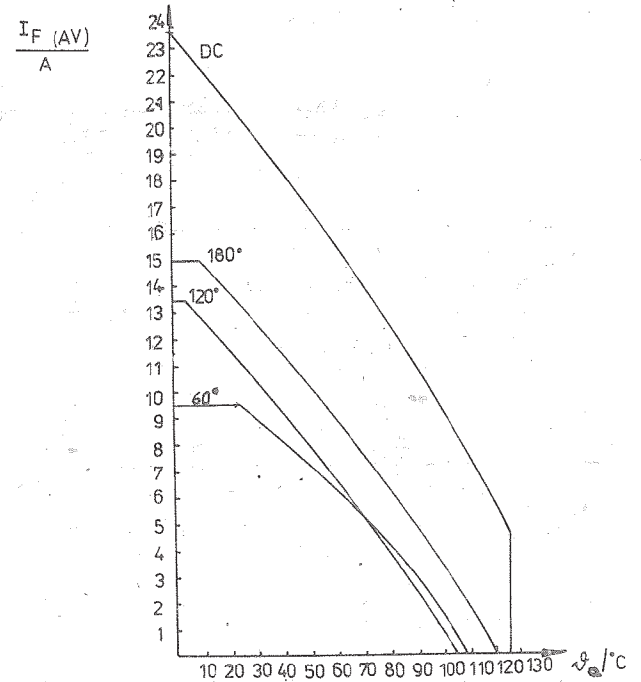


Bild 11: Höchstzulässiger Durchlaßstrommittelwert $I_F(AV)$ der SY 196 in Abhängigkeit von der Umgebungstemperatur T_a bei sinusförmigem Stromverlauf
Voraussetzung: Montage der Diode SY 196 auf Kühlkörper Typ K 25, Einbaulage I
Parameter: Stromflußwinkel

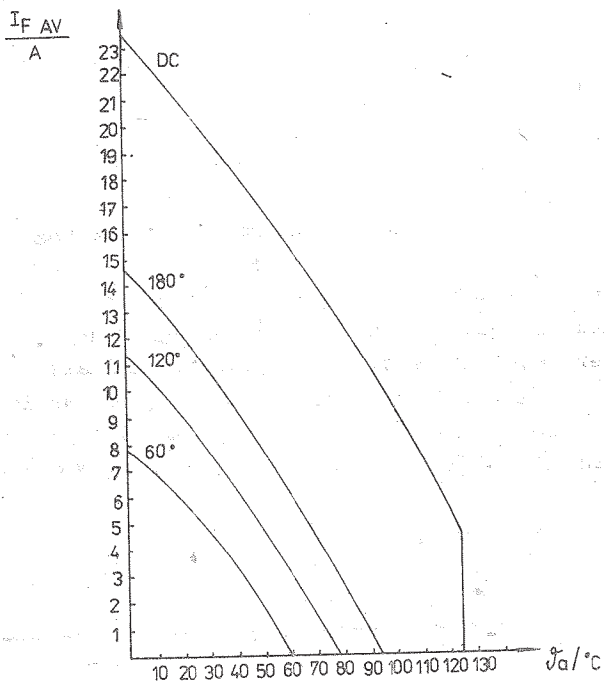


Bild 12: Höchstzulässiger Durchlaßstrommittelwert $I_F(AV)$ der SY 196 in Abhängigkeit von der Umgebungstemperatur T_a bei rechteckförmigem Stromverlauf
Voraussetzung: Montage der Diode SY 196 auf Kühlkörper Typ K 25, Einbaulage I
Parameter: Stromflußwinkel

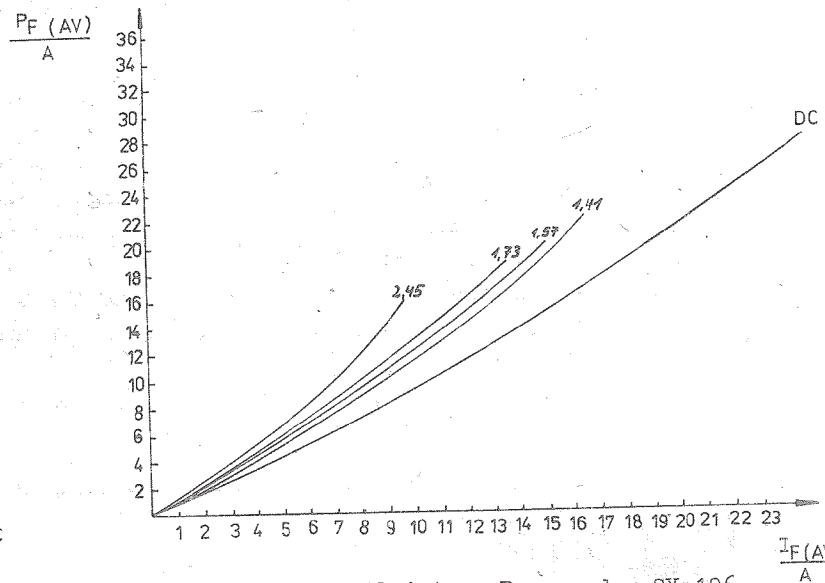


Bild 13: Durchlaßverlustleistung $P_F(AV)$ der SY 196 in Abhängigkeit vom Durchlaßstrommittelwert $I_F(AV)$
Parameter: Formfaktor (siehe Tabelle 1)

Tabelle 1: Bestimmung des Formfaktors aus der Schaltungsart und dem Stromverlauf

$$F = \text{Formfaktor} = \frac{I_{\text{RMS}}}{I_{\text{AV}}} = \frac{\text{effektiver Durchlaßstrom}}{\text{mittlerer Durchlaßstrom}}$$

Stromart	Stromflußwinkel	Schaltungsart	Formfaktor
Sinus (beidseitig angeschnitten)	$\varphi = 180^\circ$	E; M; B	1,57
	$\varphi = 120^\circ$	DB; S; DSS	1,73
	$\varphi = 60^\circ$	DS	2,45
rechteck (beidseitig angeschnitten)	$\varphi = 180^\circ$	E; M; B	1,41
	$\varphi = 120^\circ$	DB; S; DSS	1,73
	$\varphi = 60^\circ$	DS	2,45
Gleichstrom, DC	$\varphi = 360^\circ$		1

Legende:

- E = Einwagschaltung
- M = Mittelpunktschaltung
- B = Brückenschaltung
- DB = Drehstrombrückenschaltung
- S = Sternschaltung
- DS = Doppelsternschaltung
- DSS = Doppelsternschaltung mit Saugdrossel

Montagehinweise

Beim Einbau der Bauelemente ist auf eine möglichst geringe mechanische und thermische Belastung der Anschlüsse zu achten.

Bei der Montage auf Kühlkörpern ist eine Wärmeleitpaste anzuwenden, die hauchdünn zwischen den Kontaktflächen aufzutragen ist. Bei der Befestigung sind die maximal zulässigen Montagedrehmomente nicht zu überschreiten, da es ansonsten zu einer Bauelementeschädigung kommt. Maximales zulässiges Anzugsdrehmoment bei der Gehäusebauform H 4 = 2 Nm. Bei den Typen SY 191 und SY 196 ist der Anodenanschluß als Lötöse ausgeführt, wobei die Lötbarkeit mit L-Sn 60 bzw. L-Sn 63 nach TGL 14 908/02 unter Anwendung des Flußmittels SW 31 nach TGL 14 907/02 bei 240 °C (Lötzeit \approx 2,5 s) gegeben ist.

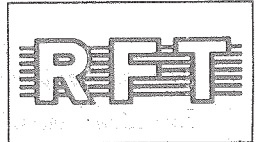
Beim Löten ist ein Mindestabstand Gehäuse-Lötstelle von \geq 5 mm einzuhalten.



Herausgeber

veb applikationszentrum elektronik berlin
im veb kombinat mikroelektronik
Mainzer Straße 25
Berlin 1035
Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

Information



SY 525

2/86

vorläufige technische Daten

Hersteller: VEB Mikroelektronik „Robert Harnau“ Großräschen

Schottky-Leistungsgleichrichterdiode im Metallgehäuse (Schottky-Barrier-Diode)

1. Abmessungen in mm und Anschlußbelegung

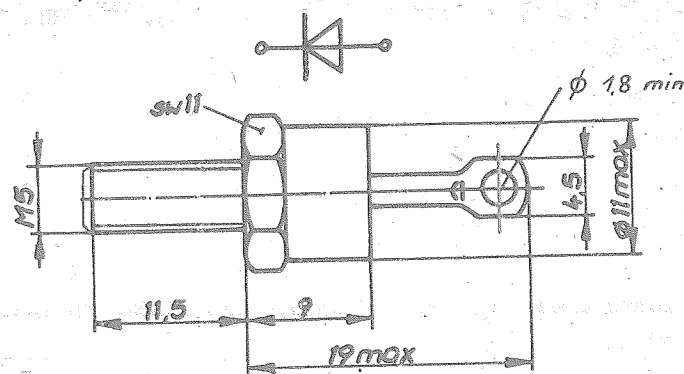


Bild 1: Abmessungen und Anschlußbelegung

Masse ca. 8 g

TGL 43 350

2. Grenzkennwerte

Typ	U_{RRM}	U_{RWM}	Einheit
SY 525/0,3	30	30	V
SY 525/0,4	40	40	V
SY 525/0,5	50	50	V
SY 525/0,6	60	60	V
SY 525/0,7	70	70	V
SY 525/0,8	80	80	V

	Kurzzeichen	Wert	Einheit
Effektiver Durchlaßstrom	$I_F(RMS)$	47	A
Mittlerer Durchlaßstrom ¹⁾	$I_F(AV)$	30	A
Stoßstrom ²⁾	I_{FSM}	600	A
Überstrom in Sperrrichtung ⁷⁾	$I_R(OV)$	2	A
Sperrschichttemperaturbereich	ϑ_j	-55 ... +175	°C
Lagertemperaturbereich	ϑ_{stg}	-55 ... +55	°C
Betriebstemperaturbereich	ϑ_a	-55 ... +125	°C

3. Kenngrößen

	Kurzzeichen	Wert	Einheit
Durchlaßspannung ³⁾	U_{FM}	0,72 ⁸⁾ 0,80 ⁹⁾	V
periodischer Spitzensperrstrom ⁴⁾	I_{RRM}	3	mA
periodischer Spitzensperrstrom ⁵⁾	I_{RRM}	30	mA
Spannungsanstiegsgeschwindigkeit	dU_R/dt	1000	V/ μ s
Gesamtkapazität (typ) ⁶⁾	C_{tot}	2	nF
Innerer Wärmewiderstand	R_{thjc}	$\leq 1,6$	K/W

1) $\vartheta_j = 175$ °C; sinusförmiger Stromverlauf

2) 50 Hz-Sinushalbwellen; $t_p = 10$ ms; $\vartheta_c = 25$ °C - 5K

3) $I_{FM} = 30$ A; $\vartheta_c = 25$ °C - 5K

4) $U_R = U_{RRM}$; $\vartheta_c = 25$ °C - 5K

5) $U_R = U_{RRM}$; $\vartheta_c = 150$ °C - 5K

6) $U_R = 5$ V; $f = 100$ kHz

7) $L = 30$ μ H; $f = 1$ kHz

8) U_{FM} für $U_{RRM} = 30 \dots 50$ V

9) U_{FM} für $U_{RRM} = 60 \dots 80$ V

Bestellbezeichnung:

Schottky-Leistungsgleichrichterdiode vom Typ SY 525/0,6 mit einem Grenzwert der periodischen Spitzensperrspannung von 60 V

Änderungen vorbehalten!

Ausgabe März 1986

Die vorliegenden Datenblätter dienen ausschließlich der Information! Es können daraus keine Liefermöglichkeiten oder Produktionsverbindlichkeiten abgeleitet werden. Änderungen im Sinne des technischen Fortschritts sind vorbehalten.



Herausgeber

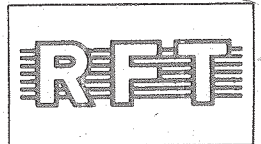
veb applikationszentrum elektronik berlin
im veb kombinat mikroelektronik

Mainzer Straße 25

Berlin 1035

Telefon: 5 80 05 21, Telex: 011 2981, 011 3055

Information



SY 526

2/86

vorläufige technische Daten

Hersteller: VEB Mikroelektronik „Robert Harnau“ Großräschen

Schottky-Leistungsgleichrichterdiode im Metallgehäuse (Schottky-Barrier-Diode)

1. Abmessungen in mm und Anschlußbelegung

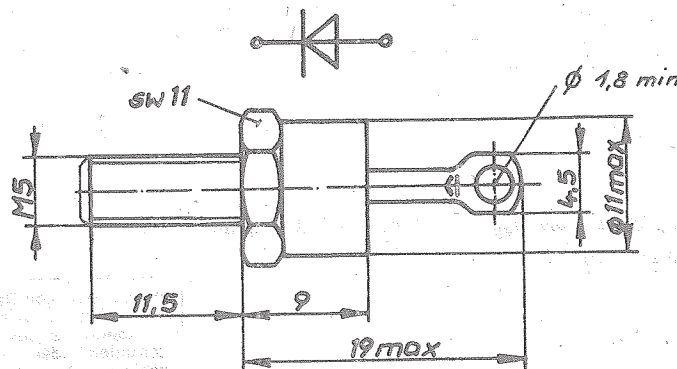


Bild 1: Abmessungen und Anschlußbelegung

Masse ca. 8 g

TGL 43 351

2. Grenzkennwerte

Typ	U_{RRM}	U_{RWM}	Einheit
SY 526/0,3	30	30	V
SY 526/0,35	35	35	V
SY 526/0,4	40	40	V
SY 526/0,45	45	45	V

	Kurzzeichen	Wert	Einheit
Effektiver Durchlaßstrom	$I_F(RMS)$	39	A
Mittlerer Durchlaßstrom 1)	$I_F(AV)$	25	A
Stoßstrom 2)	I_{FSM}	500	A
Sperrschichttemperaturbereich	ϑ_j	-55 ... +150	°C
Lagertemperaturbereich	ϑ_{stg}	-55 ... + 55	°C
Betriebstemperaturbereich	ϑ_a	-55 ... +125	°C

3. Kenngrößen

	Kurzzeichen	Wert	Einheit
Durchlaßspannung 3)	U_{FM}	0,55	V
periodischer Spitzensperrstrom 4)	I_{RRM}	3	mA
periodischer Spitzensperrstrom 5)	I_{RRM}	200	mA
Spannungsanstiegsgeschwindigkeit	du_R/dt	1000	V/ μ s
Gesamtkapazität (typ) 6)	C_{tot}	3	nF
Innerer Wärmewiderstand	R_{thjc}	$\leq 1,6$	K/W

- 1) $\vartheta_j = 150$ °C; sinusförmiger Stromverlauf
- 2) 50 Hz-Sinushalbwellen; $t_p = 10$ ms; $\vartheta_c = 25$ °C - 5K
- 3) $I_{FM} = 25$ A; $\vartheta_c = 25$ °C - 5K
- 4) $U_R = U_{RRM}$; $\vartheta_c = 25$ °C - 5K
- 5) $U_R = U_{RRM}$; $\vartheta_c = 100$ °C - 5K
- 6) $U_R = 5$ V; $f = 100$ kHz

Bestellbezeichnung:

Schottky-Leistungsgleichrichterdiode vom Typ SY 526/0,3 mit einem Grenzwert der periodischen Spitzensperrspannung von 30 V

Änderung vorbehalten!

Ausgabe März 1986

Die vorliegenden Datenblätter dienen ausschließlich der Information! Es können daraus keine Liefermöglichkeiten oder Produktionsverbindlichkeiten abgeleitet werden. Änderungen im Sinne des technischen Fortschritts sind vorbehalten.

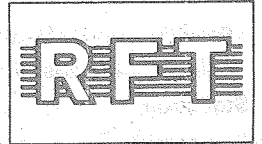
RFET

Herausgeber

vab applikationszentrum elektronik berlin
im vab kombinat mikroelektronik

Mainzer Straße 25
Berlin 1035
Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

Information



SY 625

2/86

Hersteller: VEB Mikroelektronik „Robert Harnau“ Großräschen

Epitaxial-Leistungsgleichrichter im Metallgehäuse (Fast Recovery Epitaxial Diode)

Gehäuse: I.E.C. - A 3 M (H 4)

1. Abmessungen in mm und Anschlußbelegung

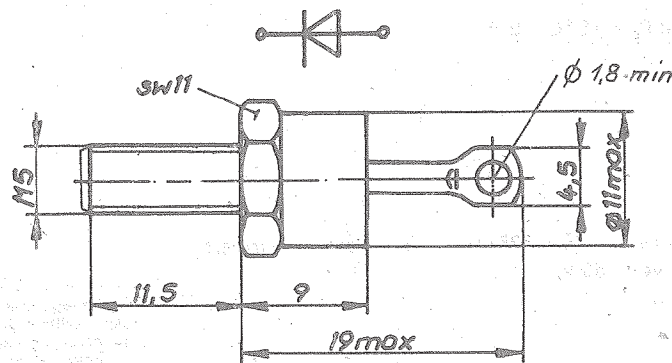


Bild 1: Abmessungen und Anschlußbelegung

Masse ca. 8 g

TGL 43 352

2. Grenzkennwerte

Typ	U_{RRM} in V	U_{RWM} in V
SY 625/0,5	50	50
SY 625/1	100	100
SY 625/1,5	150	150
SY 625/2	200	200

	Kurzzeichen	Wert	Einheit
Effektiver Durchlaßstrom	$I_{F(RMS)}$	43	A
Mittlerer Durchlaßstrom ¹⁾	$I_{F(AV)}$	28	A
Stoßstrom ²⁾	I_{FSM}	420	A
Sperrschichttemperaturbereich	ϑ_j	-55...+150	°C
Lagertemperatur	ϑ_{stg}	-55...+55	°C
Betriebstemperaturbereich	ϑ_a	-55...+125	°C

3. Kenngrößen

Durchlaßspannung ³⁾	U_{FM}	0,95	V
periodischer Spitzensperrstrom ⁴⁾	I_{RRM}	0,2	mA
Sperrerrholungszeit ⁵⁾	t_{rr}	≤ 50	ns
periodischer Spitzensperrstrom ⁶⁾	I_{RRM}	3	mA
Durchlaßspannung ⁷⁾	U_{FM}	0,85	V
Innerer Wärmewiderstand	R_{thjc}	≤ 1	K/W

1) $\vartheta_j = 125^\circ\text{C}$; sinusförmiger Stromverlauf

2) 50 Hz-Sinushalbwellen; $t_p = 10\text{ ms}$; $\vartheta_c = 25^\circ\text{C} - 5\text{K}$

3) $I_{FM} = 20\text{ A}$; $\vartheta_c = 25^\circ\text{C} - 5\text{K}$

4) $U_R = U_{RRM}$; $\vartheta_c = 25^\circ\text{C} - 5\text{K}$

5) $I_F = 1\text{ A}$; $U_R = 30\text{ V}$; $-di_F/dt = 50\text{ A}/\mu\text{s}$; $\vartheta_c = 25^\circ\text{C} - 5\text{K}$

6) $U_R = U_{RRM}$; $\vartheta_c = 100^\circ\text{C} - 5\text{K}$

7) $I_{FM} = 20\text{ A}$; $\vartheta_c = 100^\circ\text{C} - 5\text{K}$

Bestellbezeichnung:

Epitaxial-Leistungsgleichrichterdiode vom Typ SY 625/1,5 mit einem Grenzwert der periodischen Spitzensperrspannung von 150 V.

Änderung vorbehalten!

Ausgabe März 1986

Die vorliegenden Datenblätter dienen ausschließlich der Information! Es können daraus keine Liefermöglichkeiten oder Produktionsverbindlichkeiten abgeleitet werden. Änderungen im Sinne des technischen Fortschritts sind vorbehalten.



Herausgeber

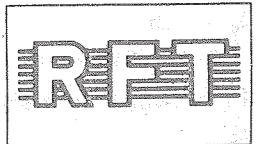
veb applikationszentrum elektronik berlin
im veb kombinat mikroelektronik

Mainzer Straße 25

Berlin 1035

Telefon: 5 80 05 21, Telex: 011 2981, 011 3055

Information



SY 710

Vergleichstyp

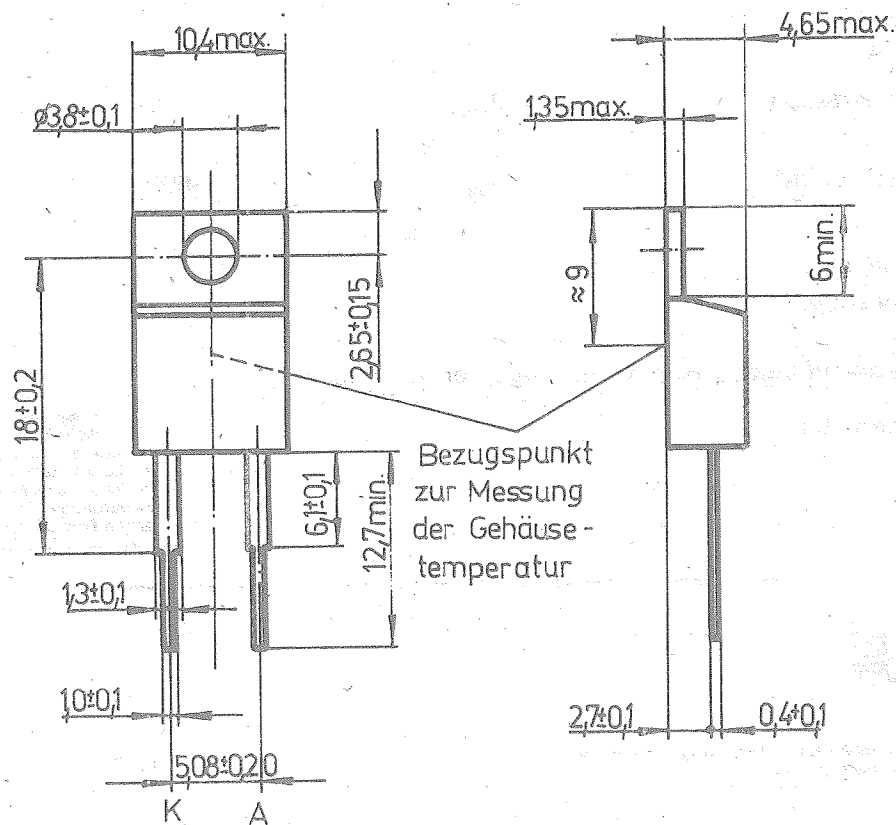
2/86

BYW 29

vorläufige technische Daten

Hersteller: VEB Mikroelektronik „Karl Liebknecht“ Stahnsdorf

Schnelle Epitaxiediode mit "soft recovery-Verhalten" und niedriger Durchlaßspannung vorzugsweise für den Einsatz in Schaltnetzteilen



Katode ist leitend mit der Kühlfahne verbunden.

Maße in mm
Masse ca. 2,5 g

Grenzwerte, gültig für den Sperrschichttemperaturbereich

Periodische Spitzensperrspannung $\frac{t_p}{T} \leq 0,5^1)$	U_{RRM}	50,	100,	150,	200	V
Nichtperiodische Spitzensperrspannung $t_p \leq 20 \text{ ms}$	U_{RSM}	50,	100,	150,	200	V
Sperrgleichspannung	U_R	50,	100,	150,	200	V
Mittlerer Durchlaßstrom $t_c = 125^\circ\text{C}$ Sinushalbwellen ¹⁾	$I_{F(AV)}$			7		A
Effektiver Durchlaßstrom ¹⁾	$I_{R(RMS)}$			12		A
Periodischer Spitzendurchlaßstrom ¹⁾	I_{FRM}			80		A
Stoßstrom Sinushalbwellen $f \geq 50 \text{ Hz}$ $t_j = 150^\circ\text{C}$, $U_R = 0$	I_{FSM}			80		A

Kennwerte

Durchlaßspannung $I_{FM} = 5 \text{ A}^2)$	U_{FM}	$\leq 0,85$	V
Periodischer Spitzensperrstrom U_{RRM} , $t_c = 25^\circ\text{C} - 5 \text{ K}$	I_{RRM}	$\leq 0,05$	mA
Sperrerholungszeit $-di_F/dt = 50 \text{ A}/\mu\text{s}$, $I_F = 1 \text{ A}$, $I_R = 0,1 \text{ A}$	t_{rr}	≤ 35	ns
Innerer Wärmewiderstand $P_{F(AV)} = 5 \text{ W}$	R_{thjc}	$\leq 2,7$	$\frac{\text{K}}{\text{W}}$
Gesamtwärmewiderstand $P_{F(AV)} = 1 \text{ W}$	R_{thja}	$\leq 60^3)$	$\frac{\text{K}}{\text{W}}$

¹⁾ $f = 50 \text{ Hz}$ bis 100 kHz ²⁾ 50 Hz-Sinushalbwellen $t_c = 100^\circ\text{C} - 5 \text{ K}$ ³⁾ Schraubmontage auf Leiterplatte, volle Länge der Anschlüsse

Änderungen vorbehalten!

Die vorliegenden Datenblätter dienen ausschließlich der Information! Es können daraus keine Liefermöglichkeiten oder Produktionsverbindlichkeiten abgeleitet werden. Änderungen im Sinne des technischen Fortschritts sind vorbehalten.

**Herausgeber**

v eb applikationszentrum elektronik berlin
im v eb kombinat mikroelektronik

Mainzer Straße 25

Berlin 1035

Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

Information



SU 186 L

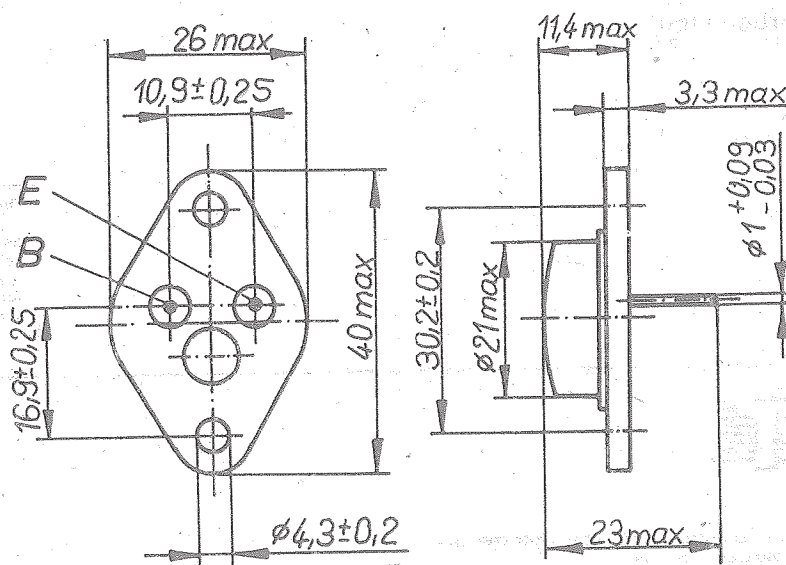
2/86

vorläufige technische Daten

Hersteller: VEB Mikroelektronik „Karl Liebknecht“ Stahnsdorf

Si-npn-Leistungsschalttransistor für Schaltnetzteile an
niedrigen Versorgungsspannungen

Maße in mm und Anschlußbelegung
Kollektor am Gehäuse
Masse etwa 22 g



Grenzwerte, gültig für den Betriebstemperaturbereich

Kollektor-Basis-Spannung $I_E = 0$	U_{CBO}	160 V
Kollektor-Emitter-Spannung $I_B = 0$	U_{CEO}	125 V
Kollektorstrom	I_C	20 A
Kollektorspitzenstrom	I_{CM}	25 A
Basisspitzenstrom	I_{BM}	9,0 A
Gesamtverlustleistung $t_c = 25^\circ\text{C}$	P_{tot}	150 W
Sperrschichttemperatur	t_j	200 °C
Betriebstemperatur	t_a	125 °C

Kennwerte ($t_c = 25^\circ\text{C} - 5\text{ K}$)

	min.	max.
Kollektor-Emitter-Reststrom $U_{CE} = 160\text{ V}, U_{BE} = -2\text{ V}$	I_{CEX}	1,0 mA
Kollektor-Emitter-Durchbruchspannung $I_C = 100\text{ mA}$	$U_{(BR)CEO}$	125 V
Emitter-Basis-Durchbruchspannung $I_E = 10\text{ mA}$	$U_{(BR)EBO}$	7,0 V
Kollektor-Emitter-Sättigungsspannung $I_C = 15\text{ A}, I_B = 1,5\text{ A}$	U_{CEsat}	1,5 V
Basis-Emitter-Sättigungsspannung $I_C = 15\text{ A}, I_B = 1,5\text{ A}$	U_{BEsat}	2,0 V
Abfallzeit des Kollektorstromes $I_C = 15\text{ A}, I_B = 1,5\text{ A}, I_B = 3,0\text{ A}$	t_f	0,7 μs

Änderungen vorbehalten!

Die vorliegenden Datenblätter dienen ausschließlich der Information! Es können daraus keine Liefermöglichkeiten oder Produktionsverbindlichkeiten abgeleitet werden. Änderungen im Sinne des technischen Fortschritts sind vorbehalten.



Herausgeber

vab applikationszentrum elektronik berlin
im vab kombinat mikroelektronik

Mainzer Straße 25

Berlin 1035

Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

Information



SU 378
SU 380

Vergleichstyp
MJE 13005

2/86

BUV 46

Hersteller: VEB Mikroelektronik „Karl Liebknecht“ Stahnsdorf

Si-npn-Leistungsschalttransistor für Schaltnetzteile

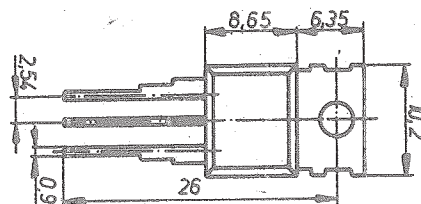


Bild 1: Gehäuse

Masse ca. 25 g

Kollektor am Gehäuse

Abmessungen in mm

Grenzwerte, gültig für den Betriebstemperaturbereich

	Kurzzeichen	SU 378	SU 380	Einheit
Kollektor-Basis-Spannung $I_E = 0 \text{ A}$	U_{CBO}	700	850	V
Kollektor-Emitter-Spannung $I_B = 0 \text{ A}$	U_{CEO}	400	400	V
Kollektorstrom	I_C	6	6	A
Kollektorspitzenstrom	I_{CM}	8	8	A
Gesamtverlustleistung $T_C = 25^\circ \text{C}$	P_{tot}	85	85	W

Fortsetzung

	Kurzzeichen	SU 378	SU 380	Einheit
Sperrschichttemperatur	θ_j	175	175	$^{\circ}\text{C}$
Betriebstemperatur	θ_a	125	125	$^{\circ}\text{C}$

Kennwerte ($\theta_c = 25^{\circ}\text{C} - 5\text{K}$)

	Kurzzeichen	min.	max.	Einheit
Kollektor-Emitter-Reststrom $U_{CE} = -2\text{ V}, U_{CE} = U_{CBO}$	I_{CEX}		0,3	mA
Kollektor-Emitter-Sättigungsspannung $I_C = 2,5\text{ A}, I_B = 0,5\text{ A}$	U_{CEsat}		1,5	V
Basis-Emitter-Sättigungsspannung $I_C = 2,5\text{ A}, I_B = 0,5\text{ A}$	U_{BEsat}		1,3	V
Kollektor-Emitter-Durchbruchspannung $I_C = 0,2\text{ A}$	$U_{(BR)CEO}$	450 1) 400 2)		V V
Emitter-Basis-Durchbruchspannung $I_E = 0,01\text{ A}$	$U_{(BR)EBO}$	7		V
Abfallzeit des Kollektorstromes $I_C = 2,5\text{ A}, I_B = 0,5\text{ A},$ $-I_B = 1\text{ A}, U_{CC} = 150\text{ V}$	t_f		0,8	μs

1) SU 378

2) SU 380

Änderungen vorbehalten!

Die vorliegenden Datenblätter dienen ausschließlich der Information! Es können daraus keine Liefermöglichkeiten oder Produktionsverbindlichkeiten abgeleitet werden. Änderungen im Sinne des technischen Fortschritts sind vorbehalten.

RFT

Herausgeber

veb applikationszentrum elektronik berlin
im veb kombinat mikroelektronik

Mainzer Straße 25

Berlin 1035

Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

Information



SU 508, SU 509, SU 510

2/86

vorläufige technische Daten

Hersteller: VEB Mikroelektronik „Karl Liebknecht“ Stahnsdorf

Si-npn-Leistungsdarlingtontransistor für Motorsteuerung und Schaltnetzteile großer Leistung

Maße in mm und Anschlußbelegung

Anschluß 1 Emittter

Anschluß 2 Basis

Anschluß 3 Kollektor

Masse ca. 280 g

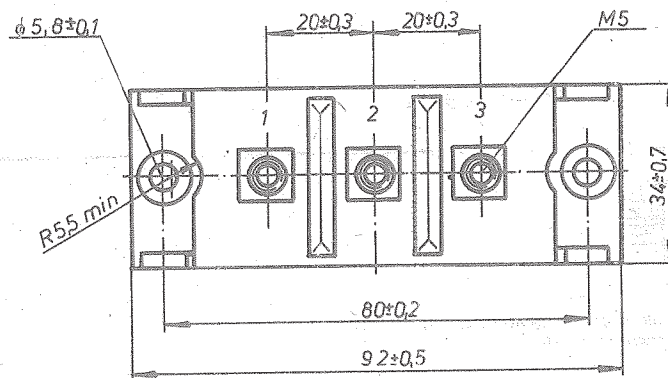
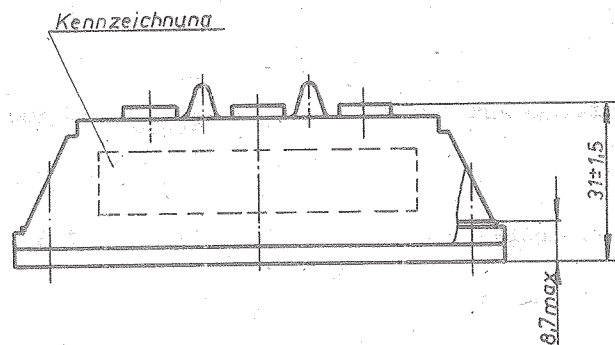


Bild 1: Gehäuse

Grenzwerte (gültig für den Betriebstemperaturbereich)

	Kurzzeichen	SU 508	SU 509	SU 510	Einheit
Kollektor-Basis-Spannung $I_E = 0$	U_{CBO}	750	900	1000	V
Kollektor-Emitter-Spannung $I_B = 0$	U_{CEO}	600	700	700	V
Kollektorstrom	I_C	20	30	30	A
Kollektorspitzenstrom $t_p \leq 1 \text{ ms}$	I_{CM}	60	60	60	A
Basisstrom	I_B	2	2	2	A
Sperrschichttemperatur	T_j	150	150	150	$^{\circ}\text{C}$
Gesamtverlustleistung $T_c = 25^{\circ}\text{C}$	P_{tot}	250	250	250	W
Spitzendurchlaßstrom der Freilaufdiode	I_{FRM}	≤ 60	≤ 60	≤ 60	A

Kennwerte (bei $T_c = 25^{\circ}\text{C}$ -5K)

Kollektor-Emitter-Reststrom $U_{CE} = 1000 \text{ V}$ 2) 3) $U_{CE} = 750 \text{ V}$ 1) $U_{BE} = -2 \text{ V}$	I_{CEX}	≤ 5	≤ 5	≤ 5	mA
Kollektor-Emitter-Sättigungsspannung $I_C = 30 \text{ A}$, $I_B = 1 \text{ A}$	U_{CEsat}	≤ 2	≤ 2	≤ 2	V
Durchlaßspannung der Freilaufdiode $I_F = 30 \text{ A}$	U_F	$\leq 1,8$	$\leq 1,8$	$\leq 1,8$	V
Kollektor-Emitter-Durchbruchspannung $I_C = 200 \text{ mA}$	$U_{(BR)CEO}$	≥ 600	≥ 700	≥ 700	V
Abfallzeit des Kollektorstromes $I_C = 30 \text{ A}$, $I_B = -1 \text{ A}$ $U_{CC} = 250 \text{ V}$	t_f	≤ 3	≤ 3	≤ 3	μs

$$\frac{t_p}{T} \leq 0,02$$

1) SU 508

2) SU 509

3) SU 510

Die vorliegenden Datenblätter dienen ausschließlich der Information! Es können daraus keine Liefermöglichkeiten oder Produktionsverbindlichkeiten abgeleitet werden. Änderungen im Sinne des technischen Fortschritts sind vorbehalten.



Herausgeber

v eb applikationszentrum elektronik berlin
im v eb kombinat mikroelektronik

Mainzer Straße 25
Berlin 1035

Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

Information



B 4002 D

vorläufige technische Daten

Vergleichstyp

UAA 4002 DP

2/86

Hersteller: VEB Halbleiterwerk Frankfurt (Oder)

Schnittstellenschaltkreis zwischen Logikbaugruppen und Leistungselektronik

Gehäuse: 16-poliges DIL-Plastgehäuse (Zollraster)

Bauform: 21.1.1.2.16 nach TGL 26 713

Masse: $\leq 1,5$ g

Rastermaß: 2,54 mm

Reihenabstand: 7,5 mm

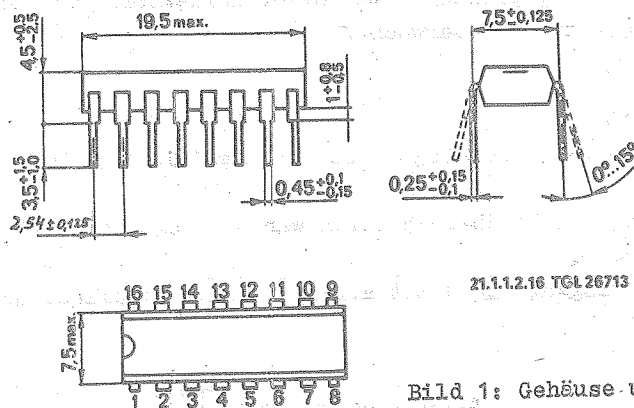


Bild 1: Gehäuse und Anschlußbelegung

Pinbelegung

Pin	Belegung
1	Basisausräumstrom
2	neg. Betriebsspannung
3	Inhibit-Eingang
4	Eingangsprogrammierung

Pin	Belegung
5	Signaleingang
6	prog. d. neg. Sollspannung des Pin 2
7	prog. d. min. Leitzeit
8	prog. d. max. Leitzeit

Pin	Belegung	Pin	Belegung
9	Masse	13	Messung d. Kollektorspannung
10	prog. d. Einschaltverzögerung	14	pos. Betriebsspannung
11	prog. d. zulässigen Sättigungsspannung	15	Ansteuerstrombegrenzung
12	prog. d. max. Kollektorstromes	16	Basisansteuerstrom

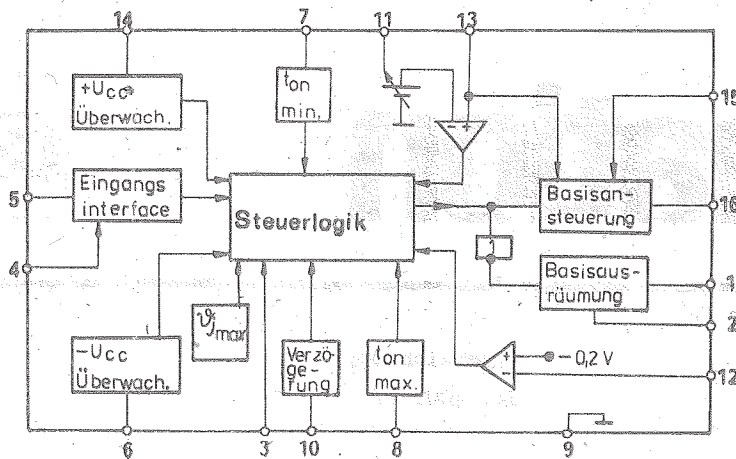


Bild 2: Blockschaltbild

Die monolithisch integrierte Schaltung B 4002 D dient als Schnittstelle zwischen Logikbaugruppen und Leistungselektronik. Eingangsseitig ist der Schaltkreis TTL- bzw. CMOS-kompatibel. Ausgangsseitig wird direkt die Basis eines Leistungstransistors im Schalterbetrieb optimal angesteuert. Um das Schaltverhalten für verschiedene Leistungsklassen von Transistoren optimal zu gestalten, sind die Daten wie Einschaltverzögerung, minimale und maximale Einschaltdauer, Grad der Sättigung des eingeschalteten Transistors, Höhe des Einschaltstromstoßes, Höhe des Ausräumstromes usw. durch den Anwender programmierbar. Weiterhin wird der Gebrauchswert durch ein umfangreiches Schutzschaltungssystem bestimmt.

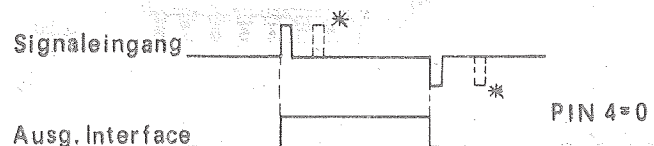
Für den integrierten Schaltkreis werden beide Betriebsspannungen und die Chiptemperatur überwacht, und für den Transistor werden die Leistungsparameter maximaler Kollektorstrom und maximaler Spannungsabfall der Kollektor-Emitter-Strecke überwacht.

Eingangsinterface

Bei High (offen) an Pin 4 werden TTL- bzw. CMOS-Pegel des Eingangs Pin 5 an die interne Steuerlogik angepaßt.

Ein Strom von max. 10 mA in Pin 4 darf nicht überschritten werden. Gegen U_{CC1} ($U_{14/9}$) ist ggf. ein Widerstand $R_4 \geq 4,7 \text{ k}\Omega$ zuzuschalten.

Bei Low (\perp) an Pin 4 arbeitet der Eingang Pin 5 mit alternierenden Impulsen. Das Interface arbeitet als RS-Flip-Flop.



* Diese Impulse haben keine Wirkung

Bild 3: Impulsdigramm Eingangsinterface

Inhibit

Mit Pin 3 liegt ein TTL/CMOS-kompatibler Eingang vor, mit dem der Ausgang unabhängig vom Eingangssignal Pin 5 gesperrt werden kann.

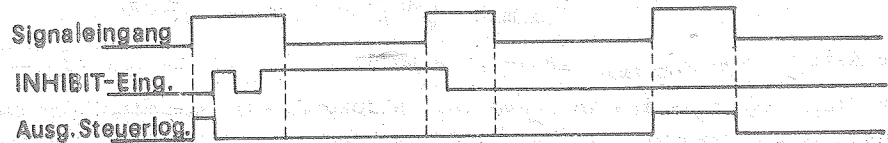


Bild 4: Impulsdiagramm Inhibit

Betriebsspannungsüberwachung

Die positive Betriebsspannung (Pin 14) wird intern auf den Mindestwert von 7 V kontrolliert. Die Kontrollschwelle für die negative Betriebsspannung (Pin 2) kann mit einem Widerstand R^- zwischen Pin 6 und Pin 2 programmiert werden.

$$-U_{CC2 \text{ Soll}} = 5 \text{ V} \cdot \left(\frac{2 R^-}{R_t} - 1 \right)$$

Das Überschreiten einer Kontrollschwelle führt zur Ausgangssperrung mit einem äquivalenten Zeitregime wie INHIBIT.

Wird Pin 6 an Masse (Pin 9) gelegt, erfolgt keine Überwachung der negativen Betriebsspannung.

Temperaturüberwachung

Die Chiptemperatur des B 4002 D wird intern auf die Grenze von 150 °C kontrolliert. Bei Überschreitung erfolgt die Ausgangssperrung äquivalent INHIBIT.

Einschaltverzögerung

Wird Pin 10 offen gelassen oder an U_{CC1} gelegt, beträgt die Signallaufzeit beim Einschalten durch den integrierten Schaltkreis typisch 300 ns.

Mit einem Widerstand R_D zwischen Pin 10 und Masse kann eine Einschaltverzögerung von 1 µs bis 10 µs programmiert werden.

$$t_p [\mu\text{s}] \approx 0,05 R_D [\text{k}\Omega]$$

Fehlerdetektoren

Die Fehlerdetektoren arbeiten nur während der Leitend - Zeit.

1. Kollektorstrom

Mit Pin 12 liegt der Eingang eines Komparators vor, der bei Unterschreitung des Triggerpegels von -0,2 V Ausgangssperrung veranlaßt. Der Trigger wird im allgemeinen in geeigneter Weise als Funktion des Laststromes gebildet (z. B. mit einem Emitterwiderstand).

2. Kollektorspannung U_{CEsat}

An Pin 13 ist der Eingang eines Komparators angeschlossen, der bei Überschreitung des an Pin 11 einstellbaren Triggerpegels die Ausgangssperrung veranlaßt. Mit Pin 13 wird im allgemeinen über eine Diodenflußspannung die Kollektorspannung gemessen. Bei offenem Pin 11 ist intern ein Triggerpegel von 5,6 V eingestellt. Dieser Wert kann durch einen Widerstand R_S zwischen Pin 11 und Masse verringert werden.

$$U_{13 \text{ Trigger}} = 5 \text{ V} \cdot \frac{2R_S}{R_t}$$

Zeitüberwachung des AN-Zustandes

Mit dem Widerstand R_t zwischen Pin 7 und Masse wird das Minimum der Leitzeit des angesteuerten Leistungstransistors programmiert.

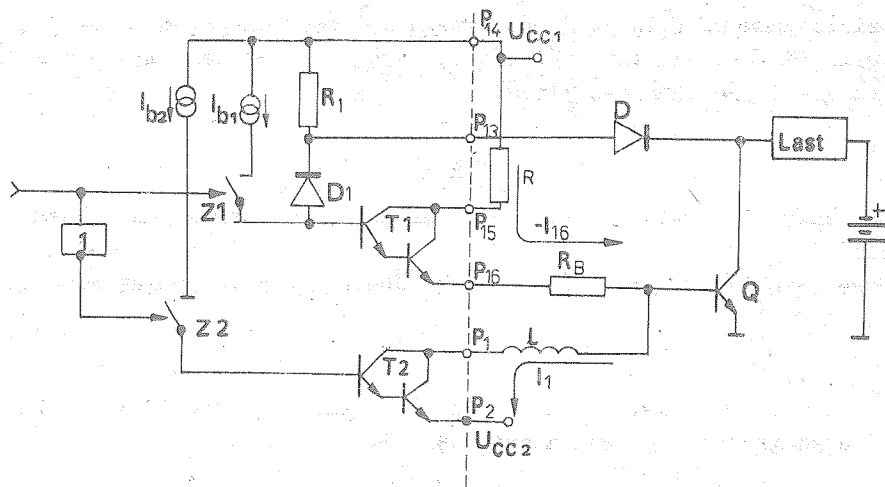
$$t_{on \min} [\mu s] \approx 0,06 R_t [k\Omega]$$

Der Bereich von $t_{on \min}$ erstreckt sich etwa von 0,3 μs bis 13 μs .

Die Programmierung ist in jedem Fall erforderlich. Die minimale Leitzeit dominiert über alle möglichen Ausgangssperrungen und wird, nachdem einmal das Basissteuersignal vorliegt, unbedingt eingehalten. Mit dem Kondensator C_t zwischen Pin 8 und Masse wird das Maximum der Leitzeit programmiert

$$t_{on \max} = 2 R_t C_t$$

Mit Pin 8 an Masse erfolgt keine Begrenzung der maximalen Leitzeit.



Innere Schaltung

EXT. Beschaltung

Bild 5: Ausgangsstufe

Beim Einschalten wird Z 1 geschlossen. I_{b1} steuert T 1 in die Sättigung. Der Ansteuerstrom $-I_{16}$ ist mit R auf $< 0,7 A$ zu begrenzen. Wenn U_{CEQ} genügend weit abgefallen ist, wird I_{b1} über D 1 und D teilweise abgeleitet. T 1 arbeitet jetzt im aktiven Bereich, an seiner Basis stellt sich folgendes Gleichgewicht ein:

$$U_{CEQ} + U_D + U_{D1} = U_{BEQ} + R_B(-I_{16}) + U_{BE1}$$

Bei Vernachlässigung der Flußspannungsunterschiede wird Q in folgendem geregelten Quasi-Sättigungszustand gehalten:

$$U_{CEQ} \approx U_{BE} + R_B(-I_{16})$$

Um Regelschwingungen zu vermeiden, ist $R_B \geq 1 \Omega$ zu wählen.

Im Aus-Zustand ist Z 2 geschlossen. T 2 wird mit I_{b2} durchgesteuert und es fließt der Ausräumstrom I_1 . Die Stromanstiegsgeschwindigkeit von I_1 wird mit L eingestellt.

Grenzwerte

	Kurzzeichen	min.	max.	Einheit
pos. Betriebsspannung	$U_{14/9}$	0	15	V
neg. Betriebsspannung	$U_{2/9}$	-10	0	V
Kollektorspannung	$U_{15/9}$	0	15	V
Betriebsspannungsdifferenz	$U_{14/2}$	-	18	V
Eingangsspannung	$U_{5/9}$	$U_{2/9}$	$U_{14/9}$	V
Eingangsspannung	$U_{5/2}$	-	18	V

	Kurzzeichen	min.	max.	Einheit
Spannung an Pin 3	$U_{3/9}$	0	$U_{14/9}$	V
Spannung an Pin 4	$U_{4/9}$	0	-	V
Strom in Pin 4	I_4	-	10	mA
Strom in Pin 12	I_{12}	-5	+5	mA
pos. Ausgangsgleichstrom	$-I_{16}$	0	0,5	A
pos. Ausgangsspitzenstrom ¹⁾	$-I_{M16}$	0	1,0	A
neg. Ausgangsgleichstrom	I_1	0	0,7	A
neg. Ausgangsspitzenstrom ²⁾	I_{M1}	0	3,5	A
Widerstand an Pin 7	$R_{7/9}$	5	-	kOhm
Widerstand an Pin 10	$R_{10/9}$	20	-	kOhm
Gesamtverlustleistung	P_{tot}	-	1,5 ³⁾	W
Wärmewiderstand	R_{thja}	-	80	K/W
Sperrschichttemperatur	ϑ_j	-	150	°C

1) Impulsdauer $t_p \leq 1 \mu s$; Tastverhältnis $K = \frac{t_p}{T} \leq 0,1$; Rechteckimpuls

2) Impulsdauer $t_p \leq 0,3 \mu s$; Tastverhältnis $K \leq 0,03$; Rechteckimpuls

3) bei $\vartheta_a \leq 25 \text{ °C}$.

Betriebsbedingungen

	Kurzzeichen	min.	max.	Einheit
pos. Betriebsspannung	U_{CC1}	7	14	V
neg. Betriebsspannung	U_{CC2}	-9	-1	V
Kollektorspannung	U_{15}	4	14	V
Widerstand an Pin 7	R_T	5	200	kOhm
Widerstand an Pin 10	R_D	20	200 ¹⁾	kOhm
Widerstand an Pin 11	R_S	$0,1 \cdot R_T$	$0,56 \cdot R_T$ ²⁾	kOhm
Widerstand zw. Pin 6 u. U_{CC2}	R_N	$0,6 \cdot R_T$	$1,4 \cdot R_T$	kOhm
Umgebungstemperatur	ϑ_a	-40	+85	°C

1) Für t_{Dmin} kann R_D entfallen oder Pin 10 an U_{CC1} gelegt werden.

2) Als max. Sättigungsspannung ist U_{13} intern auf 5,6 V begrenzt.
 R_8 kann für diese Einstellung entfallen.

3) Soll die neg. Spannungsüberwachung entfallen, ist Pin 6 auf Masse zu legen.

Kennwerte (bei $U_{CC1} = +10 \text{ V}$, $U_{CC2} = -5 \text{ V}$, $\vartheta_a = 25 \text{ °C} - 5 \text{ K}$, falls nicht anders angegeben)

	Kurzzeichen	Grenz- werte	typ.	Einheit	Bemerkung
Stromaufnahme	I_{CC}	≤ 25	12	mA	an Pin 14 gemessen
Eingangshighspannung	U_{IH}	≥ 2		V	Schaltspannungen an Pin die als Low (bw)

	Kurzzeichen	Grenz- werte	typ.	Einheit	Bemerkung
Eingangslowspannung f. TTL	U_{IL1}	$\leq 0,8$		V	High-Eingangssig- nal
f. Impulsb.	U_{IL2}	≤ -2		V	erkannt werden
Eingangshighspannung Pin 3	U_{IH3}	≥ 2		V	
Eingangslowspannung Pin 3	U_{IL3}	$\leq 0,8$		V	
TTL-Eingangslowstrom	$-I_{IL}$	≤ 50	5	μA	
Impuls-Eingangsruhestrom	I_{I0}	≤ 300	200	μA	
Strom aus Pin 12	$-I_{12}$	≤ 20	3	μA	bei $U_{12} = -0,2$

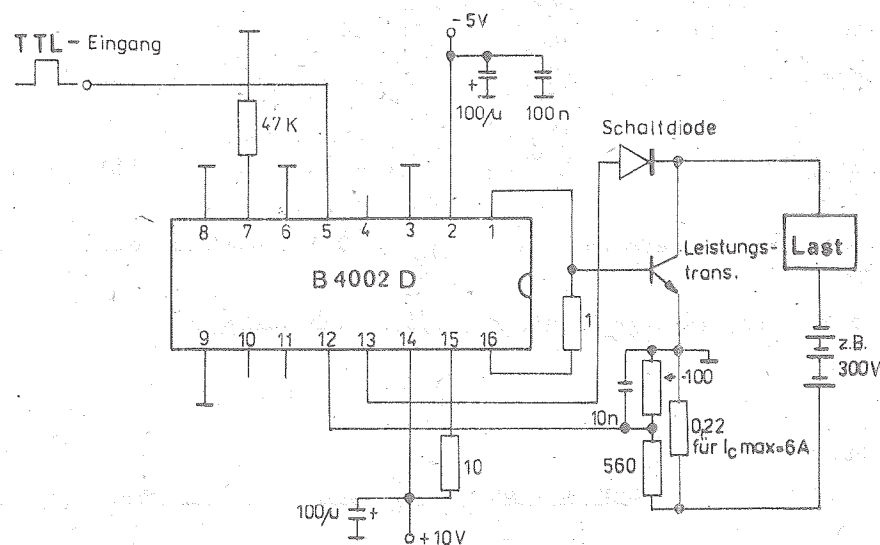


Bild 6: Applikationsschaltung (Minimalbeschaltung)

Bestellbezeichnung: Integrierter Schaltkreis B 4002 D.

Änderungen, dem technischen Fortschritt entsprechend, behalten wir uns vor.

Die vorliegenden Datenblätter dienen ausschließlich der Information! Es können daraus keine Liefermöglichkeiten oder Produktionsverbindlichkeiten abgeleitet werden. Änderungen im Sinne des technischen Fortschritts sind vorbehalten.

RFT

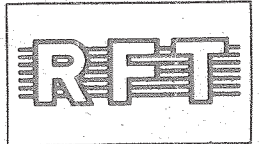
Herausgeber

vab applikationszentrum elektronik berlin
im vab kombinat mikroelektronik

Mainzer Straße 25
Berlin 1035

Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

Information



C 7136 D

vorläufige technische Daten

Vergleichstyp
ICL 7136

2/86

Hersteller: VEB Halbleiterwerk Frankfurt (Oder)

Monolithisch integrierter Analog-Digital-Wandler-Schaltkreis

Bauform: 40-poliges DIL-Plastgehäuse (Zollraster)
24.4.12.2.40

Rastermaß: 2,54 mm
Reihenabstand: 15,24 mm

Der C 7136 D ist ein monolithisch integrierter vollständiger 3 1/2-Digit-Analog-Digital-Wandler nach dem Zweiflankenverfahren mit automatischem Nullpunktabgleich in CMOS-Technik.

Auf dem Chip sind folgende Schaltungsteile integriert

- Analogteil mit Puffer, Integrator, Komparator und Shifter
- Analogschalternetzwerk
- Referenzspannungserzeugung
- Digitalteil mit Steuerwerk, Zähler, Latch, Dekoder und LCD-Ausgangsstufen
- Taktgenerator und Taktimpulsaufbereitung

Der C 7136 D zeichnet sich insbesondere durch seine geringe Stromaufnahme, seine geringe Außenbeschaltung und den Betrieb aus nur einer Spannungsquelle aus.

Der C 7136 D kann direkt eine Flüssigkristallanzeige für Parallelansteuerung (z. B. FAR 09) treiben.

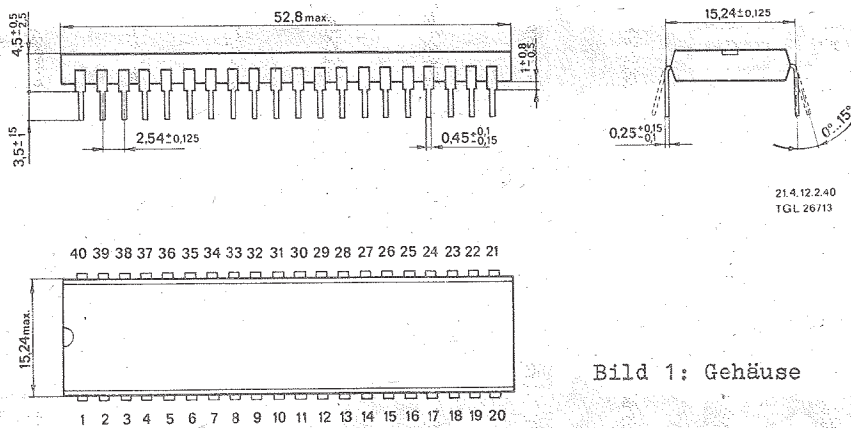


Bild 1: Gehäuse

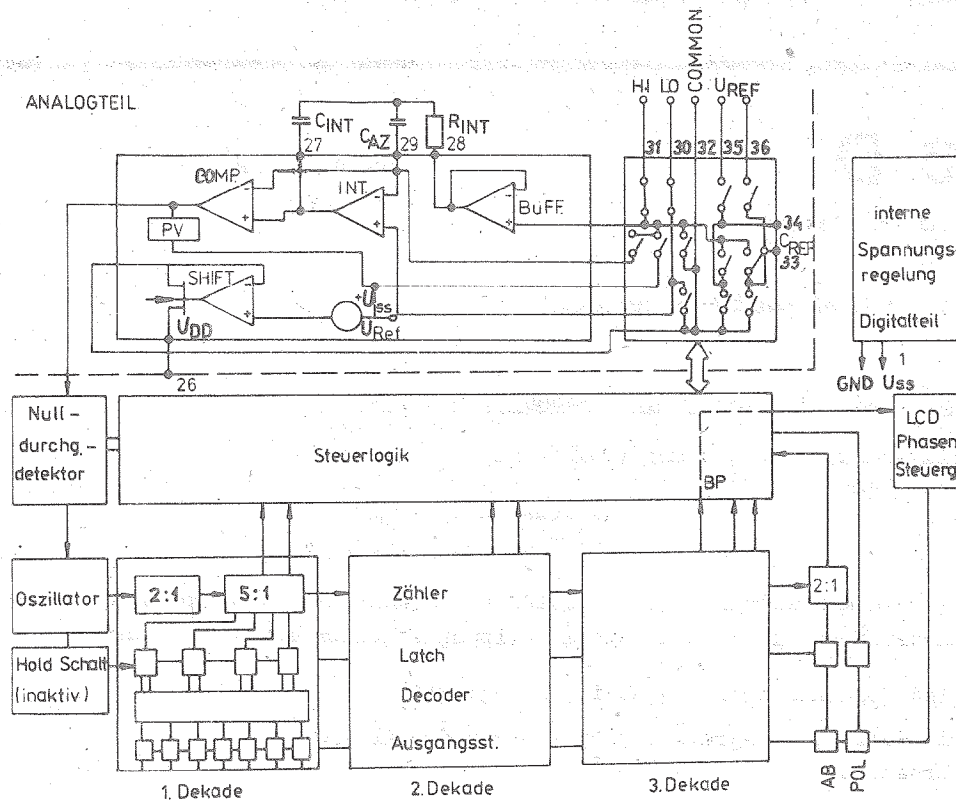


Bild 2: Blockschaltbild

Hauptanwendungsfälle

- Digitalmultimeter
- Digitalpanelmeter
- batteriebetriebene Meßgeräte

Grenzwerte

	Kurzzeichen	min.	max.	Einheit
Betriebsspannung (gegen U_{DD})	U_{SS}	0	+15	V
Analogeingangsspannungen	U_{I30}, U_{I31}	U_{DD}	U_{SS}	
Eingangsspannung bei externer Taktung an OSC 1	U_{I40}	U_{Test}	U_{SS}	

Der Eingangsspannungsbereich darf an INHI und INLO bei Begrenzung des Eingangsstromes auf $\approx 100 \mu A$ überschritten werden:

Betriebsbedingungen	Kurzzeichen	min.	typ.	max.	Einheit
Betriebsspannung	U_{SS}	-	9	-	V
Bufferungsausgangsstrom	I_{OBUF}	-	-	1	μA
Umgebungstemperatur	ϑ_a	0	25	70	$^{\circ}C$
Taktfrequenz	f_{OSZ}	-	50	64	kHz

Kennwerte

Stromaufnahme ($U_{SS} = 15 V$)	I_{SS}	-	100	200	μA
Linearitätsfehler	E_L	-1	-	+1	Digit
Segment- und Backplanausgangsspannung	U_{OSG}/U_{OBP}	4	-	6	V
Umpolfehler ($U_{REF} = 100 mV$; U_{IN} ca. $/190 mV$)	E_{RO}	-1	-	+1	Digit
Ratiomessung (Display) ($U_{IE} = U_{REF} = 100 mV$)	R_{RR}	999	1000	1001	
Common-Spannung (gegen U_{CC} ; $I_{Common} = 10 \mu A$)	$-U_{COM}$	2,6	-	3,4	V
TK der Common-Spg.	α_{UCOM}	-	150	-	ppm/K
Nullmessung	R_Z	-0	-	+0	
Eingangsleckstrom (Inf. param.)	I_{IL}	-	1	-	pA

Kenngrößen bei folgenden Meßbedingungen, sofern nicht anders angegeben:

$$\vartheta_a = 25^{\circ}C$$

$$U_{REF} = 1 V;$$

$$U_{DD} = 9 V$$

$$f_{OSC} = 50 kHz \quad (f_c = 3,125 s^{-1})$$

Pinbelegung

Pin	Symbol	Pin	Symbol	Pin	Symbol	Pin	Symbol
1	U_{SS}	13	10 F	25	10 G	37	TEST
2	1 D	14	10 E	26	U_{DD}	38	OSC3
3	1 C	15	100 D	27	CINT	39	OSC2
4	1 B	16	100 B	28	BUFF	40	OSC1
5	1 A	17	100 F	29	CA/Z		
6	1 F	18	100 E	30	INLD		
7	1 G	19	1.000 AB	31	INHI		
8	1 E	20	POL	32	COMMON		
9	10 D	21	BP	33	CREF-		
10	10 C	22	100 G	34	CREF+		
11	10 B	23	100 A	35	REFLO		
12	10 A	24	100 C	36	REFHI		

Der Einsatz des C 7136 D auf 2,5 mm Raster ist nicht zulässig.

Funktionsbeschreibung

Der C 7136 D arbeitet nach dem Zweiflankenintegrationsverfahren. Während einer zeitlich festen Integrationsphase wird eine der Eingangsspannung proportionale Spannung integriert. In der nachfolgenden Abintegrationsphase (Deintegration oder Referenzintegration) erfolgt der Abbau dieser Spannung durch Anlegen einer entsprechend gepolten Referenzspannung. Die Zeitdauer bis zum Nulldurchgang ist der Eingangsspannung proportional, ebenso die Zahl der Taktimpulse während der Abintegration. Diese Taktimpulszahl wird ermittelt. Das angezeigte Ergebnis ist im konkreten Fall

$$1000 \cdot \frac{U_{IN}}{U_{REF}}$$

Der Abintegrationsphase folgt die Nullintegration zum Abbau von vorhandenen Restladungen und danach folgt der automatische Nullabgleich in Form des automatischen Offsetabgleichs des System (AUTO-ZERO).

Außenbeschaltung

Die Außenbeschaltung muß in Abhängigkeit von Taktfrequenz, Eingangsspannung, Gleichtaktspannung und Ausgangsstrom des Buffer-OPV optimiert werden.

Hier seien einige grob vereinfachte Dimensionierungsregeln angegeben:

$$R_{INT} \text{ (MOhm)} = U_{INmax} \text{ (V)}$$

$$C_{INT} \text{ (nF)} = \frac{250}{U_{INT} \text{ (V)} \cdot f_c \text{ (s}^{-1}\text{)}}$$

mit U_{INT} = max. Spannung auf dem Integrationskondensator

$$f_c = \text{Meßrate (Taktfrequenz/16000)}$$

Bei Bezug der Eingangsspannung auf Analog Common (PIN 32 und PIN 30 verbunden) kann U_{INT} mit 2 V angesetzt werden. Als Integrationskondensator sollte der nächstgrößere Normwert des berechneten Wertes eingesetzt werden (um die Sättigung des Integratorausganges zu vermeiden).

Zur Erreichung der vollen Genauigkeit muß ein hochwertiger Integrationskondensator eingesetzt werden. Gut geeignet sind Polypropylen-Kondensatoren (KP-Typen des VEB Kondensatorenwerk Görlitz bzw. MKPI-Typen).

Der Auto-Zero-Kondensator sollte etwa 470 nF bei 100 mV Referenzspannung und etwa 100 nF bei 1 V Referenzspannung betragen. Der Referenzkondensator ist bei 50 kHz Taktfrequenz mit 100 nF ausreichend bemessen. Der Oszillator kann als RC-Oszillator oder Quarz-Oszillator beschaltet werden bzw. es kann über PIN 40 eine externe Taktung erfolgen. Mit den internen RC-Oszillator ist die volle Genauigkeit erreichbar.

Ausgangs- und Eingangsbeschaltungen

Alle Eingänge besitzen Schutzschaltungen.

Ein vollständiger Schutz gegen Beschädigung durch elektrostatische Aufladungen kann damit aber nicht garantiert werden.

Die Ausgangsstufen für Segmente und Backplane sind symmetrische Gegentaktausgangsstufen mit R_{DSon} ca. 5 kOhm.

Der Potentialversatz kann extern nicht beseitigt werden.

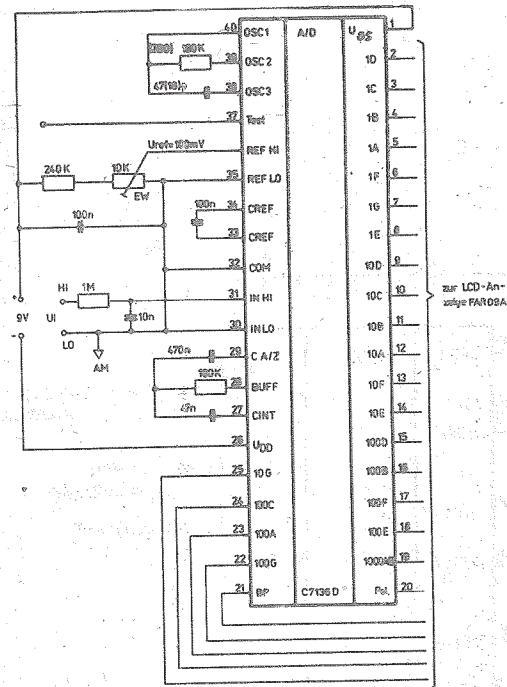


Bild 3: Versorgung des C 7136 D aus einer 9 V-Batterie und Nutzung der internen Referenz

Wird PIN 37 an U_{CC} geschaltet, dann sind alle Segmente aktiviert.

Achtung!

Im Testmode (PIN 37 an U_{CC}) liegen am Backplaneausgang und an den Segmentausgängen statische Signale an.

Bei diesem Betrieb kann die LCD-Anzeige innerhalb weniger Minuten zerstört werden! Über PIN 37 ist die intern erzeugte Digitalmasse über einen Reihenwiderstand von 500 Ohm erreichbar. Damit ist die Versorgung externer Logik aus der internen Spannungsversorgung des Schaltkreises möglich.

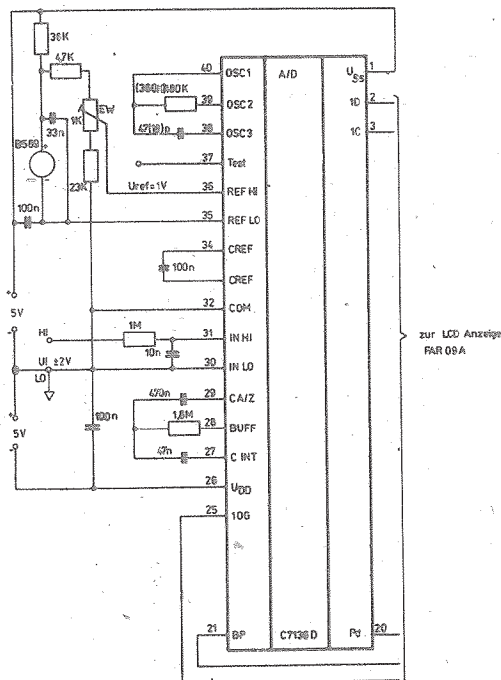


Bild 4: Versorgung des C 7136 D mit ± 5 V externe Referenzspannungserzeugung ($U_{Emax} = \pm 2$ V)

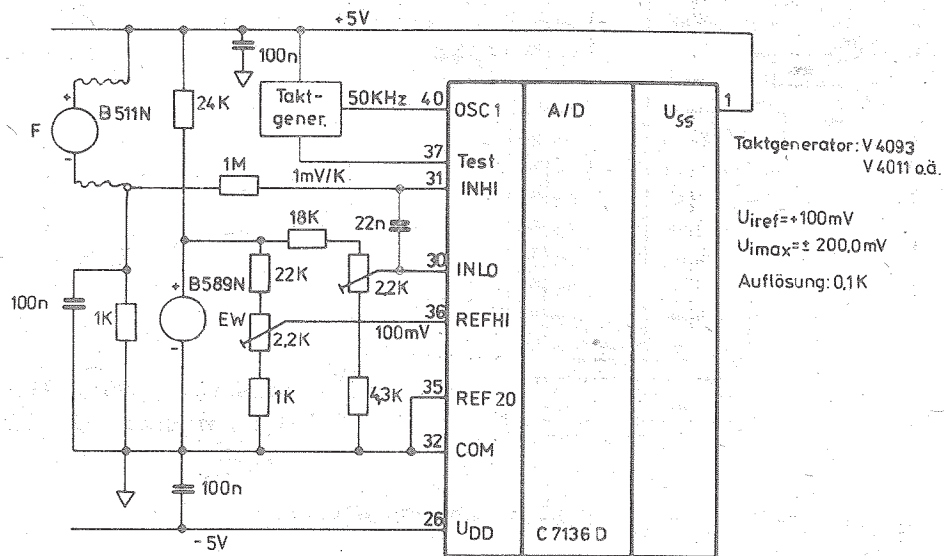
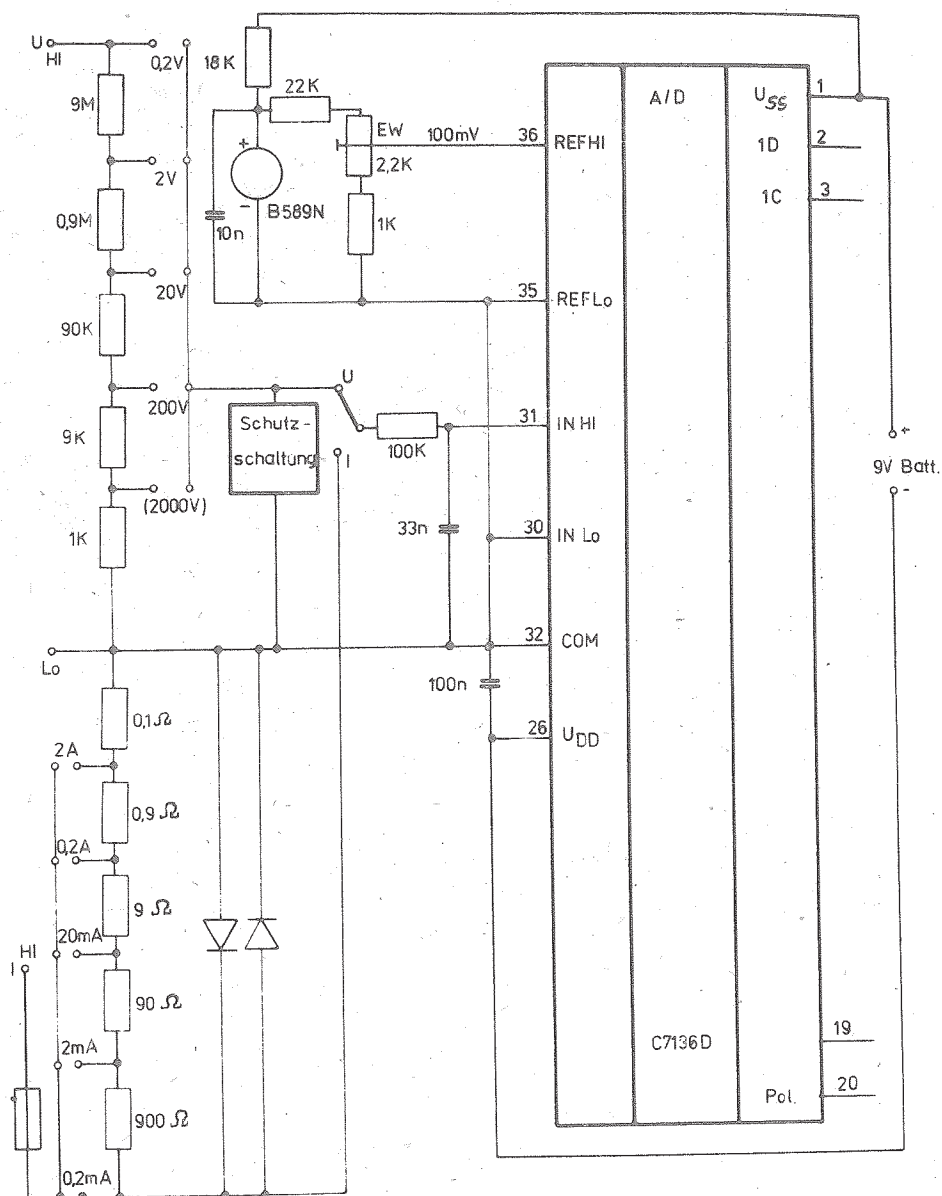


Bild 5: Applikationsbeispiel - einfaches Digitalthermometer



$C_{REF} = 100\text{nF}$ $R_{INT} = 180\text{k}\Omega$
 $C_{AIZ} = 470\text{nF}$ $f_{osc} = 50\text{kHz}$
 $C_{INT} = 47\text{nF}$

Bild 6: Multimeterschaltung

Die vorliegenden Datenblätter dienen ausschließlich der Information!
Es können daraus keine Liefermöglichkeiten oder Produktionsverbindlichkeiten abgeleitet werden.
Änderungen im Sinne des technischen Fortschritts sind vorbehalten.



Herausgeber

vab applikationszentrum elektronik berlin
im vab kombinat mikroelektronik

Mainzer Straße 25
Berlin 1035

Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

Information



DL 032 D

Vergleichstyp
SN 74 LS 32 N

2/86

vorläufige technische Daten

Hersteller: VEB Halbleiterwerk Frankfurt (Oder)

Vier OR - Gatter mit je 2 Eingängen

Log. Funktion: $y = A \uparrow B$

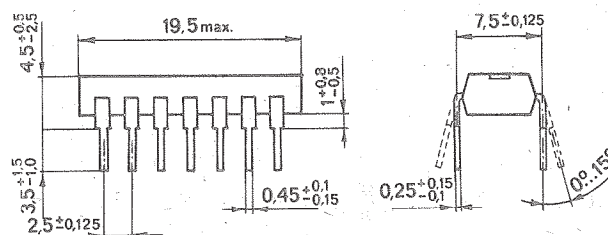
Gehäuse: 14-poliges DIL-Plastgehäuse

Rastermaß: $2,5 \pm 0,125$ mm

Bauform: 21.2.1.2.14 nach TGL 26 713

Reihenabstand: 7,5 mm

Masse: $\approx 1,5$ g



21.2.1.2.14 TGL 26713

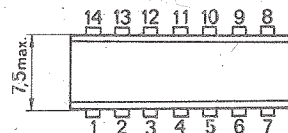


Bild 1: Gehäuse

Pinbelegung

Pin	Symbol	Beschreibung	Pin	Symbol	Beschreibung
1	1A	Eingang	8	3Y	Ausgang
2	1B	Eingang	9	3A	Eingang
3	1Y	Ausgang	10	3B	Eingang
4	2A	Eingang	11	4Y	Ausgang
5	2B	Eingang	12	4A	Eingang
6	2Y	Ausgang	13	4B	Eingang
7	M	Masse	14	U_{CC}	Betriebsspannung

1A (1)		(3) 1Y
1B (2)	≥ 1	
2A (4)		(6) 2Y
2B (5)		
3A (9)		(8) 3Y
3B (10)		
4A (12)		(11) 4Y
4B (13)		

Bild 2: Schaltungskurzzeichen und Anschlußbelegung

logische Funktion: $Y = A + B$ Grenzwerte (gültig für den Betriebstemperaturbereich)

	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	0	7	V
Eingangsspannung	U_I	-	7	V

Betriebsbedingungen

	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	4,75	5,25	V
H-Eingangsstrom	$-I_{OH}$	-	0,4	mA
L-Ausgangsstrom	I_{OL}	-	8	mA
L-Eingangsspannung	U_{IL}	-	0,8	V
H-Eingangsspannung	U_{IH}	2	-	V
Umgebungstemperatur	ϑ_a	0	70	°C

Statische Kennwerte (bei $U_{CC} = 5,0 \text{ V} \pm 0,25 \text{ V}$; $\vartheta_a = 0 \text{ bis } 70 \text{ °C}$)

	Kurzzeichen	min.	max.	Einheit
Stromaufnahme	I_{CC}	-	6,2	mA
$U_{CC} = 5,25 \text{ V}$, $U_{IH} = 4,5 \text{ V}$				
Ausgangskurzschlußstrom ¹⁾	$-I_{OS}$	20	100	mA
$U_{CC} = 5,25 \text{ V}$				
H-Ausgangsspannung	U_{OH}	2,7	-	V
$U_{IH} = 2 \text{ V}$, $U_{CC} = 4,75 \text{ V}$ $-I_{OH} = 0,4 \text{ mA}$; $U_{IL} = 0,8 \text{ V}$				

	Kurzzeichen	min.	max.	Einheit
L-Ausgangsspannung $U_{IL} = 0,8 \text{ V}, U_{CC} = 4,75 \text{ V}$	U_{OL}			
$I_{OL} = 8 \text{ mA}$		-	0,5	V
H-Eingangsstrom $U_{CC} = 5,25 \text{ V},$ $U_{IH} = 7 \text{ V}$	I_{IH}	-	50	μA
L-Eingangsstrom $U_{CC} = 5,25 \text{ V}, U_{IL} = 0,4 \text{ V}$	$-I_{IL}$	-	360	μA
Clampingspannung der Eingangsdiode $U_{CC} = 4,75 \text{ V}; -I_I = 18 \text{ mA}$	$-U_{IK}$	-	1,5	V

1) zulässige Prüfzeit $\leq 1 \text{ s}$, Kurzschluß nur an einem Ausgang zulässig.

Dynamische Kennwerte ($\vartheta_a = 25^\circ\text{C} - 5 \text{ K}, U_{CC} = 5 \text{ V} \pm 55 \text{ mV}$)

	Kurzzeichen	min.	max.	Einheit
Signalverzögerungszeit $U_{CC} = 5 \text{ V}, R_L = 500 \text{ Ohm},$ $C_L = 50 \text{ pF}$				
Übergang L-H und H-L am Ausgang	t_{PLH} t_{PHL}	-	22	ns

Bestellbezeichnung: Integrierter Schaltkreis DL 032 D.

Änderungen, dem technischen Fortschritt entsprechend, behalten wir uns vor.

Die vorliegenden Datenblätter dienen ausschließlich der Information! Es können daraus keine Liefermöglichkeiten oder Produktionsverbindlichkeiten abgeleitet werden. Änderungen im Sinne des technischen Fortschritts sind vorbehalten.



Herausgeber

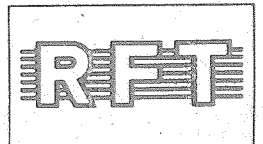
veb applikationszentrum elektronik berlin
im veb kombinat mikroelektronik

Mainzer Straße 25

Berlin 1035

Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

Information



DL 083 D

Vergleichstyp
SN 74 LS 083 N

2/86

Vorläufige technische Daten

Hersteller: VEB Halbleiterwerk Frankfurt (Oder)

4-bit-Binär-Volladdierer

Gehäuse und Anschlußbelegung

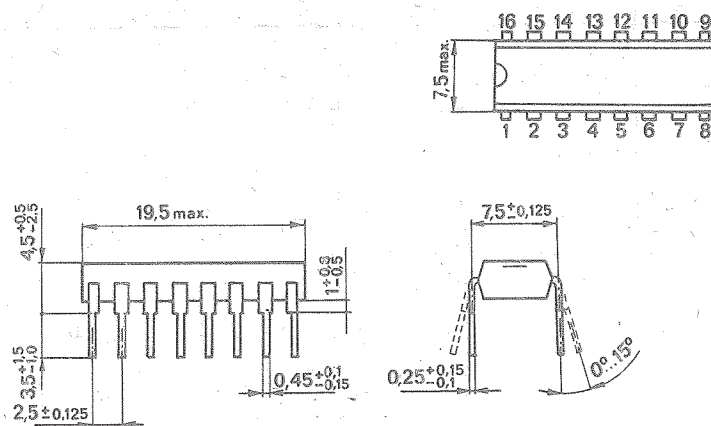
Gehäuse: 16-poliges DIL-Plastgehäuse

Rastermaß: $2,5 \pm 0,125$ mm

Bauform: 21.1.1.2.16 nach TGL 26 713

Reihenabstand: 7,5 mm

Masse : $\leq 1,5$ g



21.1.1.2.16 TGL 26713

Bild 1: Gehäuse

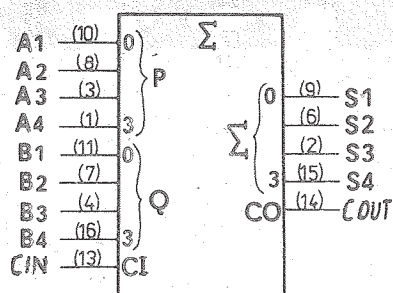


Bild 2: Schaltungskurzzeichen
und Anschlußbelegung

Pinbelegung

Pin	Symbol	Beschreibung	Pin	Symbol	Beschreibung
1	A 4	Eingang	9	S 1	Summen-Ausgang
2	S 3	Summen-Ausgang	10	A 1	Eingang
3	A 3	Eingang	11	B 1	Eingang
4	B 3	Eingang	12	M	Masse
5	U _{CC}	Betriebsspannung	13	CIN	Übertragungseingang
6	S 2	Summen-Ausgang	14	COUT	Übertragungsausgang
7	B 2	Eingang	15	S 4	Summen-Ausgang
8	A 2	Eingang	16	B 4	Eingang

Der Schaltkreis DL 083 D ist ein 4 bit-Volladdierer mit schneller Übertragsbildung.

Er ermöglicht die Addition von zwei 4 bit-Binärzahlen. Durch den Übertragungseingang CIN ist eine beliebige Erweiterung möglich. Über die Eingänge A 1 bis A 4 und B 1 bis B 4 wird je ein 4 bit Wort aufgenommen.

An den Ausgängen S 1 bis S 4 steht die Summe und am Ausgang COUT der Endübertrag zur Verfügung.

Logische Funktion

H $\hat{=}$ HIGH-Pegel, L $\hat{=}$ LOW-Pegel, C 2 $\hat{=}$ Interner Übertrag

- A 1, B 1, A 2, B 2, C 2 bilden die Summen S 1 und S 2 den internen Übertrag C 2

- A 3, B 3, A 4, B 4, C 2 bilden die Summen S 3 und S 4 und den Übertrag C 4.

Funktionstabelle

Eingänge				Ausgänge					
				CIN = L			CIN = H		
				C2 = L			C2 = H		
A1/A3	B1/B3	A2/A4	B2/B4	S1/S3	S2/S4	C2/COUT	S1/S3	S2/S4	C2/COUT
L	L	L	L	L	L	L	H	L	L
H	L	L	L	H	L	L	L	H	L
L	H	L	L	H	L	L	L	H	L
H	H	L	L	L	H	L	H	H	L
L	L	H	L	L	H	L	H	H	L
H	L	H	L	H	H	L	L	L	H
L	H	H	L	H	H	L	L	L	H
H	H	H	L	L	L	H	H	L	H
L	L	L	H	L	H	L	H	H	L
H	L	L	H	H	H	L	L	L	H
L	H	L	H	H	H	L	L	L	H
H	H	L	H	L	L	H	H	L	H
L	L	H	H	L	L	H	H	L	H
H	L	H	H	H	L	H	L	H	H
L	H	H	H	H	L	H	L	H	H
H	H	H	H	L	H	H	H	H	H

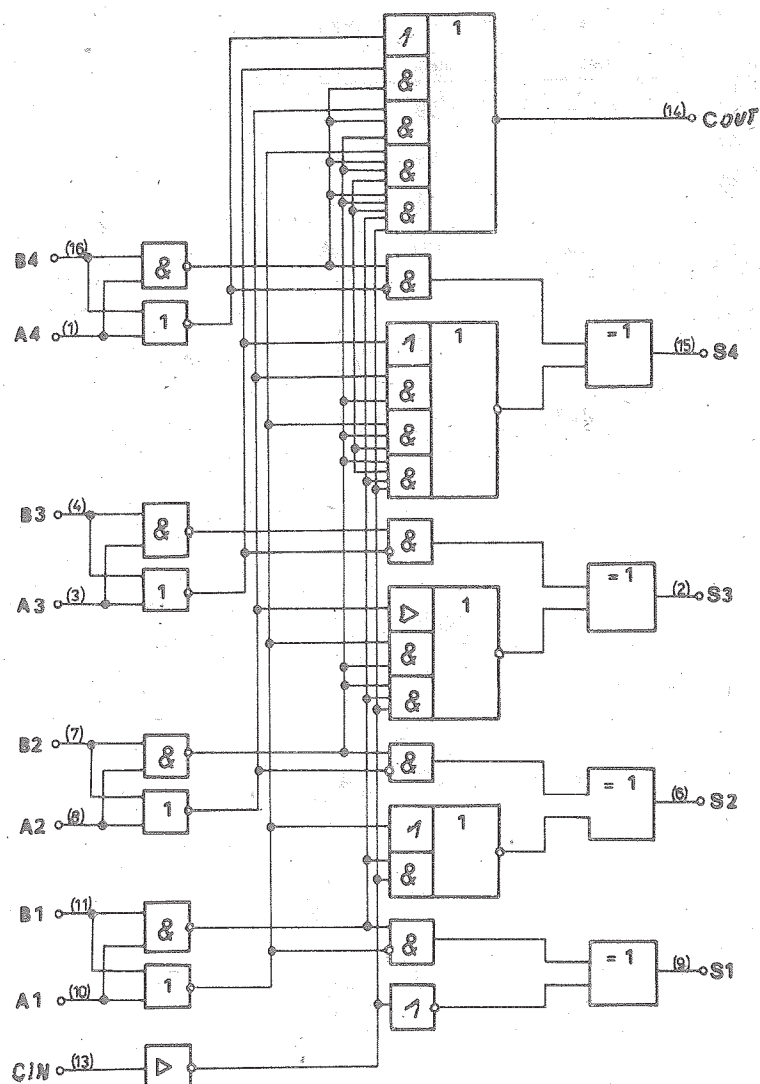


Bild 3: Blockschaltbild

Grenzwerte (gültig für den Betriebstemperaturbereich)

	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	0	7	V
Eingangsspannung	U_I	-	7	V
<u>Betriebsbedingungen</u>				
Betriebsspannung	U_{CC}	4,75	5,25	V
L-Eingangsspannung	U_{IL}	-	0,8	V
H-Eingangsspannung	U_{IH}	2	-	V
L-Ausgangsstrom	I_{OL}	-	8	mA
H-Ausgangsstrom	$-I_{OH}$	-	0,4	mA
Umgebungstemperatur	ϑ_a	0	70	°C

Statische Kennwerte(bei $U_{CC} = 5 \text{ V} \pm 0,25 \text{ V}$, $\vartheta_a = 0 \text{ bis } 70 \text{ }^\circ\text{C}$)

	Kurzzeichen	min.	max.	Einheit
Stromaufnahme	I_{CCL} 1)	-	39	mA
$U_{CC} = 5,25 \text{ V}$	I_{CCHL} 2)	-	34	mA
	I_{CCH} 3)	-	34	mA
Ausgangskurzschlußstrom	$-I_{OS}$ 4)	20	100	mA
$U_{CC} = 5,25 \text{ V}$				
H-Ausgangsspannung	U_{OH}	2,7	-	V
$U_{CC} = 4,75 \text{ V}$; $-I_{OH} = 0,4 \text{ mA}$				
L-Ausgangsspannung	U_{OL}	-	-	V
$U_{CC} = 4,75 \text{ V}$				
$I_{OL} = 8 \text{ mA}$			0,5	V
H-Eingangsstrom A, B	I_{IH}	-	100	μA
$U_{CC} = 5,25 \text{ V}$				
$U_{IH} = 7 \text{ V}$				
H-Eingangsstrom C, \emptyset	I_{IH}	-	50	μA
$U_{CC} = 5,25 \text{ V}$				
$U_{IH} = 7 \text{ V}$				
L-Eingangsstrom A, B	$-I_{IL}$	-	0,72	mA
$U_{CC} = 5,25 \text{ V}$; $U_{IL} = 0,4 \text{ V}$				
L-Eingangsstrom CIN	I_{IL}	-	0,36	mA
$U_{CC} = 5,25 \text{ V}$; $U_{IL} = 0,4 \text{ V}$				
Clampingspannung der Eingangsdiode	$-U_I$	-	1,5	V
$U_{CC} = 4,75 \text{ V}$; $-I_I = 18 \text{ mA}$				

- 1) Eingänge auf 0 V, Ausgänge offen
- 2) B-Eingänge auf 0 V, übrige Eingänge 4,5 V, Ausgang offen
- 3) Eingänge auf 4,5 V, Ausgänge offen
- 4) zulässige Prüfzeit $\leq 1 \text{ s}$, Kurzschluß nur an einem Ausgang zulässig

Dynamische Kennwerte $(U_{CC} = 5,0 \text{ V} \pm 55 \text{ mV}, T_a = 25^\circ \text{C} - 5\text{K})$

		Kurzzeichen	min.	max.	Einheit
Signalverzögerungszeiten					
$U_{CC} = 5 \text{ V}$	CIN \rightarrow S	t_{PLH}	-	28	ns
		t_{PHL}	-	28	ns
	A; B; \rightarrow S	t_{PLH}	-	28	ns
		t_{PHL}	-	28	ns
	CIN \rightarrow COUT	t_{PLH}	-	23	ns
		t_{PHL}	-	20	ns
	A; B; \rightarrow COUT	t_{PLH}	-	23	ns
		t_{PHL}	-	23	ns

Bestellbezeichnung: Integrierter Schaltkreis DL 083 D.

Änderungen, dem technischen Fortschritt entsprechend, behalten wir uns vor.

Die vorliegenden Datenblätter dienen
ausschließlich der Information!
Es können daraus keine Liefermög-
lichkeiten oder Produktionsverbind-
lichkeiten abgeleitet werden.
Änderungen im Sinne des techni-
schen Fortschritts sind vorbehalten.



Herausgeber

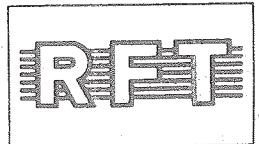
veb applikationszentrum elektronik berlin
im veb kombinat mikroelektronik

Mainzer Straße 25

Berlin 1035

Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

Information



DL 164 D

Vergleichstyp
SN 74 LS 164 N

2/86

vorläufige technische Daten

Hersteller: VEB Halbleiterwerk Frankfurt (Oder)

8-bit-Schieberegister

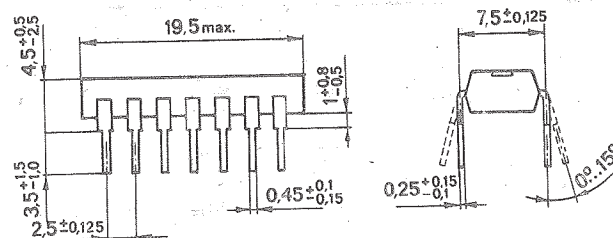
Gehäuse: 14-poliges DIL-Gehäuse

Rastermaß: $2,5 \pm 0,125$ mm

Bauform: 21.2.1.2.14 nach TGL 26 713

Reihenabstand: 7,5 mm

Masse: $\approx 1,5$ g



21.2.1.2.14 TGL 26713

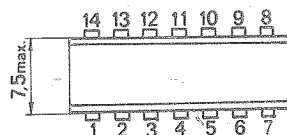


Bild 1: Gehäuse

Pinbelegung

Pin	Symbol	Beschreibung	Pin	Symbol	Beschreibung
1	A	serielle Eingänge	8	CLK	Takteingang
2	B		9	CLR	Rücksetzeingang
3	Q _A		10	Q _E	Ausgang
4	Q _B	Ausgang	11	Q _F	Ausgang

Pin	Symbol	Beschreibung	Pin	Symbol	Beschreibung
5	Q_C	Ausgang	12	Q_G	Ausgang
6	Q_D	Ausgang	13	Q_H	Ausgang
7	M	Masse	14	U_{CC}	Betriebsspannung

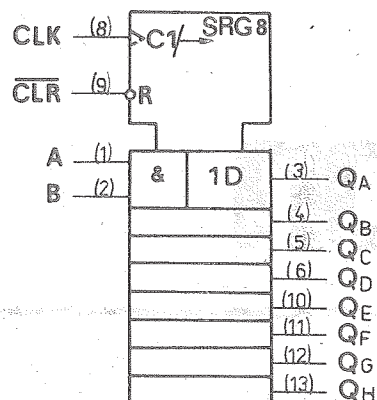


Bild 2: Schaltungskurzzeichen und Anschlußbelegung

Der Schaltkreis DL 164 D ist ein 8-bit seriell- ein. parallel- aus Schieberegister. Die seriellen Daten werden durch ein UND - Gatter mit 2 Eingängen (A u. B) synchron mit der Low/High - Flanke des Taktes übernommen. Mit dem Rücksetzeingang \overline{CLR} können unabhängig vom Takt alle Registerausgänge nach Low geschaltet werden. Das Schieberegister eignet sich für Serien - Parallel - Umsetzung bis zu einer maximalen Taktfrequenz von 25 MHz.

Funktionstabelle

E i n g ä n g e				A u s g ä n g e		
\overline{CLR}	CLK	A	B	Q_A	$Q_B \dots$	Q_H
L	X	X	X	L	L	L
H	L	X	X	Q_{AO}	Q_{BO}	Q_{HO}
H	\uparrow	H	H	H	Q_{An}	Q_{Gn}
H	\uparrow	L	X	L	Q_{An}	Q_{Gn}
H	\uparrow	X	L	L	Q_{An}	Q_{Gn}

H $\hat{=}$ High - Pegel

L $\hat{=}$ Low - Pegel

X $\hat{=}$ beliebiger Pegel (Low oder High)

\uparrow $\hat{=}$ Low - High - Flanke

Q_{AO}, Q_{BO}, Q_{HO} $\hat{=}$ Pegel von Q_A, Q_B bzw. Q_H , bevor die statischen Eingangsbedingungen angelegt werden

Q_{An}, Q_{Gn} $\hat{=}$ Pegel von Q_A bis Q_G vor der letzten Schaltflanke an CLK

Grenzwerte (gültig für den Betriebstemperaturbereich)

	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	0	7	V
Eingangsspannung	U_I	-	7	V

Betriebsbedingungen

(gültig für den Betriebstemperaturbereich):

	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	4,75	5,25	V
L-Eingangsspannung	U_{IL}	-	0,8	V
H-Eingangsspannung	U_{IH}	2	-	V
L-Ausgangsstrom	I_{OL}	-	8	mA
H-Ausgangsstrom	$-I_{OH}$	-	0,4	mA
Impulsdauer \overline{CLR} , CLK	t_w	20	-	ns
Haltezeit CLK A B	t_h	5	-	ns
Voreinstellzeit A, B, CLK	t_{su}	15	-	ns
Umgebungstemperatur	ϑ_a	0	70	°C
max. Taktfrequenz	f_{max}	25	-	MHz

Statische Kennwerte(bei $U_{CC} = 5,0 \text{ V} \pm 0,25 \text{ V}$, $\vartheta_a = 0 \text{ bis } 70 \text{ °C}$)

	Kurzzeichen	min.	max.	Einheit
Stromaufnahme $U_{CC} = 5,25 \text{ V}^1)$	I_{CC}	-	27	mA
Ausgangskurzschlußstrom $U_{CC} = 5,25 \text{ V}^2)$	$-I_{OS}$	20	100	mA
H-Ausgangsspannung $U_{CC} = 4,75 \text{ V}$	U_{OL}			
$I_{OL} = 8 \text{ mA}$		-	0,5	V
H-Eingangsstrom $U_{CC} = 5,25 \text{ V}$	I_{IH}			
$U_{IH} = 7 \text{ V}$		-	50	μA
L-Eingangsstrom $U_{CC} = 5,25 \text{ V}; U_{IL} = 0,4 \text{ V}$	$-I_{IL}$	-	300	μA
Clampingspannung der Eingangs- diode $U_{CC} = 4,75 \text{ V}; -I_I = 18 \text{ mA}$	$-U_I$	-	1,5	V

1) Eingänge A und B auf 0 V, CLK auf 4,5 V, \overline{CLR} kurzzeitig auf 0 V und anschließend auf 4,5 V legen; Ausgänge offen

2) zulässige Prüfzeit $\leq 1 \text{ s}$, Kurzschluß nur an einem Ausgang zulässig.

Dynamische Kennwerte $(U_{CC} = 5,0 \text{ V} \pm 55 \text{ mV}, T_a = 25^\circ \text{C} \pm 5 \text{K})$

	Kurzzeichen	min.	max.	Einheit
Signalverzögerungszeiten				
$U_{CC} = 5 \text{ V}$	$\text{CLR} \rightarrow Q$	t_{PHL}	-	32 ns
	$\text{CLK} \rightarrow Q$	t_{PLH}	-	29 ns
		t_{PHL}	-	29 ns

Bestellbezeichnung: Integrierter Schaltkreis DL 164 D

Die vorliegenden Datenblätter dienen ausschließlich der Information!
 Es können daraus keine Liefermöglichkeiten oder Produktionsverbindlichkeiten abgeleitet werden.
 Änderungen im Sinne des technischen Fortschritts sind vorbehalten.



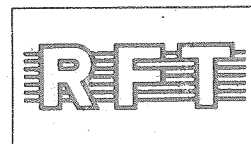
Herausgeber

veb applikationszentrum elektronik berlin
 im veb kombinat mikroelektronik

Mainzer Straße 25
 Berlin 1035

Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

Information



DL 259 D

Vergleichstyp
SN 74 LS 259 N

2/86

vorläufige technische Daten

Hersteller: VEB Halbleiterwerk Frankfurt (Oder)

Adressierbares 8-bit-Latch mit Enable und Clear

Gehäuse und Anschlußbelegung

Gehäuse: 16-poliges DIL-Plastgehäuse

Rastermaß: $2,5 \pm 0,125$ mm

Bauform: 21.1.1.2.16 nach TGL 26 713

Reihenabstand: 7,5 mm

Masse: $\leq 1,5$ g

Abmessungen in mm

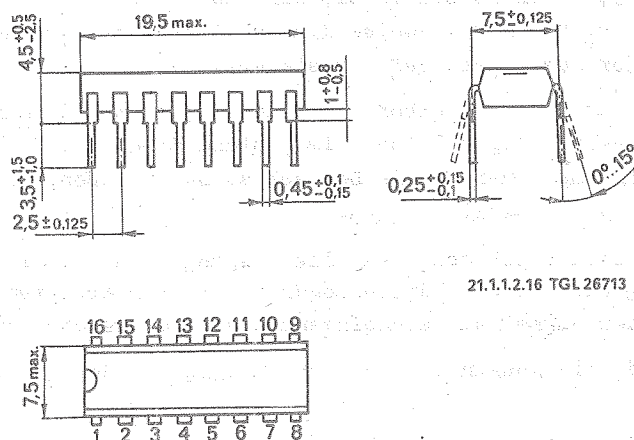


Bild 1: Gehäuse

Pinbelegung

Pin	Symbol	Beschreibung	Pin	Symbol	Beschreibung
1	A	Adresseingang	9	Y4	Ausgang
2	B	Adresseingang	10	Y5	Ausgang
3	C	Adresseingang	11	Y6	Ausgang
4	Y0	Ausgang	12	Y7	Ausgang
5	Y1	Ausgang	13	DI	Dateneingang
6	Y2	Ausgang	14	\bar{G}	Enable-Eingang
7	Y3	Ausgang	15	$\overline{\text{CLR}}$	Clear-Eingang
8	M	Masse	16	U_{CC}	Betriebsspannung

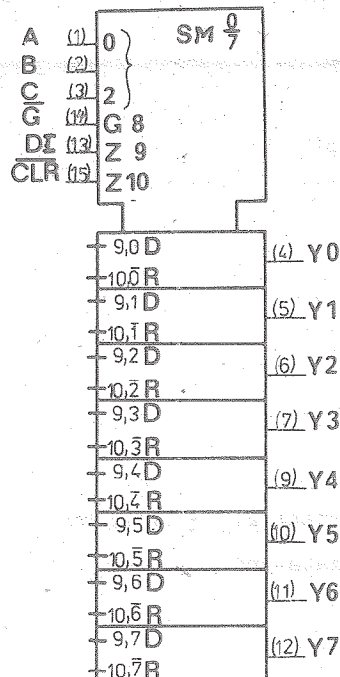


Bild 2: Schaltungskurzzeichen und
Anschlußbelegung

Der Schaltkreis DL 259 D enthält 8 adressierbare Latches, die mit Hilfe der Adresseingänge A, B, C angewählt werden können. Die Arbeitsweise des Schaltkreises wird durch die Eingänge Clear und Enable entsprechend der Funktionstabelle gesteuert.

In der Arbeitsweise "Latch adressierbar" wird der Pegel am Dateneingang in das adressierte Latch übernommen, während alle übrigen Latches im Zustand "Speichern" sind. Um die Möglichkeit der Übernahme fehlerhafter Informationen in die Latches auszuschließen, sollte der Enable-Eingang G während der Adressierung auf "H" (inaktiv) liegen.

In der Arbeitsweise "Speichern" behalten alle Ausgänge den entsprechenden Pegel, unabhängig vom Pegel am Dateneingang oder an den Adreß-Eingängen. In der Arbeitsweise "1 aus 8 Dekoder" folgt der adressierte Ausgang dem Signal am Dateneingang, während die übrigen Ausgänge auf "Low" liegen.

Im Clear-Zustand sind alle Ausgänge "Low", unabhängig von der Belegung des Dateneinganges und der Adresseingänge.

Funktionstabelle

Eingänge $\overline{\text{CLR}}$	$\overline{\text{G}}$	Ausgang des adressierten Latches	Übrige Ausgänge	Funktion
H	L	D	Q_0	Latch adressierbar
H	H	Q_0	Q_0	Speichern
L	L	D	L	1 aus 8 Dekoder
L	H	L	L	Clear

H $\hat{=}$ High - PegelL $\hat{=}$ Low - PegelD $\hat{=}$ Pegel des Dateneingangs Q_0 $\hat{=}$ Pegel des entsprechenden Ausgangs vor dem Einstellen der anliegenden EingangspegelLatch-Adressierung

Adreßeingänge			adressiertes Latch
C	B	A	
L	L	L	0
L	L	H	1
L	H	L	2
L	H	H	3
H	L	L	4
H	L	H	5
H	H	L	6
H	H	H	7

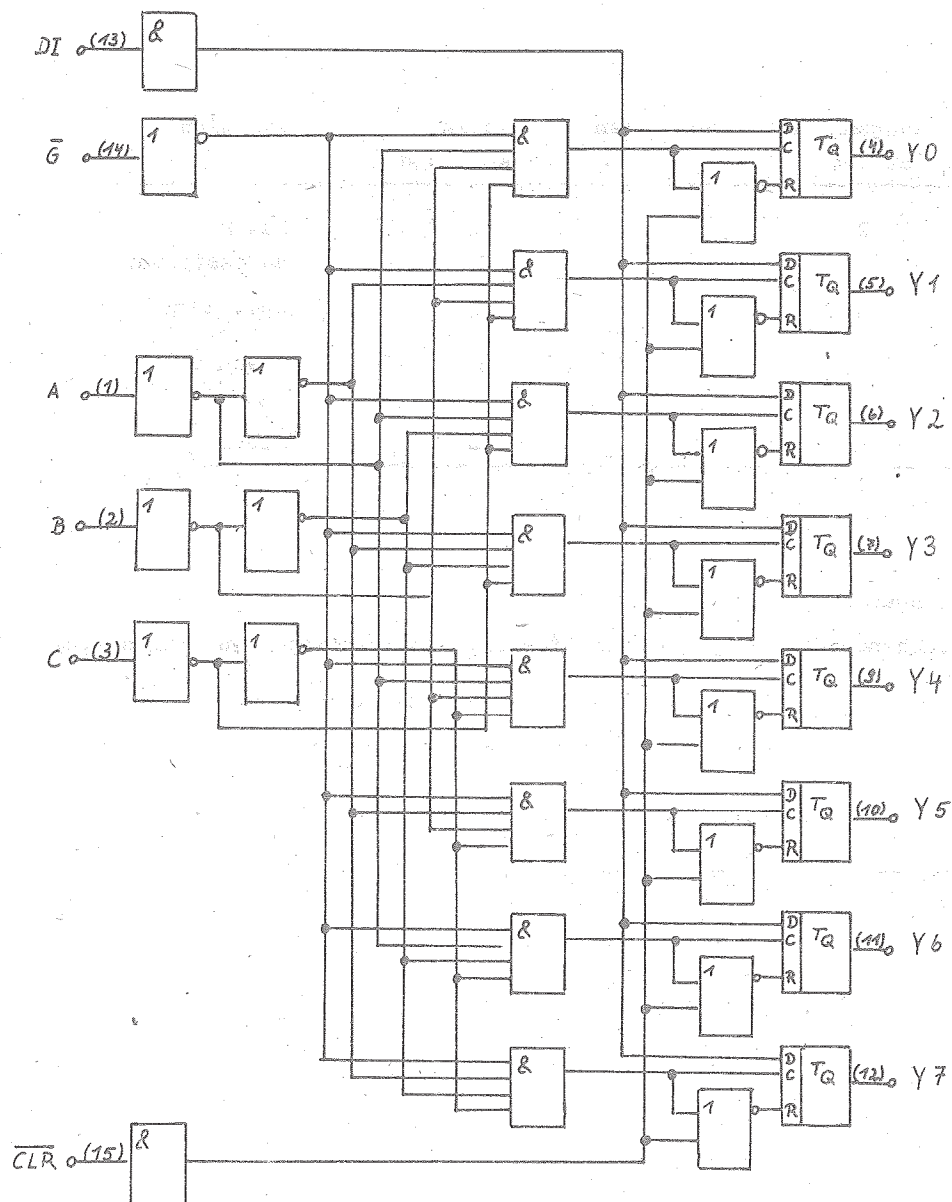


Bild 3: Blockschaltbild

Grenzwerte (gültig für den Betriebstemperaturbereich)

	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	0	7	V
Eingangsspannung	U_I	-	7	V
<u>Betriebsbedingungen</u>				
Betriebsspannung	U_{CC}	4,75	5,25	V
L-Eingangsspannung	U_{IL}	-	0,8	V
H-Eingangsspannung	U_{IH}	2	-	V
L-Ausgangsstrom	I_{OL}	-	8	mA
H-Ausgangsstrom	$-I_{OH}$	-	0,4	mA
Umgebungstemperatur	ϑ_a	0	70	°C
Voreinstellzeit DI, A, B, C ¹⁾	t_{SU}	15	-	ns
Haltezeit DI, A, B, C ¹⁾	t_h	0	-	ns
Impulsdauer \overline{CLR} , \overline{G}	t_W	15	-	ns

¹⁾ Als Bezugsflanke gilt die L-H-Flanke des Enable-Impulses

Statische Kennwerte ($U_{CC} = 5,0 \text{ V} \pm 0,25 \text{ V}$; $\vartheta_a = 0 \text{ bis } 70 \text{ }^\circ\text{C}$)

	Kurzzeichen	min.	max.	Einheit
Stromaufnahme $U_{CC} = 5,25 \text{ V}$ 1)	I_{CC}	-	36	mA
Ausgangskurzschlußstrom 2) $U_{CC} = 5,25 \text{ V}$	$-I_{OS}$	20	100	mA
H-Ausgangsspannung $U_{CC} = 4,75 \text{ V}$; $-I_{OH} = 0,4 \text{ mA}$	U_{OH}	2,7	-	V
L-Ausgangsspannung $U_{CC} = 4,75 \text{ V}$, $I_{OL} = 8 \text{ mA}$	U_{OL}	-	0,5	V
H-Eingangsstrom $U_{CC} = 5,25 \text{ V}$, $U_{IH} = 7 \text{ V}$	I_{IH}	-	50	mA
L-Eingangsstrom $U_{CC} = 5,25 \text{ V}$, $U_{IL} = 0,4 \text{ V}$	$-I_{IL}$	-	0,36	mA
Clampingspannung der Eingangsdiode $U_{CC} = 4,75 \text{ V}$, $-I_I = 18 \text{ mA}$	$-U_I$	-	1,5	V

1) Eingänge auf 0 V, Ausgänge offen

2) zulässige Prurzeit $\leq 1 \text{ s}$; Kurzschluß nur an einem Ausgang zulässig

Dynamische Kennwerte ($U_{CC} = 5,0 \text{ V} \pm 55 \text{ mV}$; $\vartheta_a = 25 \text{ }^\circ\text{C} - 5 \text{ K}$)

	Kurzzeichen	min.	max.	Einheit
Signalverzögerungszeiten $U_{CC} = 5 \text{ V}$				
$\overline{\text{CLR}} \rightarrow Y$	t_{PHL}	-	27	ns
$\text{DI} \rightarrow Y$	t_{PLH}	-	32	ns
$\text{DI} \rightarrow Y$	t_{PHL}	-	21	ns
$A, B, C \rightarrow Y$	t_{PLH}	-	38	ns
$A, B, C \rightarrow Y$	t_{PHL}	-	29	ns
$\overline{G} \rightarrow Y$	t_{PLH}	-	35	ns
$\overline{G} \rightarrow Y$	t_{PHL}	-	24	ns

Bestellbezeichnung: Integrierter Schaltkreis DL 259 D

Änderungen, dem technischen Fortschritt entsprechend, behalten wir uns vor.

Die vorliegenden Datenblätter dienen ausschließlich der Information! Es können daraus keine Liefermöglichkeiten oder Produktionsverbindlichkeiten abgeleitet werden. Änderungen im Sinne des technischen Fortschritts sind vorbehalten.



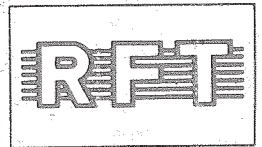
Herausgeber

veb applikationszentrum elektronik berlin
im veb kombinat mikroelektronik

Mainzer Straße 25
Berlin 1035

Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

Information



DL 299 D

Vergleichstyp
SN 74 LS 299 N

2/86

vorläufige technische Daten

Hersteller: VEB Halbleiterwerk Frankfurt (Oder)

8-bit - Universalschieberegister

Gehäuse und Anschlußbelegung

Gehäuse: 20-poliges DIL-Plastgehäuse

Bauform: 21.1.1.12.20 nach TGL 26 713

Masse: $\leq 2,5$ g

Rastermaß: $2,54 \pm 0,125$ mm

Reihenabstand: 7,62 mm

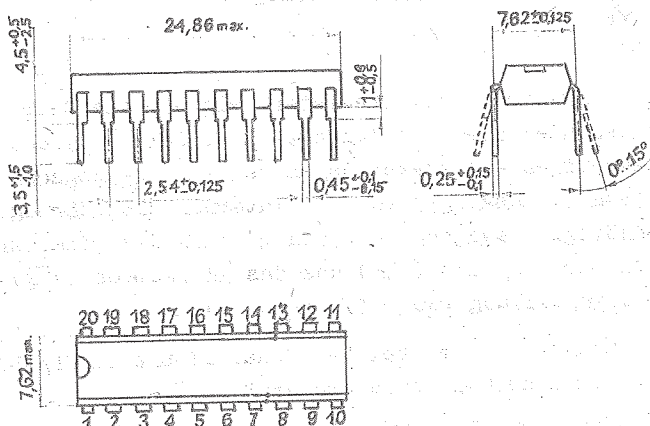


Bild 1: Gehäuse

Pinbelegung

Pin	Symbol	Beschreibung	Pin	Symbol	Beschreibung
1	SO	Eingang "Betriebsartensteuerung"	11	SR	Dateneingang "Schieben rechts"
2	$\overline{OE1}$	Enable-Eingang	12	CLK	Takt-Eingang
3	$\overline{OE2}$	Enable-Eingang	13	B/Q _B	Daten-Ein-/Ausgang
4	G/Q _G	Daten-Ein-/Ausgang	14	D/Q _D	Daten-Ein-/Ausgang
5	E/Q _E	Daten-Ein-/Ausgang	15	F/Q _F	Daten-Ein-/Ausgang
6	C/Q _C	Daten-Ein-/Ausgang	16	H/Q _H	Daten-Ein-/Ausgang
7	A/Q _A	Daten-Ein-/Ausgang	17	Q' _H	Daten-Ausgang
8	Q' _A	Daten-Ausgang	18	SL	Daten-Eingang "Schieben links"
9	\overline{CLR}	Eingang "Rücksetzen"	19	S1	Eingang "Betriebsartensteuerung"
10	M	Masse	20	U _{CC}	Betriebsspannung

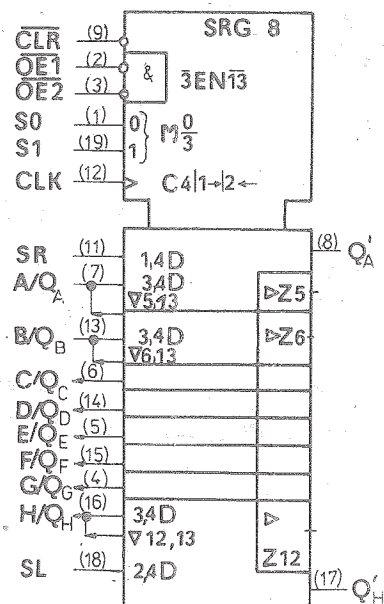


Bild 2: Schaltungsskizzen und Anschlußbelegung

Der Schaltkreis DL 299 D enthält ein 8 bit Universalschieberegister, mit dem die Betriebsarten Einschreiben, Speichern, Links- bzw. Rechtsschieben sowie Rücksetzen realisiert werden können. Es besteht aus 8 Registerzellen mit dazugehörigen tri-state-Ausgangsstufen (Q-Ausgänge). Von 8 weiteren Ausgangsstufen der Flip-Flops (Q-Ausgänge) für die internen Rückführungen sind die für die Kaskadierung des Schaltkreises benötigten Ausgänge Q'_A und Q'_H aus dem Schaltkreis herausgeführt. Außerdem sind Ansteuerschaltungen für den Takt (CLK) und das Rücksetzen (\overline{CLR}) der Registerzellen, sowie eine Logik zur Betriebsarteneinstellung (SO, S1) vorhanden.

Die Registerzellen sind aus D-Flip-Flops aufgebaut, die (bei L-H-Schaltflanke an CLK-Eingang) synchron getaktet und gleichzeitig (mit L-Pegel an \overline{CLR}) zurückgesetzt werden.

Die Voreinstellung der Flip-Flops erfolgt über eine Torschaltung, die durch die an den Eingängen "Betriebsartensteuerung" (SO, S1) angelegten Pegel gesteuert wird.

Das Schalten der tri-state-Ausgänge Q in den hochohmigen Zustand erfolgt bei der Betriebsart "Einschreiben" (SO und S1 = H) bzw. durch die Enable-Eingänge ($\overline{OE1}$ bzw. $\overline{OE2}$ = H). Dabei werden serielle Funktionen und das Rücksetzen der Registerzellen nicht beeinflusst.

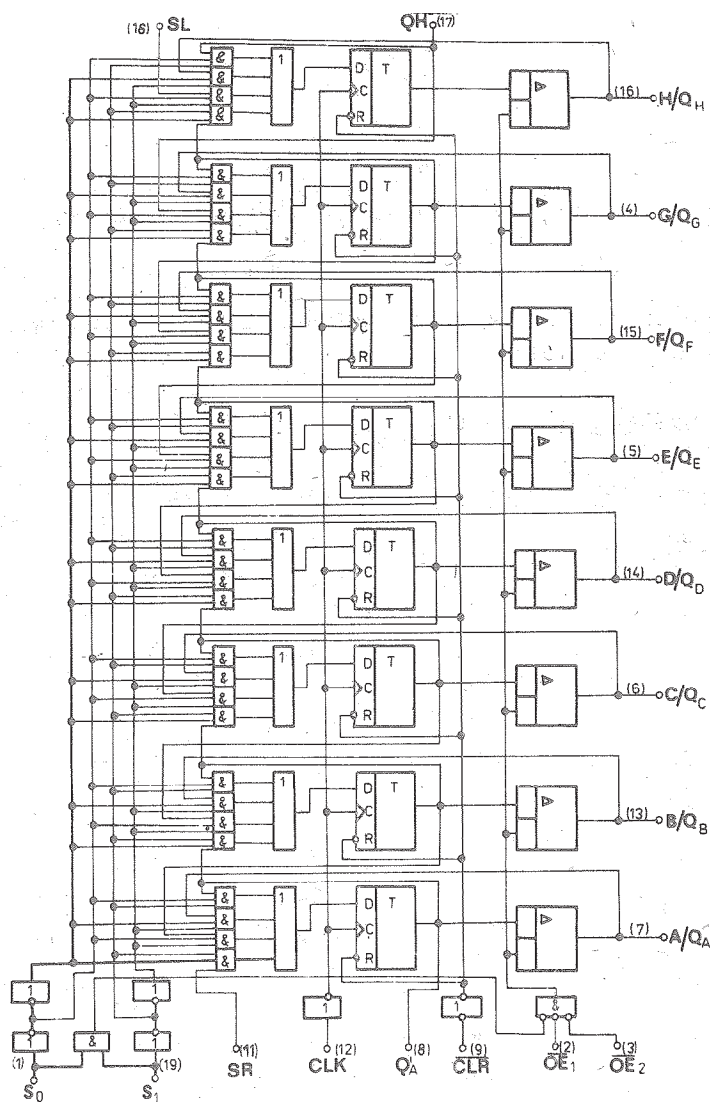


Bild 3: Blockschaltbild

Funktionstabelle

Betriebsart	Eingänge								Eingänge/Ausgänge								Ausgänge	
	CLR	S1	S0	OE1	OE2	CLK	SL	SR	A/QA	B/QB	C/QC	D/QD	E/QE	F/QF	G/QG	H/QH	Q'A	Q'H
Rücksetzen	L	X	L	L	L	X	X	X	L	L	L	L	L	L	L	L	L	L
	L	L	X	L	L	X	X	X	L	L	L	L	L	L	L	L	L	L
	L	H	H	X	X	X	X	X	X	X	X	X	X	X	X	X	L	L
Halten	H	L	L	L	L	X	X	X	QA	QB	QC	QD	QE	QF	QG	QH	QA	QH
	H	X	X	L	L	L	X	X	QA	QB	QC	QD	QE	QF	QG	QH	QA	QH
Schieben rechts	H	L	H	L	L	↑	X	H	H	QA	QB	QC	QD	QE	QF	QH	H	QA
	H	L	H	L	L	↑	X	L	L	QA	QB	QC	QD	QE	QF	QH	L	QA
Schieben links	H	H	L	L	L	↑	H	X	QB	QC	QD	QE	QF	QG	QH	H	QB	H
	H	H	L	L	L	↑	L	X	QB	QC	QD	QE	QF	QG	QH	L	QB	L
Einschreiben	H	H	H	X	X	↑	X	X	a	b	c	d	e	f	g	h	a	h

$H \hat{=}$ High - Pegel
 $L \hat{=}$ Low - Pegel
 $X \hat{=}$ beliebiger Pegel
 $\downarrow \hat{=}$ Low - High - Flanke

$Q_{AU} \dots Q_{HO} \hat{=}$ Pegel von $Q_A \dots Q_H$, bevor die statischen Eingangsbedingungen angelegt werden

$Q_{AU} \dots Q_{HU} \hat{=}$ Pegel von $Q_A \dots Q_A \dots Q_H$ von der letzten Schaltflanke an CLK

$a \dots h \hat{=}$ Daten an den Eingängen A bis H, die in die Flip-Flops eingeschrieben wurden, während die Flip-Flop-Ausgänge hochohmig sind.

Grenzwerte (gültig für den Betriebstemperaturbereich)

	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	0	7	V
Eingangsspannung	U_I	-	7	V
Ausgangsspannung im tri-state-Zustand	U_{OZ}	-	5,5	V
<u>Betriebsbedingungen</u>				
Betriebsspannung	U_{CC}	4,75	5,25	V
H-Ausgangsstrom Q	$-I_{OH}$	-	2,6	mA
H-Ausgangsstrom Q'	$-I_{OH}$	-	0,4	mA
L-Ausgangsstrom Q	I_{OL}	-	24	mA
L-Ausgangsstrom Q'	I_{OL}	-	8	mA
Impulsdauer am Eingang CLK	t_W			
CLK High		30	-	ns
CLK Low		10	-	ns
Impulsdauer am Eingang CLR	t_W			
CLR Low		20	-	ns
Voreinstellzeit ¹⁾	t_{SU}			
Betriebsart ²⁾				
Daten High ³⁾		35	-	ns
Daten Low ⁴⁾		20	-	ns
CLR inaktiver Zustand		20	-	ns
Haltezeit ¹⁾	t_h			
Betriebsart ²⁾		10	-	ns
Daten ³⁾		0	-	ns
L-Eingangsspannung	U_{IL}	-	0,8	V
H-Eingangsspannung	U_{IH}	2	-	V
max. Frequenz	f_{max}	25	-	MHz
Umgebungstemperatur	θ_a	0	70	°C

¹⁾ Als Bezugsflanke des CLK - Impulses gilt die L - H - Flanke

²⁾ Betriebsarteneinstellung: an S0 und S1 anliegende Pegel

³⁾ Daten: an seriellen Eingängen und an Dateneingängen/ -ausgängen anliegende Pegel

Statische Kennwerte $(U_{CC} = 5,0 \text{ V} \pm 0,25 \text{ V}; \theta_a = 0 \dots 70^\circ \text{C})$

	Kurzzeichen	min.	max.	Einheit
Stromaufnahme	I_{CC}	-	53	mA
$U_{CC} = 5,25 \text{ V}$				
Ausgangskurzschlußstrom 1)	$-I_{OS}$			
$U_{CC} = 5,25 \text{ V}$	Q	30	130	mA
	Q'	20	100	mA
H-Ausgangsspannung	U_{OH}			
$U_{CC} = 4,75 \text{ V}; -I_{OH} = 2,6 \text{ mA}$	Q	2,4	-	V
$-I_{OH} = 0,4 \text{ mA}$	Q'	2,7	-	V
L-Ausgangsspannung	U_{OL}			
$U_{CC} = 4,75 \text{ V};$				
$I_{OL} = 24 \text{ mA}$ Q		-	0,5	V
$I_{OL} = 8 \text{ mA}$ Q'		-	0,5	V
H-Eingangsstrom	I_{IH}			
$U_{CC} = 5,25 \text{ V};$ A bis H		-	40	μA
$U_{IH} = 5,5 \text{ V};$		-	50	μA
SO, S1		-	40	μA
$U_{IH} = 7,0 \text{ V}$		-	100	μA
Sonstige I_{IH}		-	20	μA
$U_{IH} = 7,0 \text{ V}$		-	50	μA
L-Eingangsstrom	$-I_{IL}$			
$U_{CC} = 5,25 \text{ V}; U_{IL} = 0,4 \text{ V}$				
SO, S1		-	720	μA
sonstige		-	360	μA
Ausgangsstrom bei tri-state	I_{OZH}			
$U_{CC} = 5,25 \text{ V}, U_O = 2,7 \text{ V}$		-	40	μA
$U_O = 0,4 \text{ V}$	$-I_{OZL}$	-	400	μA
Clampingspannung der Eingangsdiode	$-U_I$	-		
$U_{CC} = 4,75 \text{ V}; -I_L = 18 \text{ mA}$			1,5	V

1) Eingänge $\overline{\text{CLR}}$, SO, $\overline{\text{OE2}}$, SL und SR auf 0 V; S1, $\overline{\text{OE1}}$ und CLK auf 4,5 V gelegt, Ausgänge Q und Q' offen.

zulässige Prüfzeit $\leq 1 \text{ s}$; Kurzschluß nur an einem Ausgang zulässig.

Dynamische Kennwerte ($U_{CC} = 5,0 \text{ V} \pm 0,55 \text{ V}$; $T_a = 25^\circ\text{C} \pm 5 \text{ K}$)

	Kurzzeichen	min.	max.	Einheit
Signalverzögerungszeiten				
CLK \rightarrow Q'	t_{PLH}	-	33	ns
	t_{PHL}	-	33	ns
$\overline{\text{CLR}} \rightarrow \text{Q}'$	t_{PHL}	-	40	ns
CLK \rightarrow Q	t_{PLH}	-	25	ns
	t_{PHL}	-	39	ns
$\overline{\text{CLR}} \rightarrow \text{Q}$	t_{PHL}	-	40	ns
$\overline{\text{OE}} \rightarrow \text{Q}$	t_{PZL}	-	30	ns
	t_{PHZ}	-	25	ns
	t_{PLZ}	-	25	ns
	t_{PZH}	-	30	ns

Bestellbezeichnung: Integrierter Schaltkreis DL 299 D

Änderungen, dem technischen Fortschritt entsprechend, behalten wir uns vor.

Die vorliegenden Datenblätter dienen ausschließlich der Information! Es können daraus keine Liefermöglichkeiten oder Produktionsverbindlichkeiten abgeleitet werden. Änderungen im Sinne des technischen Fortschritts sind vorbehalten.



Herausgeber

veb applikationszentrum elektronik berlin
im veb kombinat mikroelektronik

Mainzer Straße 25

Berlin 1035

Telefon: 5 80 05 21, Telex: 011 3055

Information



DL 374 D

Vergleichstyp
SN 74 LS 374 N

2/86

vorläufige technische Daten

Hersteller: VEB Halbleiterwerk Frankfurt (Oder)

8 D - Flip - Flop

Gehäuse: 20-poliges DIL-Plastgehäuse

Rastermaß: $2,54 \pm 0,125$ mm

Bauform: 21.1.1.2.20 nach TGL 26723

Reihenabstand: 7,62 mm

Masse: $\leq 2,5$ g

Abmessung in mm

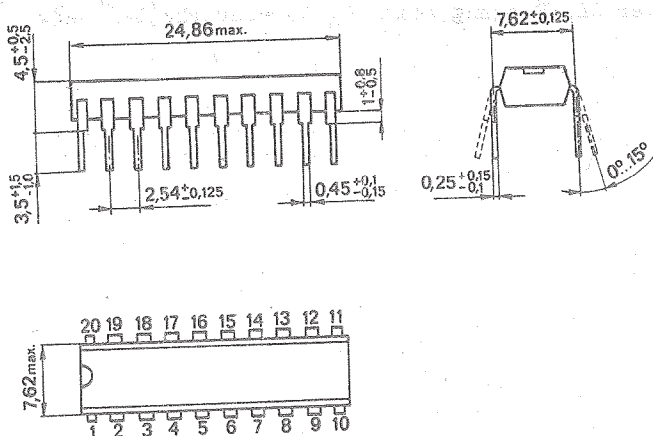


Bild 1: Gehäuse

Pinbelegung

Pin	Symbol	Beschreibung	Pin	Symbol	Beschreibung
1	\overline{OE}	Enable-Eingang	11	CLK	Takteingang
2	1Q	Ausgang	12	5Q	Ausgang
3	1D	FF-Eingang	13	5D	FF-Eingang
4	2D	FF-Eingang	14	6D	FF-Eingang
5	2Q	Ausgang	15	6Q	Ausgang
6	3Q	Ausgang	16	7Q	Ausgang
7	3D	FF-Eingang	17	7D	FF-Eingang
8	4D	FF-Eingang	18	8D	FF-Eingang
9	4Q	Ausgang	19	8Q	Ausgang
10	M	Masse	20	U_{CC}	Betriebsspannung

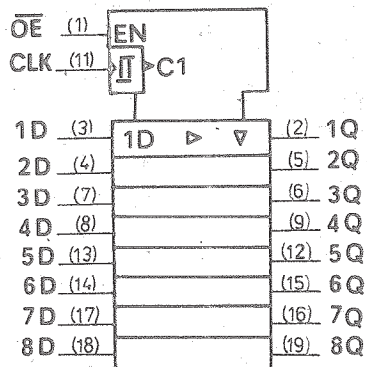


Bild 2: Schaltungsskizzen und Anschlußbelegung

Der Schaltkreis DL 374 D enthält 8 taktflankengesteuerte D - Flip - Flops. Die Ausgänge der D- Flip - Flops können durch ein gemeinsames Enable-Signal ($\overline{OE} = H$) in den hochohmigen Zustand geschaltet werden.

Die an den D-Eingängen anliegende Information wird mit der L - H - Flanke des gemeinsamen Taktes CLK in die Flip - Flops eingeschrieben. Der CLK-Eingang weist Hystereseverhalten auf.

Funktionstabelle

\overline{OE}	CLK	D	Q
L	↑	H	H
L	↑	L	L
L	L	X	Q_0
H	X	X	Z

H $\hat{=}$ High-Pegel

L $\hat{=}$ Low-Pegel

X $\hat{=}$ Pegel beliebig, Low oder High

Z $\hat{=}$ hochohmiger Zustand

↑ $\hat{=}$ Low-High-Flanke

Q_0 $\hat{=}$ Signal bleibt gespeichert

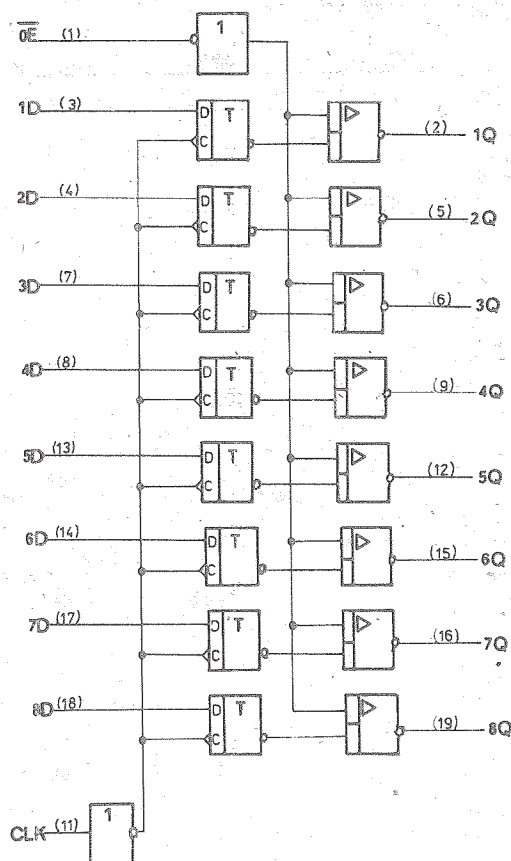


Bild 3: Blockschaltbild

Grenzwerte (gültig für den Betriebstemperaturbereich)

	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	0	7	V
Eingangsspannung	U_I	-	7	V
Ausgangsspannung im tri-state-Zustand	U_{OZ}	-	7	V
Verlustleistung bei $\theta_a = 70^\circ\text{C}$	P_{tot}	-	650	mW
Sperrschichttemperatur	θ_j	-	150	$^\circ\text{C}$

Betriebsbedingungen

Betriebsspannung	U_{CC}	4,75	5,25	V
H-Ausgangsstrom	$-I_{OH}$	-	2,6	mA
L-Ausgangsstrom	I_{OL}	-	24	mA
H-Ausgangsspannung	U_{OH}	-	5,5	V
Impulsdauer am Eingang CLK	t_{WH}	15	-	ns
Voreinstellzeit ¹⁾	t_{SU}	20	-	ns
Haltezeit ¹⁾	t_h	0	-	ns
L-Eingangsspannung	U_{IL}	-	0,8	V
H-Eingangsspannung	U_{IH}	2,0	-	V
Taktfrequenz	f_{max}	30	-	MHz
Umgebungstemperatur	θ_a	0	70	$^\circ\text{C}$

¹⁾ Als Bezugsflanke des CLK-Impulses gilt die L - H - Flanke

Statische Kennwerte ($U_{CC} = 5,0 \text{ V} \pm 0,25 \text{ V}$, $\vartheta_a = 0 \text{ bis } 70 \text{ }^\circ\text{C}$)

	Kurzzeichen	min.	max.	Einheit
Stromaufnahme	I_{CC}	-	40	mA
$U_{CC} = 5,25 \text{ V}$; $U_{OE} = 4,5 \text{ V}$				
H-Ausgangsspannung	U_{OH}	2,4	-	V
$U_{CC} = 4,75 \text{ V}$; $-I_{OH} = 2,6 \text{ mA}$				
L-Ausgangsspannung	U_{OL}	-	0,5	V
$U_{CC} = 4,75 \text{ V}$; $I_{OL} = 24 \text{ mA}$				
H-Eingangsstrom	I_{IH}	-	100	μA
$U_{CC} = 5,25 \text{ V}$; $U_I = 7,0 \text{ V}$				
L-Eingangsstrom	$-I_{IL}$	-	0,36	mA
$U_{CC} = 5,25 \text{ V}$; $U_I = 0,4 \text{ V}$				
Ausgangsstrom bei tri-state				
$U_{CC} = 5,25 \text{ V}$; $U_O = 2,7 \text{ V}$	I_{OZH}	-	20	μA
$U_O = 0,4 \text{ V}$	$-I_{OZL}$	-	20	μA
Flußspannung der Eingangsdiode	$-U_I$	-	1,5	V
$U_{CC} = 4,75 \text{ V}$; $-I_I = 18 \text{ mA}$				
Ausgangskurzschlußstrom ¹⁾	$-I_{OS}$	30	130	mA
$U_{CC} = 5,25 \text{ V}$				

¹⁾ zulässige Prüfzeit $\leq 1 \text{ s}$, Kurzschluß nur an einem Ausgang zulässig

Dynamische Kennwerte ($U_{CC} = 5,0 \text{ V} \pm 0,55 \text{ mV}$; $\vartheta_a = 25 \text{ }^\circ\text{C} - 5 \text{ K}$)

	Kurzzeichen	min.	max.	Einheit
Signalverzögerungszeiten				
$U_{CC} = 5 \text{ V}$; $C_L = 50 \text{ pF}$; $R_L = 500 \text{ Ohm}$				
$\text{CLK} \rightarrow Q$	t_{PHL}	-	28	ns
	t_{PLH}	-	28	ns
$\overline{\text{OE}} \rightarrow Q$	t_{PZL}	-	28	ns
	t_{PZH}	-	28	ns
	t_{PLZ}	-	25	ns
	t_{PHZ}	-	20	ns

Bestellbezeichnung: Integrierter Schaltkreis 374 D. Änderungen dem technischen Fortschritt entsprechend, behalten wir uns vor.

RET

Herausgeber

veb applikationszentrum elektronik berlin
im veb kombinat mikroelektronik

Mainzer Straße 25
Berlin 1035

Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

Information



DL 540 D / DL 541 D

vorläufige technische Daten

Vergleichstyp
SN 74 LS 540 N /
SN 74 LS 541 N

2/86

Hersteller: VEB Halbleiterwerk Frankfurt (Oder)

Bus - Leitungstreiber - Schaltkreise

Gehäuse: 20-poliges DIL-Plastgehäuse

Bauform: 21.1.1.2.20 nach TGL 26713

Masse: $\leq 2,5$ g

Rastermaß: $2,54 \pm 0,125$ mm

Reihenabstand: 7,62 mm

Abmessungen in mm

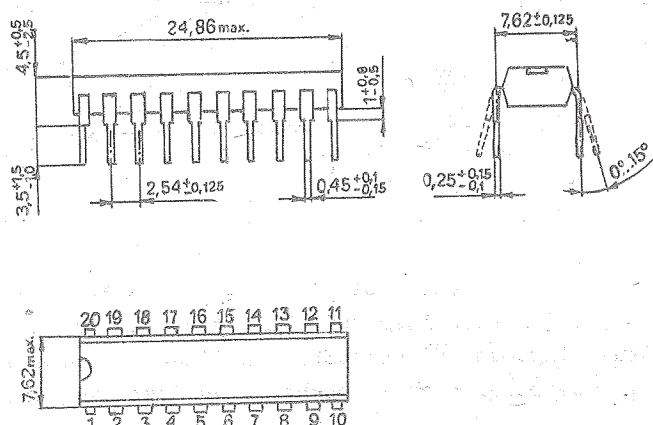


Bild 1: Gehäuse

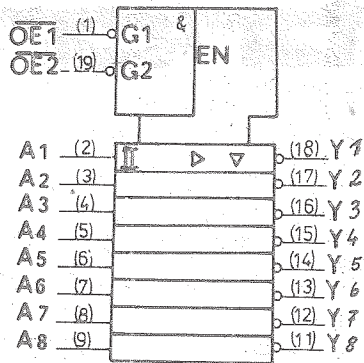


Bild 2: Schaltungskurzzeichen
und Anschlußbelegung
DL 540-D

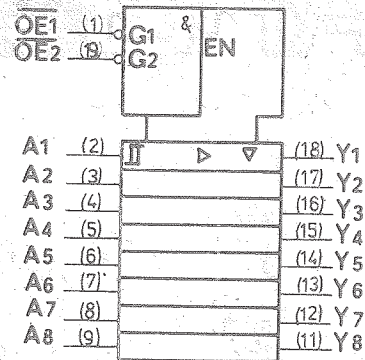


Bild 3: Schaltungskurzzeichen
und Anschlußbelegung
DL 541-D

Pinbelegung

Pin	Symbol	Beschreibung	Pin	Symbol	Beschreibung
1	$\overline{OE1}$	Steuerausgang	11	Y8 (Y8)	Datenausgang DL 540 D (DL 541 D)
2	A1	Dateneingang	12	Y7 (Y7)	Datenausgang DL 540 D (DL 541 D)
3	A2	Dateneingang	13	Y6 (Y6)	Datenausgang DL 540 D (DL 541 D)
4	A3	Dateneingang	14	Y5 (Y5)	Datenausgang DL 540 D (DL 541 D)
5	A4	Dateneingang	15	Y4 (Y4)	Datenausgang DL 540 D (DL 541 D)
6	A5	Dateneingang	16	Y3 (Y3)	Datenausgang DL 540 D (DL 541 D)
7	A6	Dateneingang	17	Y2 (Y2)	Datenausgang DL 540 D (DL 541 D)
8	A7	Dateneingang	18	Y1 (Y1)	Datenausgang DL 540 D (DL 541 D)
9	A8	Dateneingang	19	$\overline{OE2}$	Steuereingang
10	M	Masse	20	U_{CC}	Betriebsspannung

Die Schaltkreise DL 540 D und DL 541 D sind Leitungstreiber mit Tri-state-Ausgängen für 8 bit Wortbreite. Die Dateneingänge weisen Hystereseverhalten auf. Zur Erzeugung des hochohmigen Zustandes der Ausgangsstufen dienen die Steuereingänge $\overline{OE1}$ und $\overline{OE2}$. Sie sind über eine NOR-Funktion miteinander verknüpft, d. h. die Ausgänge befinden sich im hochohmigen Zustand, wenn $\overline{OE1}$ oder $\overline{OE2}$ auf H-Potential liegen.

Während der DL 540 D die Daten invertiert, gelangen sie beim DL 541 D nicht invertiert an die entsprechenden Ausgänge.

Funktionstabelle

Eingänge		Ausgänge		
OE1	OE2	A	Y	Y
			DL 540 D	DL 541 D
L	L	L	L	H
L	L	H	H	L
X	H	X	Z	Z
H	X	X	Z	Z

H - High-Pegel

L - Low-Pegel

X - Pegel beliebig, Low oder High

Z - hochohmiger Zustand

Grenzwerte (gültig für den Betriebstemperaturbereich)

	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	0	7	V
Eingangsspannung	U_I	-	7	V
Tri-state-Ausgangsspannung	U_{OZ}	-	7	V
Verlustleistung bei $\theta_a = 40^\circ\text{C}$	P_{tot}	-	1	W
Sperrschichttemperatur	θ_j	-	150	$^\circ\text{C}$

	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	4,75	5,25	V
H-Ausgangsstrom	$-I_{OH}$	-	15	mA
L-Ausgangsstrom	I_{OL}	-	24	mA
L-Eingangsspannung	U_{IL}	-	0,8	V
H-Eingangsspannung	U_{IH}	2,0	-	V
Umgebungstemperatur	θ_a	0	70	$^\circ\text{C}$

Statische Kennwerte ($U_{CC} = 5,0 \text{ V} \pm 0,25 \text{ V}$; $\theta_a = 0 \text{ bis } 70^\circ\text{C}$)

	Kurzzeichen	min.	max.	Einheit
Stromaufnahme DL 540 D				
$U_{CC} = 5,25 \text{ V}$ (Ausgänge offen)				
Ausgänge "High"	I_{CCH}	-	25	mA
Ausgänge "Low"	I_{CCL}	-	45	mA
Ausgänge im Tri-state	I_{CCZ}	-	52	mA

Stromaufnahme DL 541 D

 $U_{CC} = 5,25 \text{ V}$, Ausgänge offen

Fortsetzung

	Kurzzeichen	min.	max.	Einheit
Ausgänge "High"	I_{CCH}	-	32	mA
Ausgänge "Low"	I_{CCL}	-	52	mA
Ausgänge im Tri-state	I_{CCZ}	-	55	mA
H-Ausgangsspannung	U_{OH}			
$U_{CC} = 4,75 \text{ V}$, $-I_{OH} = 3 \text{ mA}$		2,4	-	V
$U_{CC} = 4,75 \text{ V}$, $U_{IL} = 0,5 \text{ V}$				
$-I_{OH} = 15 \text{ mA}$		2,0	-	V
L-Ausgangsspannung	U_{OL}			
$U_{CC} = 4,75 \text{ V}$,		-	0,4	V
$I_{OL} = 24 \text{ mA}$		-	0,5	V
L-Eingangsstrom	$-I_{IL}$			
$U_{CC} = 5,25 \text{ V}$, $U_I = 0,4 \text{ V}$		-	0,2	mA
H-Eingangsstrom	I_{IH}			
$U_{CC} = 5,25 \text{ V}$,		-	20	μA
$U_I = 7,0 \text{ V}$		-	50	μA
Ausgangsstrom bei Tri-state				
$U_{CC} = 5,25 \text{ V}$, $U_O = 0,4 \text{ V}$	$-I_{OZL}$	-	20	μA
$U_O = 2,7 \text{ V}$	I_{OZH}	-	20	μA
Ausgangskurzschlußstrom ¹⁾	$-I_{OS}$	40	225	mA
$U_{CC} = 5,25 \text{ V}$				
Flußspannung der Eingangsdiode	U_I	-	1,5	V
$U_{CC} = 4,75 \text{ V}$, $-I_I = 18 \text{ mA}$				

¹⁾ zulässige Prüfzeit $\leq 1 \text{ s}$, Kurzschluß nur an einem Ausgang zulässig

Dynamische Kennwerte ($U_{CC} = 5,0 \text{ V} \pm 55 \text{ mV}$, $\vartheta_a = 25^\circ\text{C} - 5\text{K}$)

Signalverzögerungszeiten A \rightarrow Y	Kurzzeichen	min.	max.	Einheit
DL 540 D, DL 541 D				
$C_L = 50 \text{ pF}$; $R_L = 500 \Omega$	t_{PLH}	-	15 (DL 540 D) 17 (DL 541 D)	ns
DL 540 D,	t_{PHL}	-	18	ns
DL 541 D		-	20	ns
DL 540 D, DL 541 D, $\overline{OE1}$, $\overline{OE2} \rightarrow Y$	t_{PZL}	-	36	ns
DL 540 D,	t_{PZH}	-	25	ns
DL 541 D		-	25	ns
DL 540 D,	t_{PLZ}	-	28	ns
DL 541 D		-	35	ns
DL 540 D, DL 541 D	t_{PHZ}	-	18	ns

Bestellbezeichnung: Integrierte Schaltkreise DL 540 D, DL 541 D.

Änderungen, dem technischen Fortschritt entsprechend, behalten wir uns vor.

Die vorliegenden Datenblätter dienen ausschließlich der Information! Es können daraus keine Liefermöglichkeiten oder Produktionsverbindlichkeiten abgeleitet werden. Änderungen im Sinne des technischen Fortschritts sind vorbehalten.



Herausgeber

veb applikationszentrum elektronik berlin
im veb kombinat mikroelektronik

Mainzer Straße 25
Berlin 1035

Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

Information



DL 2631 D, DL 2632 D

vorläufige technische Daten

Vergleichstyp

AM 26 LS 31 PG, AM 26 LS 32 PG

2/86

Hersteller: VEB Halbleiterwerk Frankfurt (Oder)

Leitungssenderschaltkreis DL 2631 D und

Leitungsempfängerschaltkreis DL 2632 D für Differenzsignale

Gehäuse: 16-poliges DIL-Plastgehäuse

Bauform: 21.1.1.2.16 nach TGL 26 713

Masse: $\leq 1,5$ g

Abmessungen in mm

Rastermaß: $2,54 \pm 0,125$ mm

Reihenabstand: 7,5 mm

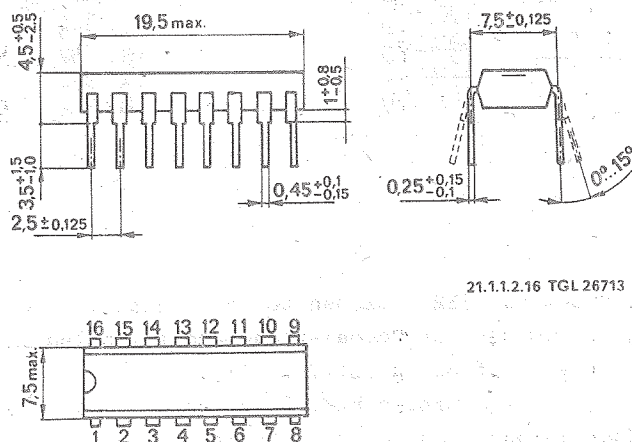


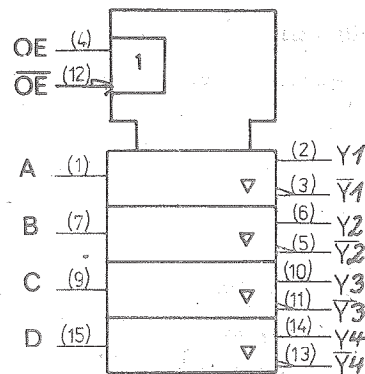
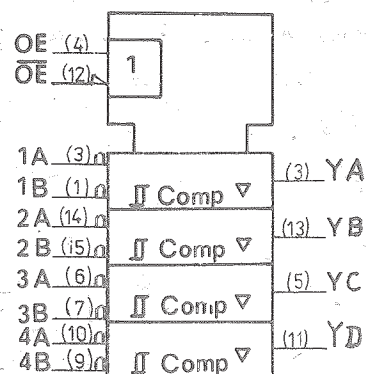
Bild 1: Gehäuse

Pinbelegung DL 2631 D

Pin	Symbol	Beschreibung	Pin	Symbol	Beschreibung
1	A	Dateneingang	9	C	Dateneingang
2	Y1	Datenausgang	10	Y3	Datenausgang
3	$\overline{Y1}$	Datenausgang	11	$\overline{Y3}$	Datenausgang
4	OE	Steuereingang	12	\overline{OE}	Steuereingang
5	$\overline{Y2}$	Datenausgang	13	$\overline{Y4}$	Datenausgang
6	Y2	Datenausgang	14	Y4	Datenausgang
7	B	Dateneingang	15	D	Dateneingang
8	M	Masse	16	U_{CC}	Betriebsspannung

Pinbelegung DL 2632 D

Pin	Symbol	Beschreibung	Pin	Symbol	Beschreibung
1	1B	Dateneingang	9	4B	Dateneingang
2	1A	Dateneingang	10	4A	Dateneingang
3	YA	Datenausgang	11	YD	Datenausgang
4	OE	Steuereingang	12	\overline{OE}	Steuereingang
5	YC	Datenausgang	13	YB	Datenausgang
6	3A	Dateneingang	14	2A	Dateneingang
7	3B	Dateneingang	15	2B	Dateneingang
8	M	Masse	16	U_{CC}	Betriebsspannung

Bild 2: Schaltungskurzzeichen
und AnschlußbelegungBild 3: Schaltungskurzzeichen
und Anschlußbelegung

Die Schaltkreise DL 2631 D und DL 2632 D dienen zur erdsymmetrischen Übertragung von digitalen Signalen (maximale Entfernung = 1200 m) über Doppelstrom-Schnittstellenleitungen bis zu Übertragungsgeschwindigkeiten von 10 Mbit/s (Empfehlung CCITT V. 11).

Die Bauelemente enthalten jeweils 4 Sender bzw. 4 Empfänger. Über die Steuereingänge OE und \overline{OE} können die 4 Sender bzw. Empfänger entsprechend der Funktionstabelle aktiviert oder in den hochohmigen Zustand versetzt werden. Beim DL 2632 D ist bei offenen Eingängen der Ausgangspegel infolge innerer Beschaltung "H". Der Schaltkreis besitzt eine hohe Eingangsimpedanz ($> 12 \text{ k}\Omega$) und eine typische Eingangshysterese von 50 mV zur Verringerung der Rauschempfindlichkeit. Der kleinste Eingangspegel, der sicher erkannt wird, beträgt $\pm 200 \text{ mV}$. Beide Bauelemente entsprechen den V.11-Schnittstellenempfehlungen der CCITT.

Funktionstabelle für DL 2631 D

Eingang	Enable Eingänge		Ausgänge	
	OE	$\overline{\text{OE}}$	Y	$\overline{\text{Y}}$
H	H	X	H	L
L	H	X	L	H
H	X	L	H	L
L	X	L	L	H
X	L	H	Z	Z

H $\hat{=}$ High - PegelL $\hat{=}$ Low - PegelX $\hat{=}$ Pegel beliebig, Low oder HighZ $\hat{=}$ hochohmiger Zustand

Funktionstabelle für DL 2632 D

Differenzeingänge		Enable Eingänge		Ausgänge
A	B	OE	$\overline{\text{OE}}$	
$U_{\text{ID}} \geq 0,2 \text{ V}$		H	X	H
		X	L	H
$-0,2 \text{ V} < U_{\text{ID}} < 0,2 \text{ V}$		H	X	?
		X	L	?
$U_{\text{ID}} \leq -0,2 \text{ V}$		H	X	L
		X	L	L
X		L	H	Z
offen		H	X	H
offen		X	L	H

H $\hat{=}$ High-PegelL $\hat{=}$ Low -PegelX $\hat{=}$ Pegel beliebig Low oder High? $\hat{=}$ Pegel unbestimmtZ $\hat{=}$ hochohmiger ZustandGrenzwerte

(gültig für den Betriebstemperaturbereich)

	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	-	7	V
Eingangsspannung DL 2631 D und $\overline{\text{OE}}$ - Eingangsspannung DL 2632 D	U_{I}	-	7	V
Gleichtakteingangsspannung DL 2632 D	U_{IC}	-25	+25	V
Differenzeingangsspannung DL 2632 D	U_{ID}	-25	+25	V
Ausgangsspannung DL 2631 D	U_{O}	-	6	V
Verlustleistung DL 2631 D	P_{tot}	-	1,2	W
DL 2632 D		-	0,6	W

Betriebsbedingungen

	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	4,75	5,25	V
L-Eingangsspannung DL 2631 D und DL 2632 D - OE-Eingänge	U_{IL}	-	0,8	V
H-Eingangsspannung DL 2631 D und OE-Eingänge DL 2632 D	U_{IH}	2,0	-	V
L-Ausgangsstrom DL 2631 D	I_{OL}	-	20	mA
DL 2632 D		-	16	mA
H-Ausgangsstrom DL 2631 D	$-I_{\text{OH}}$	-	20	mA
DL 2632 D		-	0,44	mA
Gleichtakteingangsspannung DL 2632 D	U_{IC}	-12	12	V
Differenzeingangsspannung DL 2632 D	U_{ID}	-12	12	V
Umgebungstemperatur	ϑ_{a}	0	70	$^{\circ}\text{C}$

Statische Kennwerte DL 2631 D

($U_{CC} = 5,0 \text{ V} \pm 0,25 \text{ V}$; $\vartheta_a = 0 \text{ bis } 70^\circ \text{C}$)

	Kurzzeichen	min.	max.	Einheit
H-Ausgangsspannung $U_{CC} = 4,75 \text{ V}$; $-I_{OH} = 20 \text{ mA}$	U_{OH}	2,5	-	V
L-Ausgangsspannung $U_{CC} = 4,75 \text{ V}$; $I_{OL} = 20 \text{ mA}$	U_{OL}	-	0,5	V
Differenz Ausgangsspannung $U_{CC} = 4,75 \text{ V}$	$ U_{OD} $	2	-	V
Differenz Ausgangsspannungs- änderung $U_{CC} = 4,75 \text{ V}$	$\Delta U_{OD} $	-	0,4	V
Gleichtaktausgangsspannung $U_{CC} = 5,25 \text{ V}$	$ U_{OC} $	-	3	V
Gleichtaktausgangsspannungs- änderung $U_{CC} = 5,25 \text{ V}$	$\Delta U_{OC} $	-	0,4	V
Ausgangsstrom bei $U_{CC} = 0 \text{ V}$ $-U_{O1} = 0,25 \text{ V}$; $U_{O2} = 6 \text{ V}$	I_{O1} , I_{O2}	-	100	μA
Ausgangsstrom bei Tri-state $U_{CC} = 5,25 \text{ V}$ $U_{OH} = 6,0 \text{ V}$; $U_{OL} = 0,5 \text{ V}$	I_{OZH} , $-I_{OZL}$	-	20	μA
H-Eingangsstrom $U_{CC} = 5,25 \text{ V}$; $U_{IH} = 7 \text{ V}$	I_{IH}	-	50	μA
L-Eingangsstrom $U_{CC} = 5,25 \text{ V}$; $U_{IL} = 0,4 \text{ V}$	$-I_{IL}$	-	0,36	mA
A bis D OE, OE			0,1	mA
Ausgangskurzschlußstrom ¹⁾ $U_{CC} = 5,25 \text{ V}$	$-I_{OS}$	30	150	mA
Flußspannung der Eingangsdiode $U_{CC} = 4,75 \text{ V}$; $-I_I = 18 \text{ mA}$	$-U_I$	-	1,5	V
Stromaufnahme $U_{CC} = 5,25 \text{ V}$; $OE = 0 \text{ V}$; $OE = 4,5 \text{ V}$	I_{CC}	-	80	mA

1) Dauerkurzschluß bis $\vartheta_a = 40^\circ \text{C}$ für einen Ausgang zulässig.

$\vartheta_a > 40^\circ \text{C}$ nur an einem Ausgang und $\leq 1 \text{ s}$ zulässig.

Dynamische Kennwerte DL 2631 D $(U_{CC} = 5,0 \text{ V} \pm 55 \text{ mV}; \vartheta_a = 25^\circ \text{C} \pm 5 \text{K})$

Differenzsignalverzögerungszeit

 $U_{CC} = 5 \text{ V}; C_L = 50 \text{ pF};$ $R_L = 100 \text{ Ohm}$

Flankensteilheit

 $U_{CC} = 5 \text{ V}; C_L = 50 \text{ pF};$ $R_L = 100 \text{ Ohm}$

Signalverzögerungszeiten

 $U_{CC} = 5 \text{ V}; C_L = 50 \text{ pF};$ $R_L = 500 \text{ Ohm}; U_{TS} = 7 \text{ V}$

Kurzzeichen	min.	max.	Einheit
t_{DD}	-	25	ns
t_{TD}	-	25	ns
t_{PLH}	-	20	ns
t_{PHL}	-	23	ns
t_{PZH}	-	40	ns
t_{PZL}	-	45	ns
t_{PHZ}	-	30	ns
t_{PLZ}	-	35	ns

Statische Kennwerte DL 2632 D $(U_{CC} = 5,0 \text{ V} \pm 0,25 \text{ V}, \vartheta_a = 0 \text{ bis } 70^\circ \text{C})$ H-Schwelle Spannung des Eingangs-
differenzsignales $U_{OH} \geq 2,7 \text{ V}; -I_{OH} \geq 440 \text{ } \mu\text{A}$ $-7 \text{ V} \leq U_{IC} \leq 7 \text{ V}$ $-12 \text{ V} \leq U_{IC} \leq 12 \text{ V}$ L-Schwelle Spannung des Eingangs-
differenzsignales $U_{OL} = 0,5 \text{ V}; I_{OL} = 16 \text{ mA}$ $-7 \text{ V} \leq U_{IC} \leq 7 \text{ V};$ $12 \text{ V} \leq U_{IC} \leq 12 \text{ V}$ Eingangstrom des Leitungs-
einganges bei H $U_{IN} = +12 \text{ V}$

anderer Eingang auf 0 V

Eingangstrom des Leitungs-
einganges bei L $U_{IN} = -12 \text{ V};$

anderer Eingang auf 0 V

Differenz Ausgangsspannung

 $U_{CC} = 4,75 \text{ V}$ Differenz Ausgangsspannungs-
änderung $U_{CC} = 4,75 \text{ V}$

Gleichtaktausgangsspannung

 $U_{CC} = 5,25 \text{ V}$ Gleichtaktausgangsspannungs-
änderung $U_{CC} = 5,25 \text{ V}$

Kurzzeichen	min.	max.	Einheit
U_{TH}	-	0,2	V
$-U_{TL}$	-	0,4	V
I_{INH}	-	1,0	V
$-I_{INL}$	-	1,3	V
$ U_{OD} $	2	-	V
$\Delta U_{OD} $	-	0,4	V
$ U_{OC} $	-	3	V
$\Delta U_{OC} $	-	0,4	V

	Kurzzeichen	min.	max.	Einheit
Ausgangsstrom bei 3-State $U_{CC} = 5,25 \text{ V}; U_{OH} = 2,4 \text{ V}$ $U_{OL} = 0,4 \text{ V}$	$I_{OZH}, -I_{OZL}$		20	μA
High-Ausgangsspannung $U_{CC} = 4,75 \text{ V}; U_{IN} = +1 \text{ V};$ $\overline{OE} = 0,8 \text{ V}; -I_{OH} = +440 \mu\text{A}$	U_{OH}	2,7	-	V
Low-Ausgangsspannung $U_{CC} = 4,75 \text{ V}; U_{IN} = +1 \text{ V};$ $\overline{OE} = 0,8 \text{ V}; +I_{OL} = 8 \text{ mA}$	U_{OL}	-	0,5	V
Flußspannung der Eingangsdiode $U_{CC} = 4,75 \text{ V}; -I_I = 18 \text{ mA}$	$-U_I$	-	1,5	V
High-Eingangsstrom des Enable-Eingangs $U_{CC} = 5,25 \text{ V}; U_{IH} = 7 \text{ V}$	I_{IH}	-	50	μA
Low-Eingangsstrom Enable-Eingangs $U_{CC} = 5,25 \text{ V}; U_{IL} = 0,4 \text{ V}$	I_{IL}	-	100	μA
Ausgangskurzschlußstrom ¹⁾ $U_{CC} = 5,25 \text{ V}$	$-I_{OS}$	15	85	mA
Stromaufnahme $U_{CC} = 5,25 \text{ V};$ $\overline{OE} = 4,5 \text{ V}; OE = 0 \text{ V}$	I_{CC}	-	70	mA

¹⁾ Nicht mehr als 1 Ausgang gleichzeitig kurzschließen; Dauer des Kurzschlusses $\leq 1 \text{ s}$.

Dynamische Kennwerte DL 2632 D

($U_{CC} = 5,0 \text{ V} \pm 55 \text{ mV}; T_a = 25^\circ\text{C} \pm 5 \text{ K}$)

	Kurzzeichen	min.	max.	Einheit
Signalverzögerungszeiten $U_{CC} = 5 \text{ V}; U_{TS} = 7 \text{ V}; C_L = 50 \text{ pF};$ $R_L = 500 \text{ Ohm}$	t_{PHL}, t_{PLH}	-	35	ns
	t_{PZH}	-	25	ns
	t_{PZL}	-	25	ns
	t_{PHZ}	-	25	ns
	t_{PLZ}	-	25	ns

Bestellbezeichnung: Integrierter Schaltkreis DL 2631 D bzw. DL 2632 D

Änderungen, dem technischen Fortschritt entsprechend, behalten wir uns vor.

07/86

Die vorliegenden Datenblätter dienen ausschließlich der Information! Es können daraus keine Liefermöglichkeiten oder Produktionsverbindlichkeiten abgeleitet werden. Änderungen im Sinne des technischen Fortschritts sind vorbehalten.

RFT

Herausgeber

veb applikationszentrum elektronik berlin
im veb kombinat mikroelektronik

Mainzer Straße 25

Berlin 1035

Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

Information



E 435 E

Vergleichstyp
FZL 135 S

2/86

vorläufige technische Daten

Hersteller: VEB Halbleiterwerk Frankfurt (Oder)

Kurzschlußfester Leistungstreiber mit offenem Emitterausgang

Gehäuse: 16-poliges DIL-Plastgehäuse

Bauform: 21.1.1.3.16 nach TGL 26 713

(Die mittleren beiden Anschlüsse jeder Seite sind zu je einem Anschluß zusammengeführt und als waagrecht abstehende Kühlstege mit Befestigungsloch 3,4 mm Durchmesser ausgeführt).

Masse: ≈ 2 g

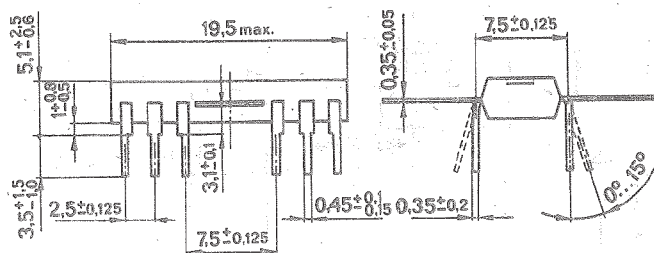
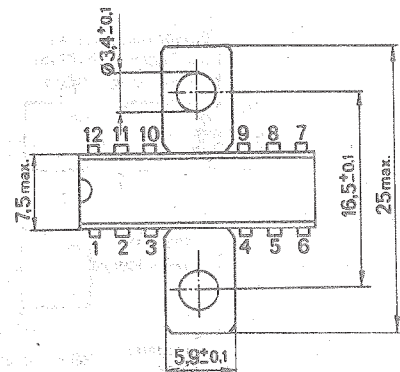


Bild 1: Gehäuse



Funktionsbeschreibung

Der Schaltkreis E 435 E ist ein kurzschlußfester Leistungstreiber für den Einsatz in industriellen Steuerungen.

Die Last wird zwischen Ausgang Y1 und Masse betrieben (offener Emitterausgang). Im Kurzschlußfall schaltet der Baustein den Laststrom ab und überprüft periodisch mit Hilfe eines eingebauten Taktgenerators, ob der Kurzschluß noch besteht. Der Taktgenerator benötigt eine äußere Kapazität C_T .

zwischen Anschluß C und Masse. Bis zu 8 Taktanschlüsse T können parallel geschaltet werden, wobei nur eine Kapazität C_T an einem der 8 E 435 E erforderlich ist. Die C-Anschlüsse der übrigen 7 Bausteine müssen dann mit U_{CC} verbunden werden.

Um Schwingungen im Kurzschlußfall zu vermeiden, ist eine kapazitive Beschaltung notwendig (C_{N1} und C_{N2}).

Der Schaltkreis besitzt 4 Eingänge mit Schmitt-Trigger-Charakteristik, die ODER-verknüpft sind. Sie bieten Sicherheit gegen Kurzschluß und Drahtbruch, denn die Eingangsströme müssen positiv sein, d. h. der Baustein schaltet nur bei aktivem H-Signal. Daraus ergibt sich, daß ein unbeschalteter oder kurzgeschlossener Eingang einem L-Signal entspricht.

Der Ausgang Y2 ist ebenfalls ein offener Emitterausgang. Er dient zur Kurzschluß- und Überlastanzeige und liegt bei Normalbetrieb über R_H auf LOW. Bei Kurzschluß von Y1 steht an Y2 eine Impulsfolge mit einem Impuls-Pausenverhältnis von ca. 1 : 60 an. Bei Überlast an Y1 schaltet eine interne Chip-temperatur-Überwachungsschaltung den Laststrom ab, und ein H-Signal am Ausgang Y2 zeigt den Überlastbetrieb an.

Pinbelegung

Pin	Belegung	Pin	Belegung
1	Eingang E1	6	Masse M
2	Eingang E2	7	Anschluß für Kondensator des Taktgenerators C
3	Eingang E3	8	Ausgang Taktgenerator T
4	Ausgang-Kurzschluß- bzw. Überlastanzeige Y2	10	Anschluß für Schwingungsunterdrückung N
5	Eingang E4	11	Ausgang Leistungstreiber Y1
		12	Betriebsspannung U_{CC}

Die Anschlüsse 6, 9 und die Kühlstege sind intern verbunden.

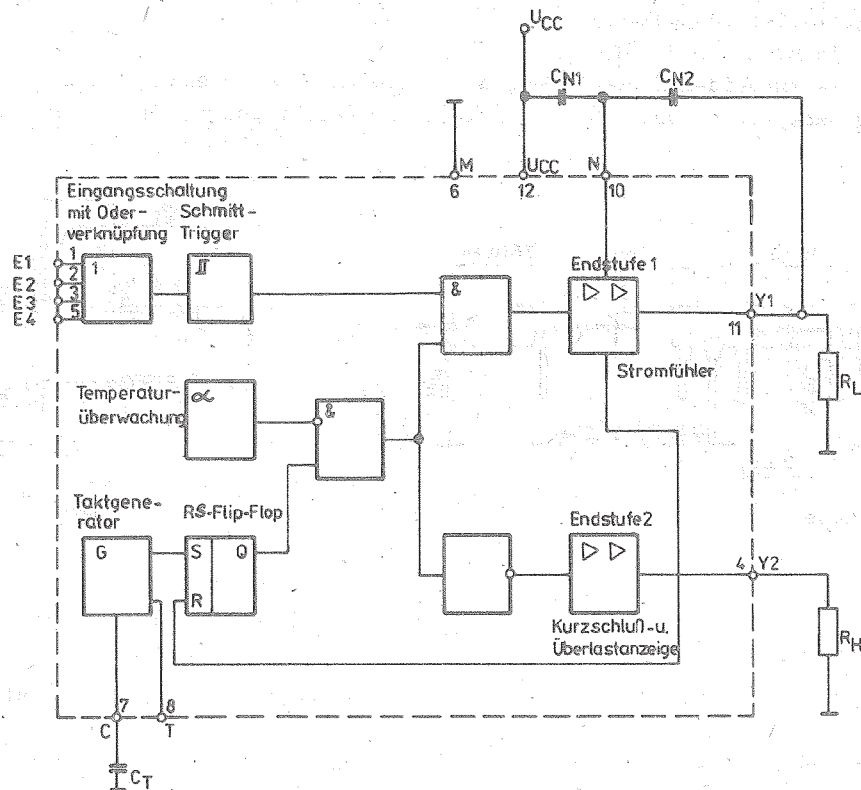


Bild 2: Blockschaltbild

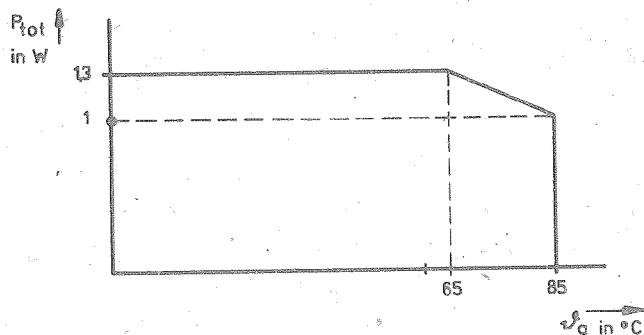
Grenzwerte (gültig für den Betriebstemperaturbereich)

	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	0	32 ¹⁾	V
Ausgangsstrom	$-I_{OHY1}$	-	450	mA
Ausgangsstrom für Glühlampen	$-I_{OHY1}$	-	190 ²⁾	mA
Ausgangsstrom	$-I_{OHY2}$	-	12	mA
Eingangsspannung	$U_{IE1, 2, 3, 4}$	0	36	V
Verlustleistung	P_{tot}	-	1,3 ³⁾	W
Kapazität an C	C_T	20	40	nF
Kapazität an N	C_{N1}	50	2500	pF
	C_{N2}	0,5	10	nF
Umgebungstemperatur	ϑ_a	-10	85	°C
Sperrschichttemperatur	ϑ_j	-	150	°C
Wärmewiderstand	R_{thja}	-	65	K/W

1) max. 1 s $U_{CCmax} \leq 36$ V

2) Kaltstrombegrenzung intern $\leq 1,4$ A

3) ohne Kühlkörper



Kurzschluß Y1, Y2
gegen $U_0 = 0$ V ... U_{CC}
erlaubt

Bild 3: Verlustleistungsreduktionskurve

Der Schaltkreis ist überlastsicher, d. h. im Havariefall kann P_{tot} nach Bild 4 überschritten werden.

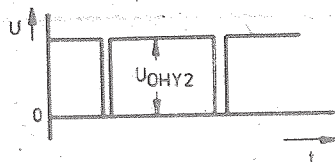


Bild 4: Spannung an Y2 bei Kurzschluß von Y1

Betriebsbedingungen

	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	11,4	32	V
Eingangsspannung für Y1 = "L"	U_{IEL}	0	6	V
Y1 = "H"	U_{IEH}	8,5	32	V
Betriebstemperaturbereich	ϑ_a	-10	85	°C
Lastkapazität ohne Ansprechen der Kurzschlußsicherung	C_L		50 ¹⁾	nF

1) für $C_{N1} = 500 \text{ pF}$, $C_{N2} = 1,8 \text{ nF}$

Statische Kennwerte

Stromaufnahme

I_{CC} - 12 mA

$U_{IE1} = 30 \text{ V}$, $U_{CC} = 30 \text{ V}$

$U_C = 30 \text{ V}$, $U_T = 5 \text{ V}$

Eingangsstrom

$I_{IE1, 2, 3, 4}$ - 250 μA

$U_{IE1, 2, 3, 4} = 30 \text{ V}$, $U_{CC} = 30 \text{ V}$

$U_C = 30 \text{ V}$, $U_T = 5 \text{ V}$

H-Ausgangsspannung, Treiber

U_{OHY1}

$U_{CC} = 11,4 \text{ V}$, $U_{IE1} = 30 \text{ V}$

$R_{L1} = 22 \text{ Ohm} \pm 2 \%$

8,7 - V

$U_{CC} = 30 \text{ V}$, $U_{IE1} = 30 \text{ V}$

$R_{L1} = 68 \text{ Ohm} \pm 2 \%$

27,3 - V

H-Ausgangsspannung, Kurzschluß-
anzeige

U_{OHY2}

9 - V

$U_{CC} = 11,4 \text{ V}$, $U_{IE1} = 11,4 \text{ V}$

$R_{L2} = 910 \text{ Ohm} \pm 2 \%$

Reststrom Treiber

$-I_{OLY1}$ - 0,5 mA

$U_{CC} = 30 \text{ V}$

Reststrom Kurzschlußanzeige

$-I_{OLY2}$ - 90 μA

$U_{CC} = 30 \text{ V}$

Die vorliegenden Datenblätter dienen ausschließlich der Information! Es können daraus keine Liefermöglichkeiten oder Produktionsverbindlichkeiten abgeleitet werden. Änderungen im Sinne des technischen Fortschritts sind vorbehalten.



Herausgeber

veb applikationszentrum elektronik berlin
im veb kombinat mikroelektronik

Mainzer Straße 25

Berlin 1035

Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

Information



U 192 D

2/86

Hersteller: VEB Mikroelektronik „Karl Marx“ Erfurt

Dekoderschaltkreis

Der Schaltkreis U 192 D ist eine monolithisch integrierte Schaltung in CMOS-Technologie. Er enthält einen Binär-/7Segment-Dekoder zur Ansteuerung von 1- bzw. 1 1/2-stelligen LED-Anzeigen speziell in der Rundfunk- und Fernsehgerätetechnik. Die 9 Ausgänge sind für LED-Anzeigen mit gemeinsamer Katode ausgelegt. Die Eingänge sind TTL-kompatibel. Der Schaltkreis ist in einem 16poligen DIL-Plastgehäuse untergebracht.

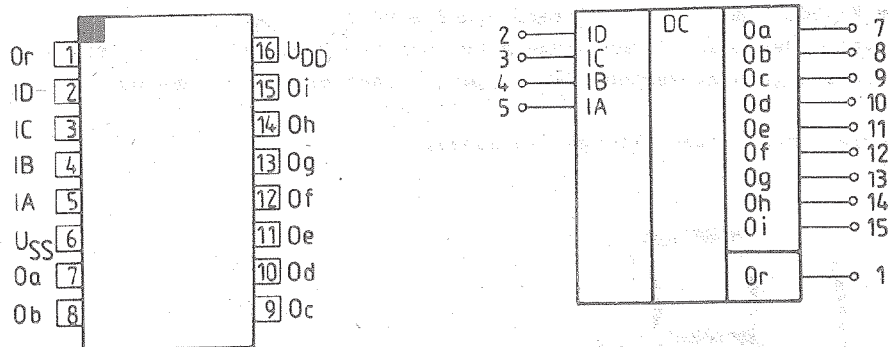
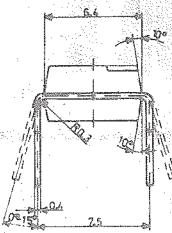


Bild 1: Anschlußbelegung und Schaltungskurzzeichen

Ob	Ausgang	Segment b
Oc	Ausgang	Segment c
Od	Ausgang	Segment d
Oe	Ausgang	Segment e
Of	Ausgang	Segment f
Og	Ausgang	Segment g
Oh	Ausgang	Segment h
Oi	Ausgang	Segment i



dekodiert einen 4stelligen Binärkode in die Ziffern 1 ... 16,
Ziffer 1 hervorrufen.

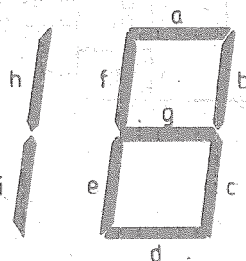
n die Komplexe

Eingängen A ... D wird nicht (wie z. B. beim V 40511 D) zwischengedreht und verarbeitet.

TTL-kompatibel aufgebaut.

Entaktausgänge und zur Ansteuerung von 1- bzw. 1/2stelligen Code bestimmt. Aus diesem Grund sind die Ausgangstreiber r. Der zusätzliche Ausgang Or kann zur Darstellung des "EIN"-ses genutzt werden. Der Ausgang Or hat einen pull-up-Aus-

ten Schutzschaltungen versehen.



Wahrheitstabelle

D	C	B	A	Oa	Ob	Oc	Od	Oe	Of	Og	Oh	Oi	Or	Display
L	L	L	L	L	H	H	L	L	L	L	L	L	H	—
L	L	L	H	H	H	L	H	H	L	H	L	L	H	—
L	L	H	L	H	H	H	H	L	L	H	L	L	H	—
L	L	H	H	L	H	H	L	L	H	H	L	L	H	—
L	H	L	L	H	L	H	H	L	H	H	L	L	H	—
L	H	L	H	H	L	H	H	H	H	H	L	L	H	—
L	H	H	L	H	H	H	L	L	L	L	L	L	H	—
L	H	H	H	H	H	H	H	H	H	H	L	L	H	—
H	L	L	L	H	H	H	H	L	H	H	L	L	H	—
H	L	L	H	H	H	H	H	H	H	L	H	H	H	—
H	L	H	L	L	H	H	L	L	L	L	H	H	H	—
H	L	H	H	H	H	L	H	H	L	H	H	H	H	—
H	H	L	L	H	H	H	H	L	L	H	H	H	H	—
H	H	L	H	L	H	H	L	L	H	H	H	H	H	—
H	H	H	L	H	L	H	H	L	H	H	H	H	H	—
H	H	H	H	H	L	H	H	H	H	H	H	H	H	—

Ausgangsbelegung bezogen auf 1 1/2stellige Anzeige

Grenzwerte

Kennwert	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{DD}	-0,5	16,5	V
Eingangsspannung	U_I	-0,5	$U_{DD} + 0,5$	V
Ausgangsspannung	U_O	$U_{SS} - 0,5$	$U_{DD} + 0,5$	V
H-Ausgangsstrom	$-I_{OH}$		25	mA
L-Ausgangsstrom (außer Anschluß 1)	I_{OL}		10	mA
Gesamtverlustleistung	P_{tot}		400	mW
Lagertemperaturbereich	ϑ_{stg}	-55	125	°C

Statische Kennwerte ($U_{SS} = 0 \text{ V}$; $T_a = 25^\circ \text{C}$)

Kennwert	Kurzzeichen	Meßbedingungen	min.	max.	Einheit
Betriebsspannung	U_{DD}		10,8	15	V
Eingangsspannung L	U_{IL}		0	0,8	V
Eingangsspannung H	U_{IH}		3,5	U_{DD}	V
Ausgangsspannung	U_O		0	U_{DD}	V
Ausgangsstrom H	$-I_{OH}$			10	mA
Ausgangsstrom L	I_{OL}			0,5	mA
Eingangsresstrom H	I_{IH}	$U_{DD} = 15 \text{ V}$ $U_I = 15 \text{ V}$		3	μA
Eingangsstrom der positiven Schaltschwelle	I_{IT}	$U_{DD} = 15 \text{ V}$		210	μA
Ausgangsspannung L	U_{OL}	$U_{DD} = 13 \text{ V}$ $U_{IH} = 3,5 \text{ V}$ $U_{IL} = 0,7 \text{ V}$ $I_{OL} = 0,5 \text{ mA}$		1,15	V
Ausgangsspannung H	U_{OH}	$U_{DD} = 10,8 \text{ V}$ $U_{IH} = 3,5 \text{ V}$ $U_{IL} = 0,8 \text{ V}$ $-I_{OH} = 10 \text{ mA}$	$U_{DD} - 2,3$		V
Stromaufnahme	I_{DD}	$U_{DD} = 15 \text{ V}$		1,7	mA
Betriebstemperaturbereich	T_a		0	70	$^\circ\text{C}$

Internationale Vergleichstypen

M 192

SGS-ATES

Dieses Datenblatt gibt keine Auskunft über Liefermöglichkeiten und enthält keine Verbindlichkeiten zur Produktion. Die gültige Vertragsunterlage beim Bezug der Bauelemente ist der Typstandard. Rechtsverbindlich ist jeweils die Auftragsbestätigung. Änderungen im Zuge der technischen Weiterentwicklung vorbehalten. Die Behandlungsvorschriften für MOS-Bauelemente sind unbedingt einzuhalten, da andernfalls eine Reklamation nicht anerkannt werden kann.

Die vorliegenden Datenblätter dienen ausschließlich der Information! Es können daraus keine Liefermöglichkeiten oder Produktionsverbindlichkeiten abgeleitet werden. Änderungen im Sinne des technischen Fortschritts sind vorbehalten.



Herausgeber

veb applikationszentrum elektronik berlin
im veb kombinat mikroelektronik

Mainzer Straße 25

Berlin 1035

Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

Information



U 1056 D

Vergleichstyp
SAA 1056 P

2/86

vorläufige technische Daten

Hersteller: VEB Mikroelektronik „Karl Marx“ Erfurt

PLL-Synthesizer-Schaltkreis

Der U 1056 D ist eine PLL-Synthesizerschaltung in CSGT-HV-Technologie für die Abstimmung beliebiger VCO's.

Folgende Elemente sind im U 1056 D auf einem Chip integriert:

- asynchrone Serienschnittstelle mit Formatkontrolle zur Selektion von 17bit-Datenwörtern
- Auffangregister für alle zugeführten Daten
- Steuerleitungen (durch Pegelumsetzer TTL-kompatibel)
- Referenzfrequenzoszillator mit einem entkoppelten Oszillatorfrequenzausgang.

Zur Realisierung eines HF-Abstimmungssystems sind außer dem U 1056 D noch ein HF-Vorteiler (U 1059 D) und ein aktives Loop-Filter erforderlich.

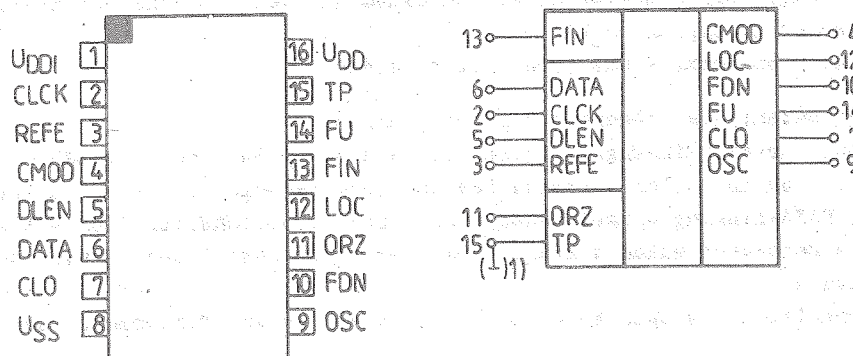


Bild 1: Anschlußbelegung und Schaltungskurzzeichen

1) TP ist im Betriebsfall prinzipiell an U_{SS} zu legen.

Bezeichnung der Anschlüsse:

FIN	Signaleingang für die zu teilende Frequenz
DATA	Eingang für die Daten der Teilerzahlen
CLK	Taktsignal für die Datenübertragung
DLEN	Freigabesignal für die Datenübertragung
REFE	Referenzteilerwahl
QRZ	Oszillatoreingang für Referenzfrequenz ($f_{\max} = 4 \text{ MHz}$)
TP	Testpin (im Betriebsfall an U_{SS})
CMOD	Ausgang zur Steuerung des Vorteilers
LOC	Lock-Detektor-Ausgang
FDN	Nachstimmausgang zur Frequenzverringern
FU	Nachstimmausgang zur Frequenzerhöhung
CLO	entkoppelter Ausgang des Referenzfrequenzoszillators zur Ansteuerung weiterer Schaltungen
OSC	Oszillatorausgang für die Referenzfrequenz
U_{DD}	pos. Betriebsspannungsanschluß
U_{DDI}	Speisespannung für Pegelkonverter
U_{SS}	Bezugspotential

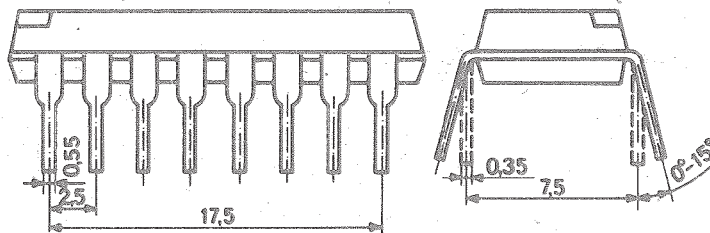


Bild 2: Gehäuseabmessungen

Beschreibung

Der integrierte Schaltkreis U 1056 D ist eine PLL-Synthesizerschaltung, die zusammen mit einem diodenabgestimmten Tuner, einem HF-Vorteiler und einem aktiven Loop-Filter ein komplettes Synthesizersystem für HF-Empfänger bildet.

Es können Eingangsfrequenzen bis max. 4 MHz verarbeitet werden.

Die Synthesizerschaltung besteht aus folgenden Teilschaltungen:

- einer Teilerschaltung für die Eingangsfrequenz, die aus einem 5bit-Swallow-Zähler und einem 10bit programmierbaren Teiler besteht; Das Teilverhältnis wird von den letzten 15 bit des über den DATA-Eingang eingelesenen und zwischengespeicherten 17bit-Datenwortes bestimmt. Das Datenwort enthält kodiert das dem gewünschten Sender entsprechende Teilverhältnis.
- einem 17bit-Auffangregister zum Speichern der 15bit-Daten für die Teilerzahl des Referenzteilers
- einer Formatkontrollschaltung, die zwischen Störsignalen und Datenwörtern mit 17 bit Wortlänge unterscheidet; Datenwörter mit anderer Wortlänge werden nicht angenommen.

- einem 16bit-Schieberegister, das die seriell eingeschriebenen Datenwörter DATA nach durchgeführter Formatkontrolle an das Auffangregister weiterleitet
- einer Frequenz-Phasen-Detektor-Schaltung, die mit Hilfe eines externen, als Integrator eingeschalteten Verstärkers, die Abstimmspannung erzeugt
- einer 13bit programmierbaren Teilerschaltung für die Referenzoszillatorfrequenz zum Erzeugen von vier verschiedenen Frequenzrastern
- einem Dekoder mit zwei Setzeingängen und Ausgängen zur Programmierung des Referenzteilers auf die Teilverhältnisse 1 : 160; 1 : 400; 1 : 800; 1 : 8000
- einem Quarzeszillator zur Erzeugung der Oszillatorfrequenz mit einem entkoppelten Ausgang zur externen Verwendung der Oszillatorfrequenz
- je einem Pegelumsetzer für die Eingangssignale DATA, DLEN, CLOCK und REFE; diese Eingänge können mit TTL-Signalen angesteuert werden

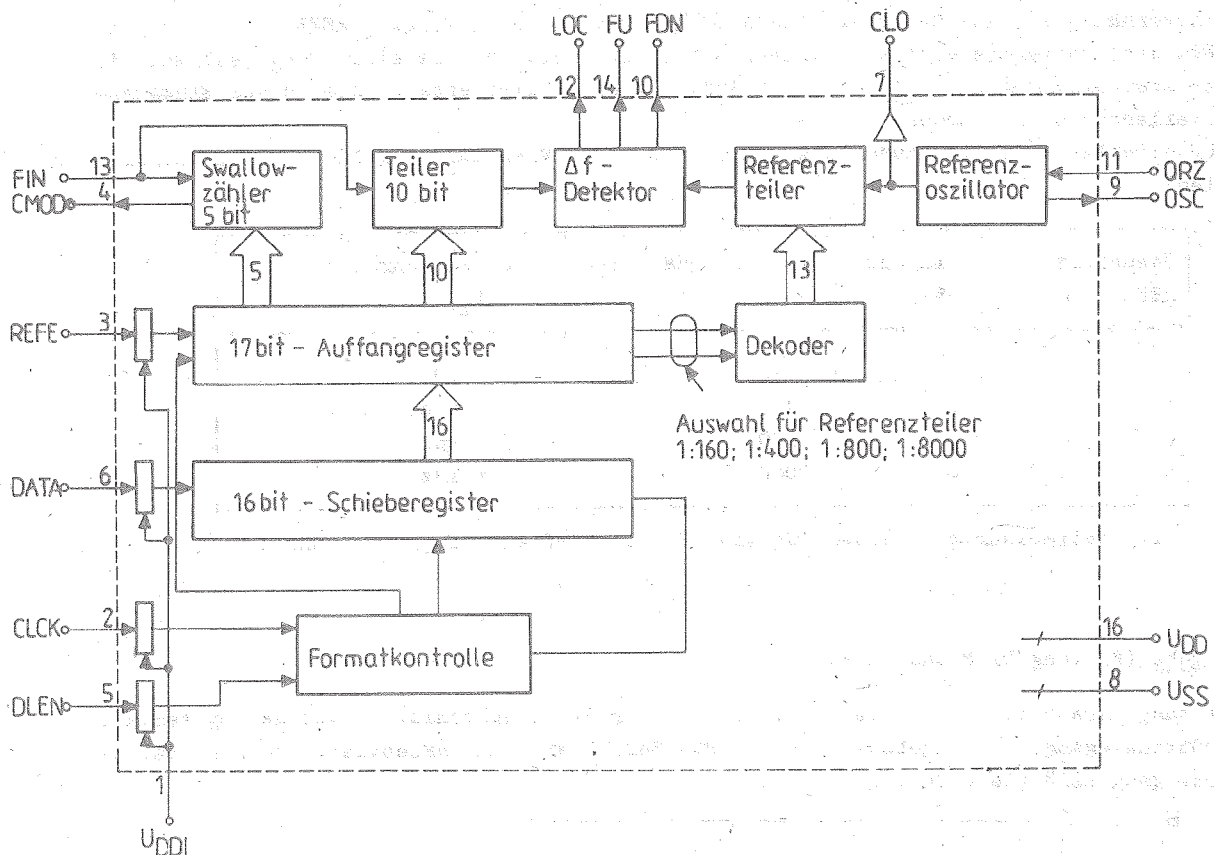


Bild 3: Blockschaltbild U 1056 D

Wirkungsweise des U 1056 D in der Abstimmungsschaltung

Im Fall der eingerasteten PLL-Schleife stimmen die durch den Referenzteiler geteilte 4 MHz-Quarzfrequenz und die durch den aus umschaltbarem Vorteiler, Swallow-Zähler und 10bit-Teiler geteilte Eingangsfrequenz (Oszillatorfrequenz des Empfängers) in Frequenz und Phase überein. Die Frequenz-Phasen-Detektor-Schaltung liefert am Ausgang LOC ein Signal, das diesen Zustand anzeigt, während die Abstimmungsausgänge FU und FDN inaktiv sind.

Soll auf eine andere, z. B. auf eine höhere Empfangsfrequenz abgestimmt werden, so ist die Teilerzahl des Eingangsfrequenzteilers neu einzustellen. Das geschieht dadurch, daß auf dem Datenbus ein entsprechendes 17bit-Datenwort gesendet wird, das diese Daten enthält. Nachdem dieses Datenwort in das 16bit-Schieberegister eingeschrieben und von der Formatkontrollschaltung auf Gültigkeit geprüft wurde, liefert die Formatkontrollschaltung ein internes Datengültigkeitssignal, das synchron mit dem Ausgangssignal des Vorteilers die Übernahme des im

Schieberegister stehenden Datenwortes in das Auffangregister veranlaßt. Sobald der laufende Zählzyklus der Kombination Swallow-Zähler/10bit-Teiler beendet ist, erfolgt das Laden dieser Teilerkombination mit dem im Auffangregister stehenden neuen Datenwort, d. h. das Einstellen eines größeren Teilverhältnisses. Da die Oszillatorfrequenz des Empfängers ihren Wert noch nicht verändert hat, liefert der Eingangsfrequenzteiler ein Signal mit niedriger Frequenz. Die Ausgangsimpulse von Referenzteiler und Eingangsfrequenzteiler treffen deshalb zu unterschiedlichen Zeitpunkten und in unterschiedlicher Anzahl auf die Frequenz-Phasen-Detektor-Schaltung. Da der Referenzteiler zum betrachteten Zeitpunkt das höherfrequente Signal liefert, ist der Ausgang FU (Nachstimmung für Frequenzerhöhung) insgesamt über einen längeren Zeitraum inaktiv als der Ausgang FDN (Nachstimmung für Frequenzverringern). Im nachgeschalteten Loop-Filter wird mittels Integration eine Abstimmungsspannung für den Oszillator erzeugt, die die Oszillatorfrequenz erhöht. Das geschieht solange bis die Oszillatorfrequenz einen Wert erreicht hat, der die frequenz- und phasenrichtige Übereinstimmung der Signale am Eingang der Frequenz-Phasen-Detektor-Schaltung garantiert.

Das Teilverhältnis n des Referenzteilers wird durch Daten am Eingang REFE und durch die Daten REFI des 17bit-Datenwortes bestimmt. Es ist in 4 Stufen einstellbar und bestimmt die Größe der Abstimmungsschritte Δf_{\min} , die bei Änderung des Teilverhältnisses n des Eingangsfrequenzteilers erzeugt werden.

Der Referenzteiler läßt sich durch die Signale REFI und REFE auf folgende 4 Teilverhältnisse einstellen:

Steuerbit REFI	Eingang REFE	Teilverhältnis n	Abstimmungsschritte Δf_{\min}
1	1	160	25 kHz
1	0	400	10 kHz
0	1	800	5 kHz
0	0	8000	0,5 kHz

(Die Abstimmungsschritte gelten für eine Oszillatorfrequenz von 4,0 MHz.)

Dateneingabe (Eingang DLEN und DATA)

Die Schaltung verarbeitet serielle 17bit-Datenwörter die synchronisiert mit dem Systemtakt CLCK am Dateneingang DATA angeboten werden. Ein Befehl wird nur akzeptiert, wenn am Dateneingabebereich DLEN gleichzeitig H anliegt.

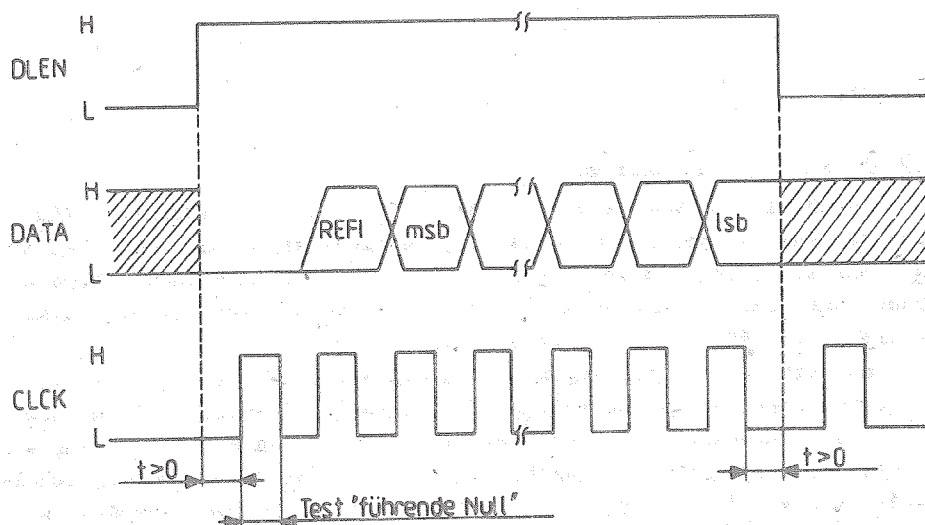


Bild 4: Impulsdiagramm der 17bit-Datenübertragung

Die Schaltung prüft sowohl das Startbit als auch die Wortlänge jeder auf dem Bus laufenden Übertragung. Ein gültiges Datenwort muß mit L-Pegel für das Startbit beginnen. Das 17bit-Datenwort besteht aus einem Startbit, aus einem REFI-Steuerbit, welches in Kombination mit dem Signal REFE die Referenzfrequenz für den Δf -Detektor vorgibt, und aus 15 bit zur Vorgabe der Teilerzahl für den Eingangsteiler. Die Übernahme der Schieberegisterinformation wie auch der Information REFE in das 17bit-Auffangregister erfolgt nur wenn ein FIN-Signal vorhanden ist.

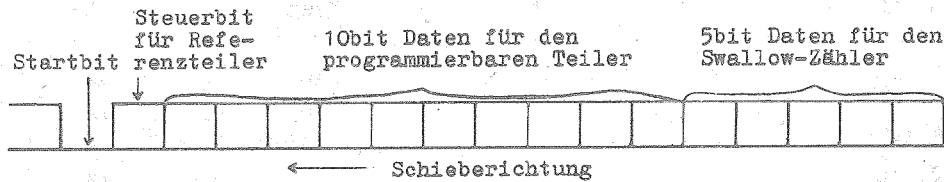


Bild 5: Aufbau eines Datenwortes

Vorteiler-Steuerausgang CMOD

Der 5bit-Swallow-Zähler erzeugt abhängig vom empfangenen Datenwort ein Signal zum Einstellen des Vorteilers (L = kleinere Teilerzahl des Vorteilers; H = größere Teilerzahl des Vorteilers).

FDN, FU und LOC - Logikpegel

Die Frequenz-Phasen-Detektor-Schaltung liefert folgende Ausgangssignale:

- ein Signal LOC, das den eingerasteten Zustand der PLL-Schleife anzeigt
 - LOC = L - nicht eingerastet
 - LOC = H - eingerastet
- ein Signal FDN, das die Notwendigkeit der Verringerung der Eingangsfrequenz anzeigt
 - FDN = L - aktiv
 - FDN = H - nicht aktiv
- ein Signal FU, das die Notwendigkeit der Vergrößerung der Eingangsfrequenz anzeigt
 - FU = L - nicht aktiv
 - FU = H - aktiv.

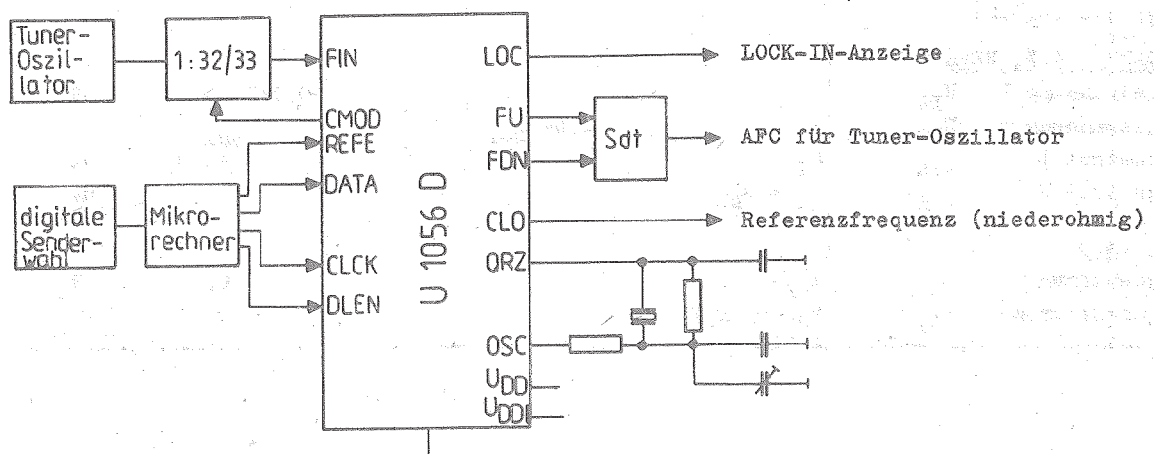


Bild 6:

Grenzwerte

Kennwert	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{DD}	-0,3	11	V
Eingangsspannung	U_I	-0,3	U_{DD}	V
Eingangsspannung für Eingänge mit Pegel- umsetzer	U_I	-0,3	U_{DDI}	V
Eingangsstrom	$ I_I $		10	mA
Strom von U_{DDI} nach U_{DD}	I_I		10	mA
Ausgangsstrom	$ I_O $		10	mA
Verlustleistung pro Ausgang	P_O		100	mW
Verlustleistung pro Gehäuse	P_{tot}		300	mW
Betriebstemperatur	T_a	0	70	°C
Lagerungstemperatur	T_{stg}	-55	150	°C

Statische Kennwerte

($U_{DD} = 8 \dots 10 \text{ V}$; $T_a = 25 \text{ °C}$, falls nicht anders angegeben)

Kennwert	Kurzzeichen	Messbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{DD}		8	9	10	V
	U_{DDI}		4,5	5	5,5	V
Ruhestrom	I_{DD}	$I_O = 0 \text{ mA}$			100	µA
Eingänge ohne Pegel- umsetzer: <u>FIN, QZ</u>						
Eingangsspannung L	U_{IL}		0		2,4	V
Eingangsspannung H	U_{IH}		$U_{DD}-2,4$		U_{DD}	V
Eingangsstrom L	$-I_{IL}$	$U_I = 0 \text{ V}$			1	µA
Eingangsstrom H	I_{IH}	$U_I = 10 \text{ V}$			1	µA
Eingänge mit Pegel- umsetzern: <u>DATA, DLEN, CLOCK, REFE</u>						
Eingangsspannung L	U_{IL}		0		$0,2 \cdot U_{DDI}$	V
Eingangsspannung H	U_{IH}		$0,8 \cdot U_{DDI}$		U_{DDI}	V
Eingangsstrom L	$-I_{IL}$	$U_I = 0 \text{ V}$			1	µA
Eingangsstrom H	I_{IH}	$U_I = U_{DD}$			1	µA
<u>Ausgang CMOS</u>						
Ausgangsspannung L	U_{OL}	$I_{OL} = 5 \text{ mA}$			0,5	V
Ausgangsreststrom	I_{OR}	$U_O = 10 \text{ V}$			20	µA

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
<u>Ausgänge LOC, FU, FDN</u>						
Ausgangsspannung L	U_{OL}	$I_O = 1 \text{ mA}$	$U_{DD} - 0,5$		0,5	V
Ausgangsspannung H	U_{OH}	$-I_O = 1 \text{ mA}$				V
<u>Ausgang OSC</u>						
Ausgangsspannung L	U_{OL}	$I_O = 1 \text{ mA}$	$U_{DD} - 1$		1	V
Ausgangsspannung H	U_{OH}	$-I_O = 1 \text{ mA}$				V
<u>Ausgang CLO</u>						
Ausgangsspannung L	U_{OL}	$I_O = 4 \text{ mA}$	$U_{DD} - 1$		1	V
Ausgangsspannung H	U_{OH}	$-I_O = 1,2 \text{ mA}$				V

Dynamische Kennwerte

($T_a = 25^\circ\text{C}$; $U_{DD} = 8 \dots 10 \text{ V}$)

Kennwert	Kurzzeichen	min.	typ.	max.	Einheit
Eingangsfrequenz (Betriebsbed.) 2)	f_I	45		4	MHz
Tastverhältnis 2)				55	%
Übergangszeiten H/L 2)	Z_{THL}			50	ns
L/H 2)	Z_{TLH}			50	ns
Eingangsfrequenz 3)	f_I		62,5	100	kHz

2) Eingänge ohne Pegelumsetzer

3) Eingänge mit Pegelumsetzer

Dieses Datenblatt gibt keine Auskunft über Liefermöglichkeiten und beinhaltet keine Verbindlichkeiten zur Produktion. Die gültige Vertragsunterlage beim Bezug der Bauelemente ist der Typstandard. Rechtsverbindlich ist jeweils die Auftragsbestätigung.

Änderungen im Zuge der technischen Weiterentwicklung vorbehalten.

Die Behandlungsvorschriften für MOS-Bauelemente sind unbedingt einzuhalten, da andernfalls eine Reklamation nicht anerkannt werden kann.

04/86

Die vorliegenden Datenblätter dienen ausschließlich der Information! Es können daraus keine Liefermöglichkeiten oder Produktionsverbindlichkeiten abgeleitet werden. Änderungen im Sinne des technischen Fortschritts sind vorbehalten.



Herausgeber

veb applikationszentrum elektronik berlin
im veb kombinat mikroelektronik

Mainzer Straße 25

Berlin 1035

Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

Information



U 215 D U 215 D 1
U 225 D U 225 D 1

Vergleichstyp
P 2115
P 2125

2/86

Hersteller: VEB Mikroelektronik „Karl Marx“ Erfurt

1-K-SRAM

Die Schaltkreise U 215 D/D 1 und U 225 D/D 1 sind hochintegrierte, statische Schreib-Lese-Speicher (sRAM) mit wahlfreiem Zugriff. Die Speicher sind in der Form 1024 x 1 bit organisiert. Diese Schaltkreise werden in n-Kanal-Silicon-Gate/ED-Technologie gefertigt. Der U 215 D und der U 215 D 1 besitzen einen Open-drain-Ausgang. Dagegen verfügen der U 225 D und der U 225 D 1 über einen Tri-state-Ausgang.
Die Schaltkreise U 215 D und U 225 D unterscheiden sich vom U 215 D 1 und U 225 D 1 lediglich in der Zugriffszeit.

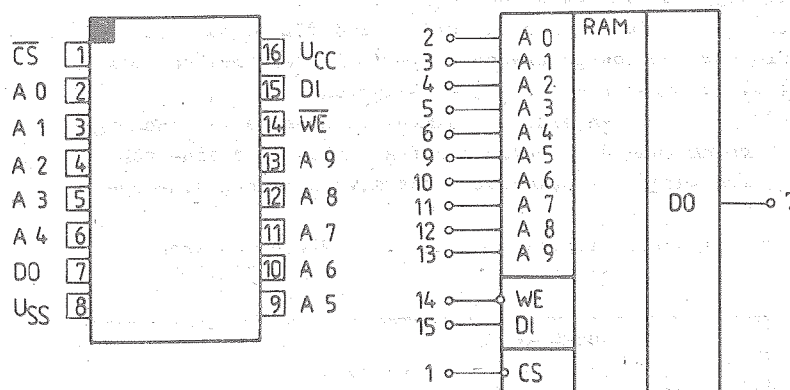


Bild 1: Anschlußbelegung und Schaltungskurzzeichen

Bezeichnung der Anschlüsse:

A 0 ... A 9	Adresseneingänge
DO	Datenausgang
DI	Dateneingang
\overline{WE}	Schreibsignal
\overline{CS}	Chip-select-Eingang
U_{CC}	Betriebsspannung
U_{SS}	Bezugspotential

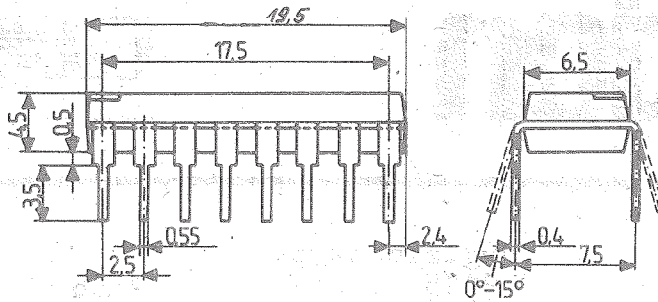


Bild 2: Gehäuseabmessungen

Beschreibung

Die Schaltkreise U 215 D/D 1 und U 225 D/D 1 besitzen eine Speichermatrix von 32 Zeilen und 32 Spalten (1024 bit). Zur Adressierung über 10 Adressenleitungen stehen 32 Zeilen- und 32 Spaltendekoder zur Verfügung.

Die Schaltkreise besitzen einen Chip-select-Eingang (\overline{CS}). Liegt an diesem L-Pegel an, ist der Schaltkreis aktiviert. Wird \overline{CS} auf H-Pegel gelegt, sind nach einer Verzögerungszeit die Tri-state-Ausgänge der U 225 D/D 1 hochohmig. Bei den Schaltkreisen U 215 D/D 1 liegt nach der \overline{CS} -Abklingzeit der Ausgang DO auf H-Pegel.

Die Schaltkreise U 215 D/D 1 und U 225 D/D 1 können in den zwei Betriebsarten "Lesen" und "Schreiben" arbeiten. In der Betriebsart "Lesen" ($\overline{CS} = U_{IL}$; $\overline{WE} = U_{IH}$) steht die Information am Datenausgang DO nicht negiert bereit. In der Betriebsart "Schreiben" ($\overline{CS} = U_{IL}$; $\overline{WE} = U_{IL}$) werden die am Dateneingang DI anliegenden Informationen in die an A 0 ... A 9 adressierten Speicherzellen übernommen. Ein gleichzeitiges Lesen ist nicht möglich.

Alle Ein- und Ausgänge der Schaltkreise U 215 D/D 1 und U 225 D/D 1 sind TTL-kompatibel.

Mit einem U 215 D/D 1 lassen sich 7 TTL- bzw. 33 Low-power-Schottky-TTL-Lasten treiben, mit einem U 225 D/D 1 dagegen nur 4 TTL- bzw. 19 Low-power-Schottky-TTL-Lasten.

Die Schaltkreise U 215 D/D 1 und U 225 D/D 1 besitzen einen chipinternen Substratvorspannungsgenerator. Durch die damit verbundene Verringerung der Sperrschichtkapazität wird eine höhere Geschwindigkeit erreicht. Gleichzeitig wird durch die negative Substratvorspannung eine negative Eingangsspannung (-0,5 V) zulässig.

Hauptsächlich werden diese Schaltkreise in Arbeitspeicheranordnungen für Mikroprozessorsysteme eingesetzt.

Betriebsart	Eingänge			Ausgänge	
	\overline{CS}	\overline{WE}	DI	U 215 D/D 1	U 225 D/D 1
nicht ausgewählt	H	beliebig		H	HIGH Z
Schreiben L	L	L	L	H	HIGH Z
Schreiben H	L	L	H	H	HIGH Z
Lesen	L	H	beliebig	DO	DO

Grenzwerte

Kennwert	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	-0,5	7	V
Eingangsspannung an allen Eingängen	U_I	-0,5	7	V
Ausgangsspannung	U_O	-0,5	7	V
Ausgangskurzschlußstrom	I_D		20	mA
Verlustleistung	P_V		1	W
Betriebstemperatur	T_{ap}	0	70	°C
Lagerungstemperatur	T_{stg}	-55	125	°C

Statische Betriebsbedingungen (bezogen auf $U_{SS} = 0$ V)

Kennwert	Kurzzeichen	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}	4,75	5	5,25	V
Eingangsspannung Low	U_{IL}	-0,5		0,8	V
Eingangsspannung High	U_{IH}	2		U_{CC}	V
Umgebungstemperatur	T_a	0	25	70	°C

Dynamische Betriebsbedingungen (bezogen auf $U_{SS} = 0$ V)

Kennwert	Kurzzeichen	min.	max.	Einheit
<u>U 215 D/D 1</u>				
CS-Vorhaltezeit	t_{ACS}	5	45	ns
CS-Abklingzeit	t_{RCS}		40	ns
Gültigkeitsdauer der DO-Information nach Adressenänderung	t_{OH}	10		ns
WE-Vorhaltezeit	t_{WS}		40	ns
WE-Abklingzeit	t_{WR}	5	45	ns
<u>U 225 D/D 1</u>				
CS-Vorhaltezeit	t_{ACS}	5	45	ns
Verzögerung zwischen CS und HIGH Z	t_{ZRCS}		40	ns
Gültigkeitsdauer der DO-Information nach Adressenänderung	t_{OH}	10		ns
Verzögerung zwischen WE und HIGH Z	t_{ZRWS}		40	ns
WE-Abklingzeit	t_{WR}	5	45	ns
<u>U 215 D/D 1 und U 225 D/D 1</u>				
Schreibimpulsbreite	t_W	50		ns
Datenaufbauzeit	t_{WSD}	5		ns
Datenhaltezeit	t_{WHD}	5		ns
Adressenaufbauzeit	t_{WSA}	30		ns
Adressenhaltezeit	t_{WHA}	5		ns
CS-Aufbauzeit	t_{WSCS}	5		ns
CS-Haltezeit	t_{WHCS}	5		ns

Statische Kennwerte (bezogen auf $U_{SS} = 0 \text{ V}$)

Kennwert	Kurzzeichen	Meßbedingung	min.	max.	Einheit
L-Eingangsstrom	$-I_{IL}$	$U_{CC} = 5,25 \text{ V}$ $U_{IL} = 0,4 \text{ V}$		50	μA
H-Eingangsstrom	$-I_{IH}$	$U_{CC} = 5,25 \text{ V}$ $U_{IH} = 4,5 \text{ V}$		50	μA
L-Ausgangsspannung U 215 D/D 1	U_{OL}	$U_{CC} = 4,75 \text{ V}$ $I_{OL} = 12 \text{ mA}$		0,8	V
L-Ausgangsspannung U 225 D/D 1	U_{OL}	$U_{CC} = 4,75 \text{ V}$ $I_{OL} = 7 \text{ mA}$		0,8	V
Ausgangssperrstrom U 215 D/D 1	I_{O1}	$U_{CC} = 5,25 \text{ V}$ $U_O = 4,5 \text{ V}$		110	μA
Ausgangssperrstrom U 225 D/D 1	I_{O2}	$U_{CC} = 5,25 \text{ V}$ $U_O = 0,5 \dots 2,4 \text{ V}$		70	μA
H-Ausgangsspannung	U_{OH}	$U_{CC} = 4,75 \text{ V}$ $I_{OH} = 3,2 \text{ mA}$	2,4		V
Eingangskapazität	C_I	$U_I = 0 \text{ V}$		5	pF
Ausgangskapazität	C_O	$U_I = 0 \text{ V}$ $U_{CS} = 5 \text{ V}$		8	pF
Stromaufnahme	I_{CC}			100	mA

Dynamische Kennwerte (bezogen auf $U_{SS} = 0 \text{ V}$)

Kennwert	Kurzzeichen	Meßbedingung	min.	max.	Einheit
Zugriffszeit U 215 D/U 225 D	t_{AA}	$U_{CC} = 4,75 \text{ V}$		95	ns
Zugriffszeit U 215 D 1/U 225 D 1	t_{AA}	$U_{CC} = 4,75 \text{ V}$		140	ns

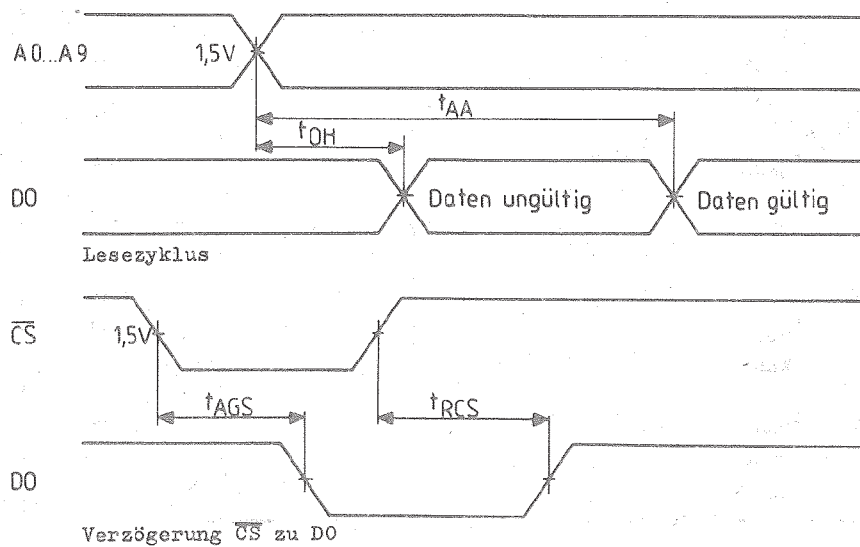


Bild 3: Impulsdiagramm Lesezyklus U 215 D/D 1

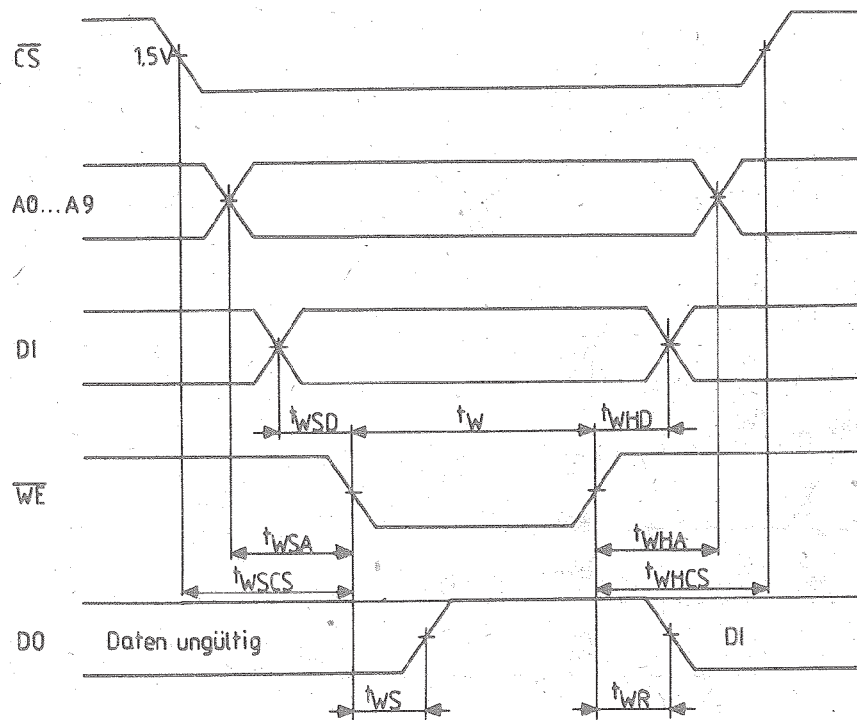


Bild 4: Impulsdiagramm Schreibzyklus U 215 D/D 1

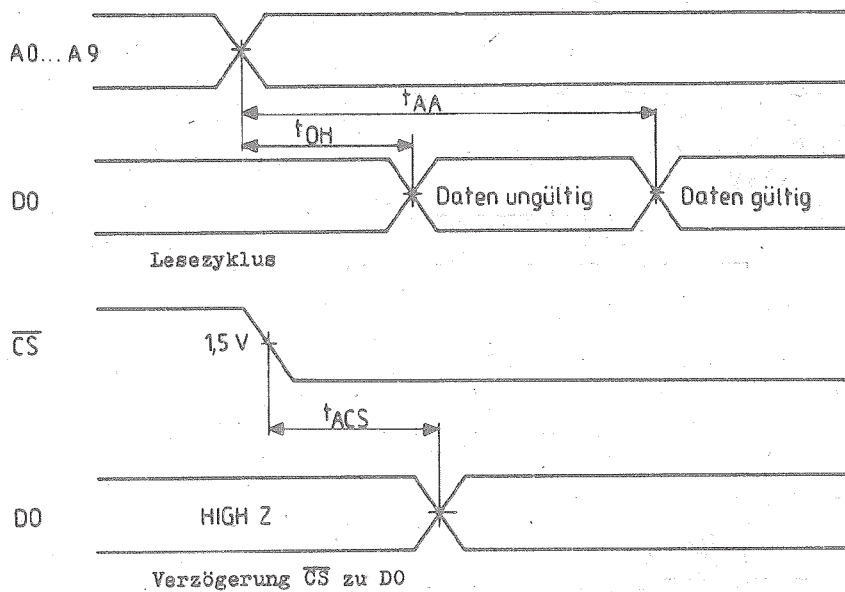


Bild 5: Impulsdiagramm Lesezyklus U 225 D/D 1

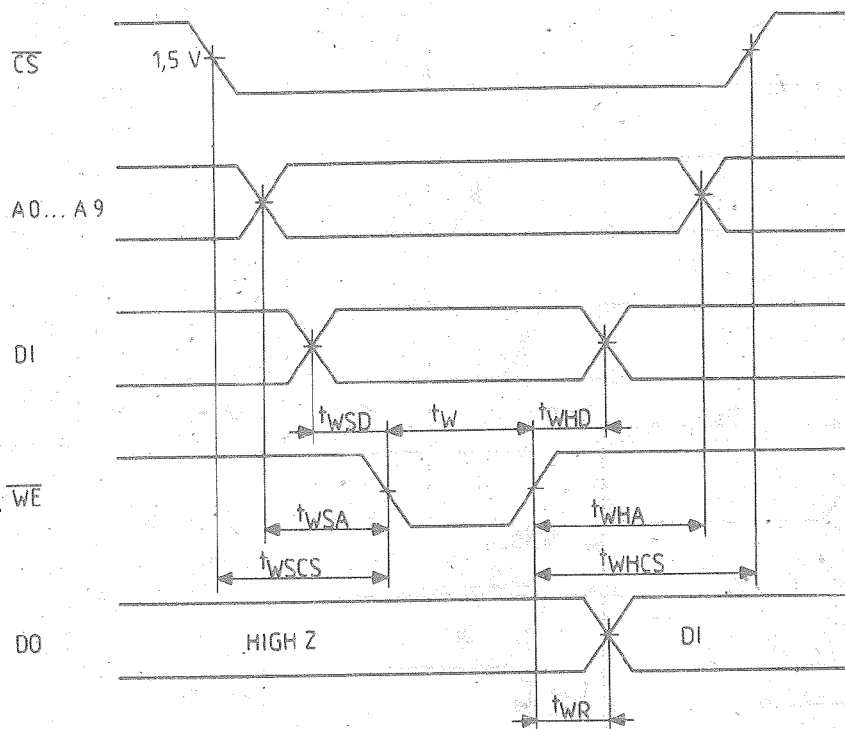
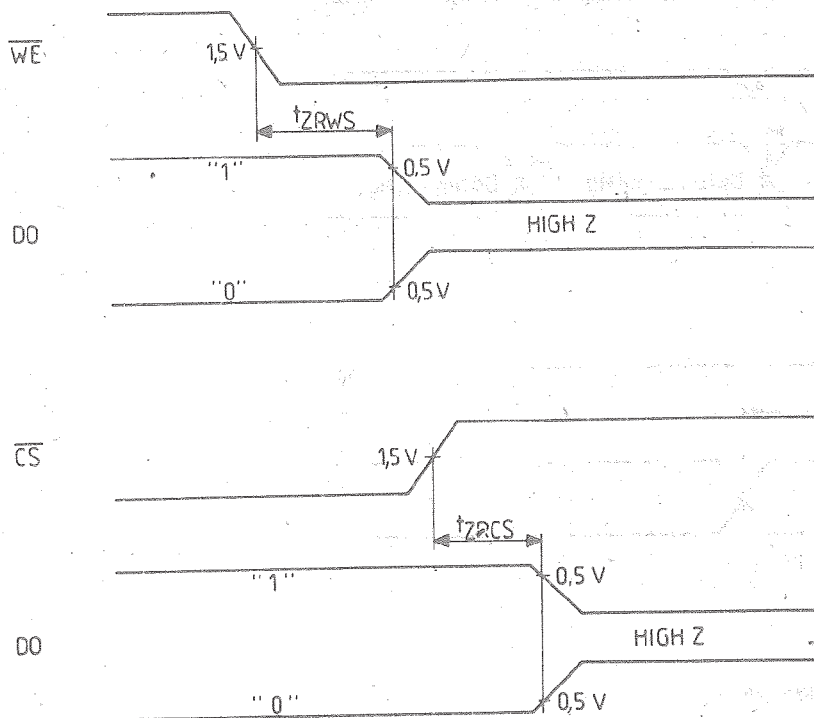


Bild 6: Impulsdiagramm Schreibzyklus U 225 D/D 1

Bild 7: Verzögerungszeiten \overline{WE} und \overline{CS} zu HIGH (U 225 D/D 1)

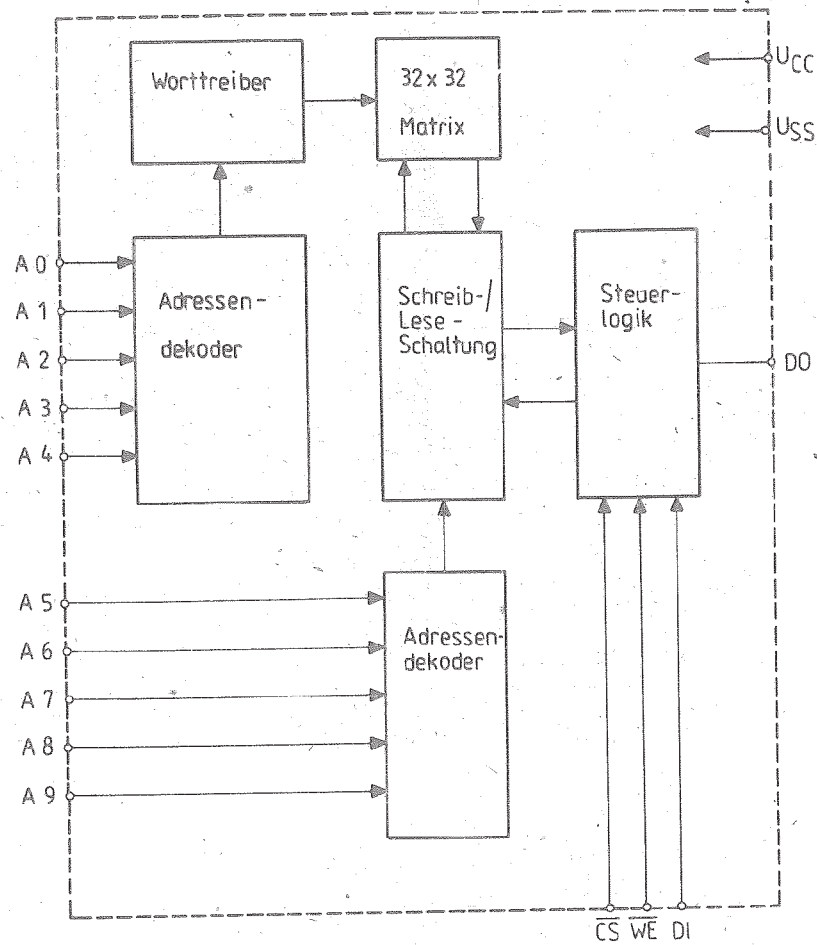


Bild 8: Blockschaltbild

Die vorliegenden Datenblätter dienen ausschließlich der Information! Es können daraus keine Liefermöglichkeiten oder Produktionsverbindlichkeiten abgeleitet werden. Änderungen im Sinne des technischen Fortschritts sind vorbehalten.



Herausgeber

veb applikationszentrum elektronik berlin
im veb kombinat mikroelektronik

Mainzer Straße 25

Berlin 1035

Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

Information



U 2732 C

Vergleichstyp
D 2732

2/86

Hersteller: VEB Mikroelektronik „Karl Marx“ Erfurt

32-K-EPROM

Der Schaltkreis U 2732 C ist ein statischer, elektrisch programmierbarer und UV-löschbarer Festwertspeicher (EPROM). Der U 2732 C wird in n-Kanal-Silicon-Gate-Technologie hergestellt und befindet sich in einem 24poligen DIL-Keramikgehäuse. Der Schaltkreis hat eine Speicherkapazität von 32768 bit mit einer Organisation von 4096 x 8 bit.

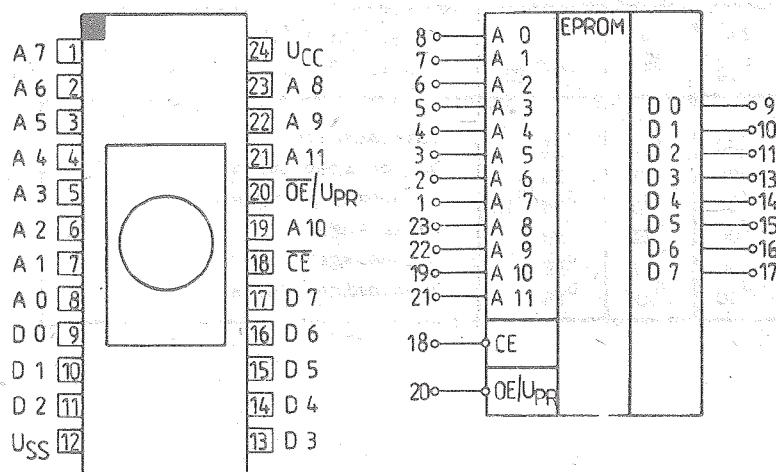


Bild 1: Anschlußbelegung und Schaltungskurzzeichen

Bezeichnung der Anschlüsse:

A 0 ... A 11	Adresseneingänge
\overline{CE}	Chipaktivierungseingang
\overline{OE}/U_{PR}	Eingang zur Freigabe der Ausgänge/ Programmiereingang
D 0 ... D 7	Datenein-/ausgänge

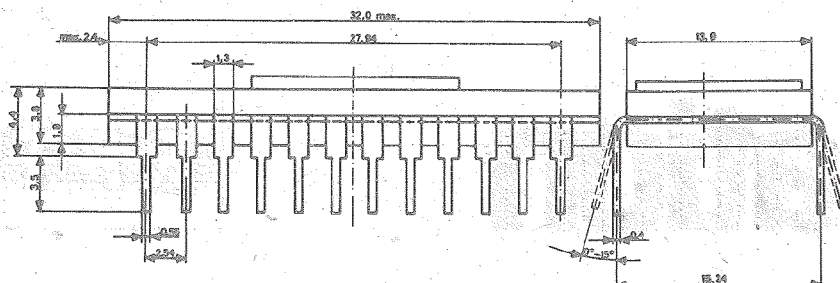


Bild 2: Gehäuseabmessungen

Kurzcharakteristik

- elektrisch programmierbarer, UV-löschbarer Festwertspeicher mit einer Organisation von 4096 x 8 bit
- Betriebsspannung im Lesebetrieb: $U_{CC} = 5\text{ V}$
- Zugriffszeit im Lesezyklus:
 - U 2732 C 35: $t_{AVDV} = 350\text{ ns}$
 - U 2732 C 45: $t_{AVDV} = 450\text{ ns}$
 - U 2732 C 55: $t_{AVDV} = 550\text{ ns}$
- im Standby-Modus um ca. 80 % geringerer Betriebsstromverbrauch
- Tri-state-Ausgänge, bidirektionale Datenpins
- Programmierimpulsdauer von 50 ms
- byteweises Programmieren möglich
- Programmierung direkt auf der Leiterplatte möglich
- 24poliges DIL-Keramikgehäuse mit UV-Licht durchlässigem Fenster

Betriebsart	Pin: 24 U_{CC}	18 \overline{CE}	20 \overline{OE}/U_{PR}	9 ... 11; 13 ... 17 D 0 ... D 7
Lesen	U_{CC}	U_{IL}	U_{IL}	Datenausgabe
Ausgänge nicht ausgewählt	U_{CC}	U_{IL}	U_{IH}	hochohmiger Zustand
Ruhezustand	U_{CC}	U_{IH}	U_{IH}/U_{IL}	hochohmiger Zustand
Programmieren	U_{CC}	U_{IL}	U_{PR}	Dateneingabe
Programmiersperre	U_{CC}	U_{IL}	U_{PR}	Datenausgabe
Programmiersperre	U_{CC}	U_{IH}	U_{PR}	hochohmiger Zustand

Beschreibung

Der Schaltkreis U 2732 C ist ein elektrisch programmierbarer, UV-löschbarer Festwertspeicher (EPROM) mit einer Speicherkapazität von 32768 bit und einer Organisation von $4 \text{ k} \times 8 \text{ bit}$. Zur Auswahl des Speicherinhaltes stehen 12 Adresseneingänge (Spaltenauswahl: A 0 ... A 3, Zeilenauswahl: A 4 ... A 11) zur Verfügung.

Der U 2732 C besitzt einen Chipaktivierungseingang ($\overline{\text{OE}}$) und einen kombinierten Eingang ($\overline{\text{OE}}/\text{U}_{\text{PR}}$) zur Freigabe der Ausgänge bzw. Zuführung der Programmierspannung im Programmierbetrieb.

Im Ruhezustand ($\overline{\text{OE}} = \text{U}_{\text{IH}}$) sind die Datenpins hochohmig; die Stromaufnahme beträgt in diesem Zustand nur ca. 20 % des im ausgewählten Zustand erforderlichen Wertes. Die Aktivierung des Chips erfolgt mit $\overline{\text{OE}} = \text{U}_{\text{IL}}$ mit gleicher Zugriffszeit wie beim Wechsel der Adressen.

Mit dem Eingang $\overline{\text{OE}}/\text{U}_{\text{PR}}$ ist im Falle eines aktivierten Schaltkreises ($\overline{\text{OE}} = \text{U}_{\text{IL}}$) eine Beeinflussung des Zustandes der Ausgänge D 0 ... D 7 möglich. Für $\overline{\text{OE}} = \text{U}_{\text{IH}}$ befinden sich die Pins D 0 ... D 7 im hochohmigen Zustand, die Freigabe erfolgt mit $\overline{\text{OE}} = \text{U}_{\text{IL}}$.

In den Programmierbetrieb wird der EPROM dann geschaltet, wenn der Pegel an $\overline{\text{OE}}/\text{U}_{\text{PR}} = 25 \pm 1 \text{ V}$ erreicht. Die Versorgungsspannung beträgt wie im Normalbetrieb $5 \pm 0,25 \text{ V}$. Mit $\overline{\text{OE}} = \text{U}_{\text{IL}}$ - Impulsen können die ursprünglichen H-Pegel der Ausgänge, die nach jeder UV-Löschung erscheinen, in den L-Zustand überführt werden.

Alle Eingänge des U 2732 C und die Anschlüsse D 0 ... D 7 sind mit integrierten Gateschutzelementen versehen.

Es ist nicht notwendig, in einem Programmierzustand sequentiell alle Speicherplätze zu programmieren. Eine Einzelbyteprogrammierung ist möglich. Es werden folgende drei Zustände unterschieden:

Programmieren

Zum Programmieren ist bei anliegender Programmierspannung U_{PR} und bei stabilen Daten und Adressen für die Dauer t_{CHCL} $\overline{\text{OE}}$ an U_{IL} zu legen. Dabei ist zu beachten, daß die Programmierspannung einschließlich Überschwinger 26 V nicht überschreiten darf und gleichzeitig mit oder nach U_{CC} eingeschaltet und gleichzeitig mit oder vor U_{CC} abgeschaltet werden muß. Es ist nicht gestattet, den Schaltkreis bei Anliegen von $\text{U}_{\text{PR}} = 25 \text{ V}$ in die Fassung zu stecken oder zu entnehmen.

Programmsperre

Sperre der Programmierung ($\overline{\text{OE}} = \text{U}_{\text{IH}}$) bei angelegter Programmierspannung. In diesem Zustand können Adressen und Daten gewechselt werden.

Programmkontrolle

In diesem Zustand kann unter Programmierspannung der Inhalt des adressierten Speicherwortes an den Datenpins gelesen werden.

Durch die spezielle Gehäuseausführung kann die einprogrammierte Information mit UV-Licht gelöscht werden. Zur Löschung können Hg-Niederdruckstrahler (UV-C-Strahler) verwendet werden. Die UV-Wellenlänge sollte 254 nm betragen. Das Minimum für die Strahlungs-dosis liegt bei 15 Ws/cm^2 . Dabei darf der Abstand zwischen Gehäuseoberkante des Schaltkreises und dem Lampenkolben 2,5 cm nicht überschreiten.

In Abhängigkeit vom Löscherätetyp beträgt die Löszeit zum sicheren Löschen das Dreifache der latenten Löszeit. Die latente Löszeit ist die Zeit, nach der die Speicherinformation gerade nicht mehr nachweisbar ist. Die Löszeit soll nicht weniger als 10 Minuten betragen. Verunreinigungen auf den Deckeln beeinflussen die Transparenz und damit die Löszeit. Mindestens 20 Programmier-Löschzyklen sind möglich. Bei höherer Anzahl von Programmier-Löschzyklen ist eine Erhöhung der Löszeit zu erwarten.

Grenzwerte $(T_a = 0 \dots 70^\circ\text{C})$

Kennwert	Kurzzeichen	min.	max.	Einheit
Spannung an allen Anschlüssen bezogen auf U_{SS}	U_G	-0,5	6,5	V
Spannung an \overline{OE}/U_{PR}	U_{PRG}	-0,5	26	V
Gesamtverlustleistung	P_{tot}		1,5	W
Umgebungstemperatur	T_a	0	70	$^\circ\text{C}$
Lagerungstemperatur 1)	T_{stg}	-55	125	$^\circ\text{C}$

- 1) Für programmierte Schaltkreise gilt TGL 24951, Abschnitt 5. Für Prüfzwecke ist eine Lagerungstemperatur von 125°C über eine Zeit von max. 48 Stunden zulässig.

Statische Kennwerte(Spannungen bezogen auf $U_{SS} = 0\text{ V}$; $T_{ap} = 25^\circ\text{C}$)

Kennwert	Kurzzeichen	Meßbedingungen	min.	max.	Einheit
Betriebsspannung	U_{CC}		4,75	5,25	V
Eingangsspannung L	U_{IL}		-0,3	0,8	V
Eingangsspannung H (außer Pin 20)	U_{IH}		2	$U_{CC} + 1$	V
Eingangsspannung H (Pin 20) im Lesebetrieb	U_{IH20}		2	U_{CC}	V
Eingangsreststrom (außer Pin 20)	I_I	$U_{CC} = 4,75\text{ V}$ $U_I = 5,5\text{ V}$ A 0 ... A 11 = U_{SS} $\overline{OE} = \overline{OE}/U_{PR} = U_{SS}$ D 0 ... D 7 = U_{CC}		0,01	mA
Eingangsreststrom (Pin 20)	I_{I20}	$U_{CC} = 4,75\text{ V}$ $\overline{OE}/U_{PR} = U_I = 5,5\text{ V}$ A 0 ... A 11 = U_{SS} $\overline{OE} = U_{SS}$ D 0 ... D 7 = U_{CC}		1	mA
Ausgangsreststrom	I_O	$U_{CC} = 5,25\text{ V}$ $U_{IL} = 0,8\text{ V}$ $U_{IH} = 2,0\text{ V}$ $\overline{OE}/U_{PR} = 5,25\text{ V}$ A 0 ... A 11 so, daß bei $\overline{OE} = U_{IL}$ für $U_O = 0\text{ V} \rightarrow$ D 0 ... D 7 = U_{OH} und für $U_O = 5,5\text{ V} \rightarrow$ D 0 ... D 7 = U_{OL}		0,01	mA
Ausgangsspannung L	U_{OL}	$U_{CC} = 4,75\text{ V}$ $\overline{OE}/U_{PR} = U_{IL} = 0,8\text{ V}$ A 0 ... A 11 wie bei I_O - Messung		0,8	V

Kennwert	Kurzzeichen	Meßbedingungen	min.	max.	- Einheit
Ausgangsspannung H	U_{OH}	wie bei U_{OL} -Messung	2		V
statische Stromaufnahme aktiv	I_{CC}	$\overline{OE}/U_{PR} = U_{IH} = 5,5 \text{ V}$ $\overline{CE} = U_{IL}$		180	mA
statische Stromaufnahme im Ruhezustand	I_{CCR}	$\overline{CE} = \overline{OE}/U_{PR} = U_{IH} = 5,5 \text{ V}$		30	mA
Eingangskapazität (außer Pin 20)	C_I			6	pF
Eingangskapazität (Pin 20)	C_{I20}			20	pF
Ausgangskapazität	C_O			12	pF

Dynamische Kennwerte

($U_{CC} = 4,75 \text{ V}$; U_{IH} , $U_{OL} \leq 0,8 \text{ V}$; U_{IH} , $U_{OH} \geq 2 \text{ V}$; $T_{ap} = 25^\circ \text{C}$)

Kennwert	Kurzzeichen	Meßbedingung	U 2732 C 35		U 2732 C 45		U 2732 C 55		Einheit
			min.	max.	min.	max.	min.	max.	
Adressenzugriffszeit	t_{AVDV}			350		450		550	ns
\overline{OE} -Zugriffszeit	t_{CLDV}			350		450		550	ns
Verzögerung \overline{OE} - Ausgang aktiv	t_{OLDV}			120		120		120	ns
Verzögerung \overline{OE} - Ausgang hochohmig	t_{OHDZ}			100		100		100	ns
Verzögerung \overline{CE} - Ausgang hochohmig	t_{CHDZ}			100		100		100	ns
statische Stromaufnahme an U_{PR} während des Programmierimp.	I_{PR2P}	$U_{PR} = 25 \text{ V}$		30		30		30	mA

Programmierbedingungen

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Programmiervspannung	U_{PR}	$U_{CC} = 5 \text{ V} \pm 5\%$	24	25	26	V
Betriebstemperatur	T_{ap}		20	25	30	$^\circ \text{C}$
Adressenvorhaltezeit	t_{AVCL}		2			μs
Datenvorhaltezeit	t_{DVCL}		2			μs
Adressenhaltezeit	t_{CHAX}		0			μs
\overline{OE} -Haltezeit	t_{CHPL}		2			μs
Datenhaltezeit	t_{CHDX}		2			μs
Verzögerung \overline{CE} - Ausgang hochohmig	t_{CHDZP}		0		120	ns
\overline{CE} -Zugriffszeit im Programmierbetrieb	t_{CLDVP}	$\overline{OE} = U_{IL}$			1	μs
Programmierimpulsdauer	t_{CLCH}		45	50	55	ms
U_{PR} - Anstiegszeit	t_{PAN}		50			ns
U_{PR} - Setzzeit L	t_{PLCL}		2			μs
U_{PR} - Setzzeit H	t_{PHCL}		2			μs

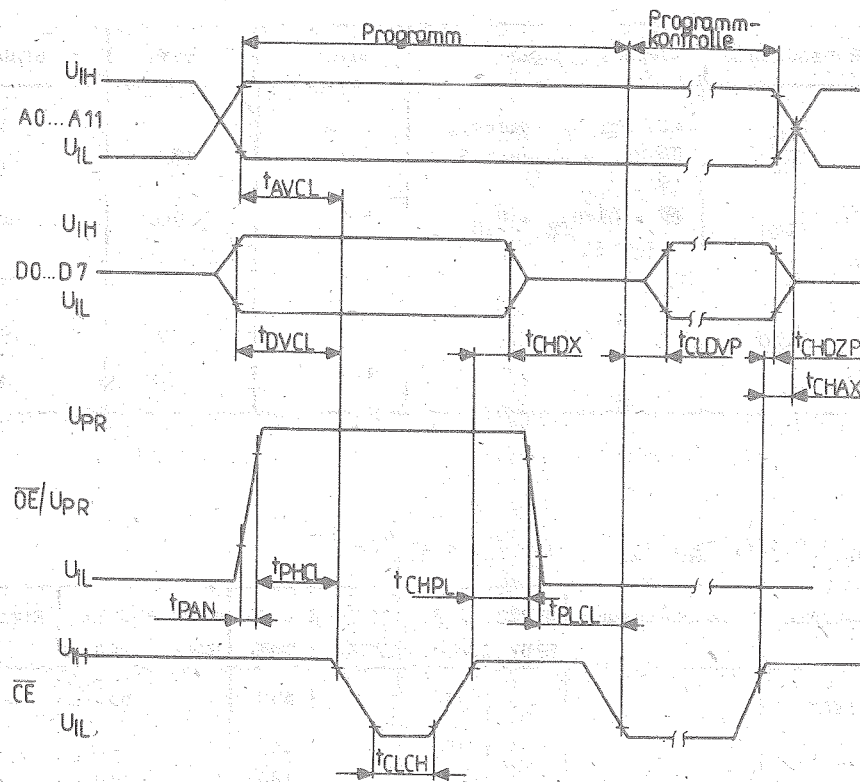


Bild 3: Programmierbedingungen

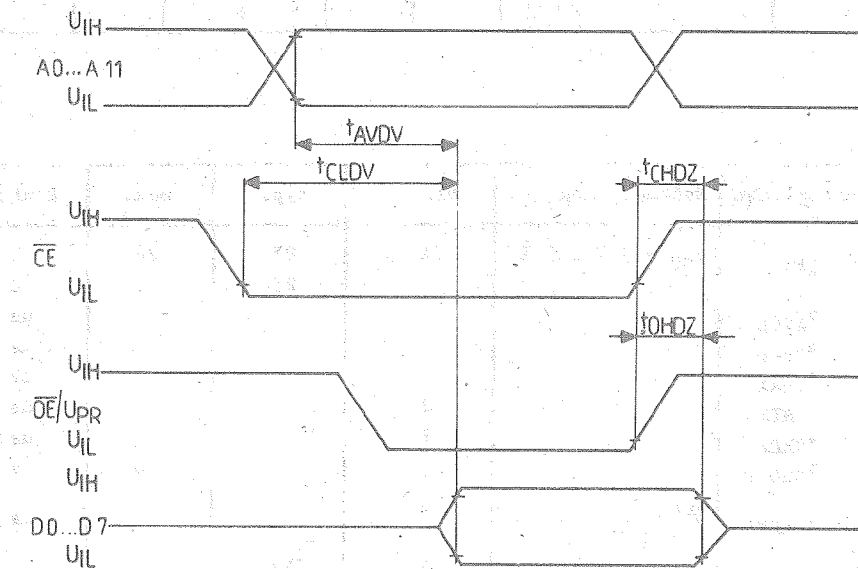


Bild 4: Dynamisches Verhalten

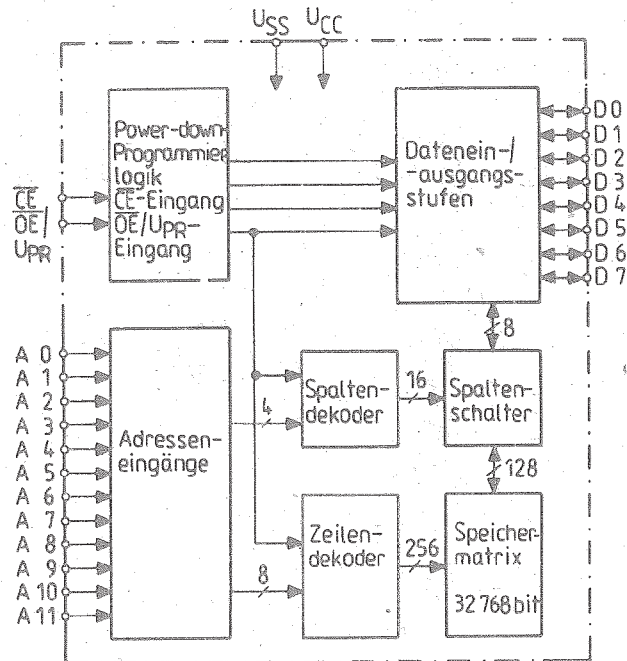


Bild 5: Blockschaltbild

Dieses Datenblatt gibt keine Auskunft über Liefermöglichkeiten und beinhaltet keine Verbindlichkeiten zur Produktion. Die gültige Vertragsunterlage beim Bezug der Bauelemente ist der Typstandard. Rechtsverbindlich ist jeweils die Auftragsbestätigung. Änderungen im Zuge der technischen Weiterentwicklung vorbehalten. Die Behandlungsvorschriften für MOS-Bauelemente sind unbedingt einzuhalten, da andernfalls eine Reklamation nicht anerkannt werden kann.

04/86

Die vorliegenden Datenblätter dienen
ausschließlich der Information!
Es können daraus keine Liefermög-
lichkeiten oder Produktionsverbind-
lichkeiten abgeleitet werden.
Änderungen im Sinne des techni-
schen Fortschritts sind vorbehalten.



Herausgeber

vab applikationszentrum elektronik berlin
im vab kombinat mikroelektronik

Mainzer Straße 25
Berlin 1035

Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

Information



U 6516 D

Vergleichstyp
HM 6516

2/86

vorläufige technische Daten

Hersteller: VEB Zentrum für Forschung und Technologie
Mikroelektronik Dresden

Statischer Schreib-Lese-Speicher mit wahlfreiem Zugriff (sRAM)

- Speicherkapazität 16 384 Bit
- Organisation 2K x 8 Bit²
- Typspektrum
 - U 6516 DG 15 (Grundtyp)
 - UL 6516 DC 15 (Selektionstyp)
 - UL 6516 DG 15 (Selektionstyp)
 - U 6516 DG 25 (Anfalltyp)
- Zugriffszeit
 - 150 ns (für U 6516 DG 15, UL 6516 DC 15 und UL 6516 DG 15)
 - 250 ns (für U 6516 DG 25)
- geringer Leistungsverbrauch, äußerst geringe Ruheleistung
- Betriebsspannung + 5V \pm 5 %
- gemeinsame (bidirektionale) Datenein-/ausgänge
- 2 Enable - Signale
- Tri-state - Ausgangsstufen
- Adreßlatch - damit nur getakteter Betrieb möglich
- TTL-Kompatibilität für alle Anschlüsse
- Datenerhalt bis zu einer Betriebsspannung $U_{CC} = 2$ V ("Schlafzustand")
- 24-poliges DIL-Plastgehäuse
- Umgebungstemperatur -25 ... +85 °C bzw. 0 ... 70 °C
- integrierte Schutzschaltungen in allen Eingängen
- CMOS-Herstellungstechnologie

(Markierung bezeichnet Seite mit Pin 1)

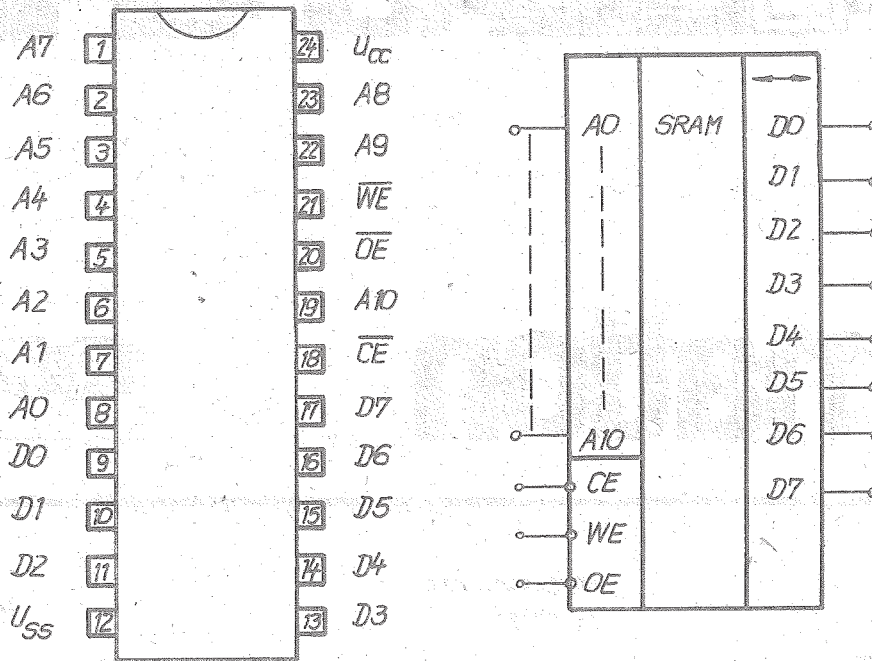


Bild 1: Anschlußbelegung
und Schaltzeichen

Pinbelegung

Pin	Belegung
A0 bis A3	Adresseingänge
D0 bis D7	Datenein-/ausgänge
\overline{CE}	Chipauswahl
\overline{WE}	Lese-/Schreibsteuerung
\overline{OE}	Datenausgangsaktivierung
U_{CC}	Betriebsspannung
U_{SS}	Masse

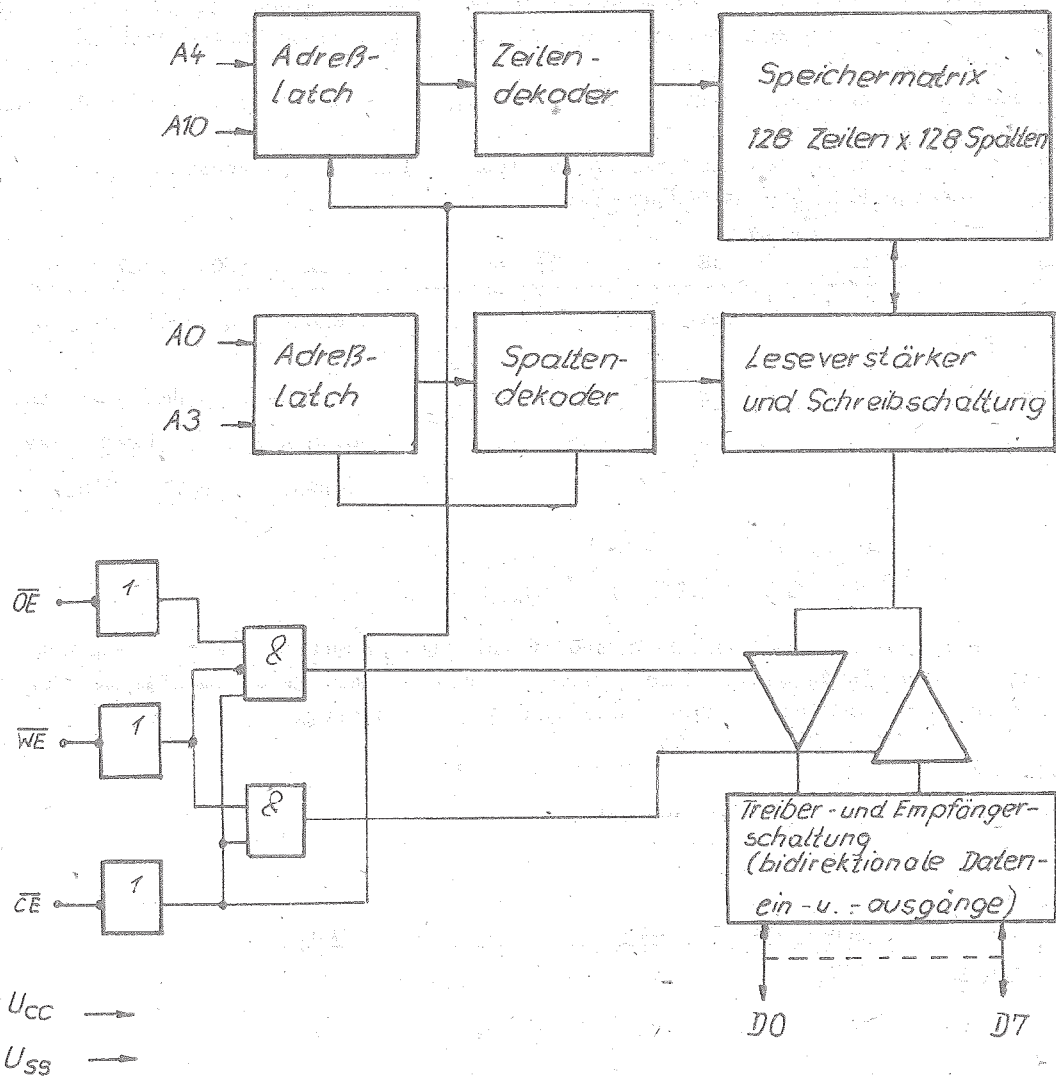


Bild 2: Blöckschaltbild

Funktionsbeschreibung

Der sRAM U 6516 D besteht aus folgenden Funktionsgruppen:

- Speichermatrix mit je 128 Zeilen und Spalten (16384 Bit)
- Adreßlatch für 11 Adressen
- Zeilendekoder
- Spaltendekoder
- Treiber- und Empfängerschaltung
- Leseverstärker und Schreibschaltung
- Ein-/Ausgabe- und Zyklussteuerung

Der U 6516 D kann in den Betriebsarten Lesezyklus, Schreibzyklus und Lese-/Schreibzyklus arbeiten. Die Betriebsarten sind mittels der Signale \overline{OE} , \overline{OE} und \overline{WE} steuerbar.

Die Auswahl des Speichers erfolgt mit dem \overline{CE} -Signal ($\overline{CE} = L$), nachdem vorher mit der H/L-Flanke des \overline{CE} -Signals die an den Adreßpins anliegende Adresse in das Adreßlatch übernommen wurde, die dort (bis zum Beginn des nächsten Zyklus) zwischengespeichert wird. Die Aktivierung der Datenausgänge D0 bis D7 erfolgt mit dem \overline{OE} -Signal ($\overline{OE} = L$).

In der Betriebsart "Lesen" ($\overline{WE} = H$) gelangt die in den jeweils adressierten 8 Speicherzellen ("Byte"-Organisation) stehende Information bis zu den inneren Datenausgängen (sog. "internes Lesen"); nach Aktivierung der Datenausgänge durch das \overline{OE} -Signal steht diese Information an den Datenpins D0 bis D7 zur Verfügung.

Bei der Betriebsart "Schreiben" wird bei $\overline{OE} = \overline{WE} = L$, $\overline{OE} = H$ die Information in die adressierten Speicherzellen geschrieben.

In der Betriebsart "Lesen-Schreiben" werden in einem Zyklus die Speicherzellen gelesen; anschließend werden die gleichen Zellen erneut beschrieben.

Betriebsart	\overline{CE}	\overline{WE}	\overline{OE}	Datenpins D0 ... D7
Ruhezustand (nicht ausgewählt)	H	beliebig	beliebig	Ausgang hochohmig, Eingang gesperrt
internes Lesen	L	H	H	Ausgänge hochohmig, Eingänge gesperrt
Lesen	L	H	L	Ausgang aktiv, Eingang gesperrt
Schreiben	L	L	H	Ausgang hochohmig, Eingang aktiv

Anmerkung: Soll beim Schreibzyklus das \overline{OE} -Signal beliebig sein, gilt die Forderung $t_{WLWH} \geq t_{CLCH}$ und $t_{WLCH} \geq t_{CLCH}$.

Der U 6516 D kann auch im sog. "Schlafzustand" (d.h. Reduzierung der Betriebsspannung bis zu 2 V) betrieben werden, wodurch, bedingt durch die dann vorhandene äußerst geringe Stromaufnahme ("Schlafstrom"), eine Speicherung eingeschriebener Daten über längere Zeit günstig möglich ist.

Technische Daten

(Alle Spannungen sind auf $U_{SS} = 0 \text{ V}$ bezogen)

Grenzwerte

	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	-0,3	7	V
Spannung an allen Eingängen	U_I	-0,3	$U_{CC}+0,3$	V
Verlustleistung	P_{tot}	-	1	W
Betriebstemperatur	ϑ_a	-25	+85 ¹⁾	$^{\circ}\text{C}$
		0	70 ²⁾	$^{\circ}\text{C}$
Lagertemperatur	ϑ_{stg}	-55	+155	$^{\circ}\text{C}$

Betriebsbedingungen

statische Bedingungen

	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	4,75	5,25	V
L-Eingangsspannung	U_{IL}	-0,3	0,8	V
H-Eingangsspannung	U_{IH}	2	$U_{CC}+0,3$	V
Schlafspannung	U_{CCS}	2		V
Adressvorhaltzeit	t_{AVCL}	10		ns
Umgebungstemperatur	ϑ_a	-25	+85 ¹⁾	$^{\circ}\text{C}$
		0	70 ²⁾	$^{\circ}\text{C}$

1) gilt für U 6516 DG 15, UL 6516 DG 15 und U 6516 DG 25

2) gilt für UL 6516 DC 15

Dynamische Bedingungen

		U 6516 DG 15, UL 6516 DG 15		U 6516 DG 25		
	Kurzzeichen	min.	max.	min.	max.	Einheit
Adressvorhaltezeit	t_{AVCL}	10	—	10	—	ns
Adresshaltezeit	t_{CLAX}	50	—	50	—	ns
Datenhaltezeiten	t_{WHDX}					
	t_{CHDX}	0	—	0	—	ns
	t_{WHDZ}					
	t_{CHDZ}					
WE-Lesevorhaltezeit	t_{WHCL}	0	—	0	—	ns
Lese-Schreib-Abstand	t_{QVWL}	0	—	0	—	ns
CE-Low-Impulsdauer	t_{CLCH}	150	—	250	—	ns
	$t_{CLCH2}^{1)}$	280	—	470	—	ns
CE-High-Impulsdauer	t_{CHCL}	50	—	140	—	ns
WE-Low-Impulsdauer	t_{WLWH}	60	—	100	—	ns
	$t_{WLWH2}^{1)}$	130	—	220	—	ns
WE-Impulsvorhaltezeiten	t_{WLCH}	60	—	100	—	ns
	t_{CLWH}	150	—	250	—	ns
	$t_{WLCH2}^{1)}$	130	—	220	—	ns
Datenvorhaltezeiten	t_{DVCH}	60	—	100	—	ns
	t_{DVWH}	60	—	100	—	ns
Zykluszeit	t_{CLCL}	200	—	390	—	ns
	$t_{CLCL2}^{1)}$	330	—	610	—	ns

1) Werte gelten nur für Betriebsart "Lesen-Schreiben"

Kennwerte

Statische Kennwerte

Statische Kennwerte		U 6516 DG 15		UL 6516 DG 15		U 6516 DG 25		Einheit
Kurzzeichen		min.	max.	min.	max.	min.	max.	
Betriebsstromaufnahme	I_{CC}	-	20	-	20	-	20	mA
$f = 1 \text{ MHz}$ $U_I = 0 \text{ V}$ bzw. U_{CC} $I_O = 0 \text{ mA}$ $U_{CC} = 5 \text{ V}$, $t_a = 25^\circ \text{C}$								
Ruhestromaufnahme	I_{CCSB}	-	50	-	5	-	50	μA
$U_{CC} = 5,25 \text{ V}$ $U_T = 0 \text{ V}$ $I_O = 0 \text{ mA}$								

Statische Kennwerte

	Kurzzeichen	U 6516 DG 15		UL 6516 DC 15		U 6516 DG 25		Einheit
		min.	max.	min.	max.	min.	max.	
Schlafstromaufnahme $U_{CC} = 2 \text{ V}$ $U_I = 0 \text{ V}$ $I_O = 0 \text{ mA}$	I_{CCS}	-	20	-	3	-	20	μA
L-Ausgangsspannung $I_O = 3,2 \text{ mA}$	U_{OL}	-	0,4	-	0,4	-	0,4	V
H-Ausgangsspannung $I_O = -1 \text{ mA}$	U_{OH}	2,4	-	2,4	-	2,4	-	V
Eingangsleakstrom $U_{CC} = 5,25 \text{ V}$ $0 \leq U_I \leq U_{CC}$	I_{LI}	-1	+1	-1	+1	-1	+1	μA
Eingangskapazität $U_I = 0 \text{ V}$ $f = 1 \text{ MHz}$	C_I	-	8	-	8	-	8	pF

Dynamische Kennwerte

	Kurzzeichen	U 6516 DG 15		UL 6516 DC 15		U 6516 DG 25		Einheit
		min.	max.	min.	max.	min.	max.	
Zugriffszeit angegebene Ausgangsbeschaltung	t_{CLQV}	-	150	-	250	-	250	ns
Verzögerungszeit der Datenausgänge $U_{CC} = 5 \text{ V}$ $\vartheta_a = 25^\circ\text{C}$ angegebene Ausgangsbeschaltung	t_{CLQX}	-	-	-	-	-	-	ns
Verzögerung \overline{CE} -Ausgang aktiv $U_{CC} = 5 \text{ V}$ $\vartheta_a = 25^\circ\text{C}$ angegebene Ausgangsbeschaltung	t_{CLQX}	5	-	-	10	-	-	ns
Verzögerung \overline{CE} -Ausgang hochohmig $C_L = 50 \text{ pF}$ $U_{CC} = 5 \text{ V}$ $\vartheta_a = 25^\circ\text{C}$	t_{CHQZ}	-	60	-	-	-	100	ns

Die dynamischen Kennwerte t_{CLQV} , t_{OLQV} und t_{CLQX} beziehen sich auf nachstehende Lastschaltung.

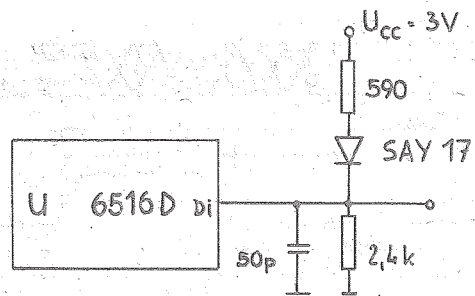
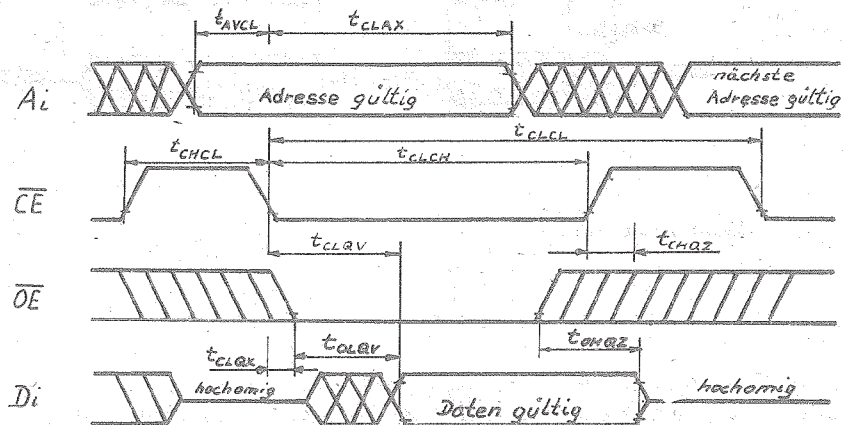
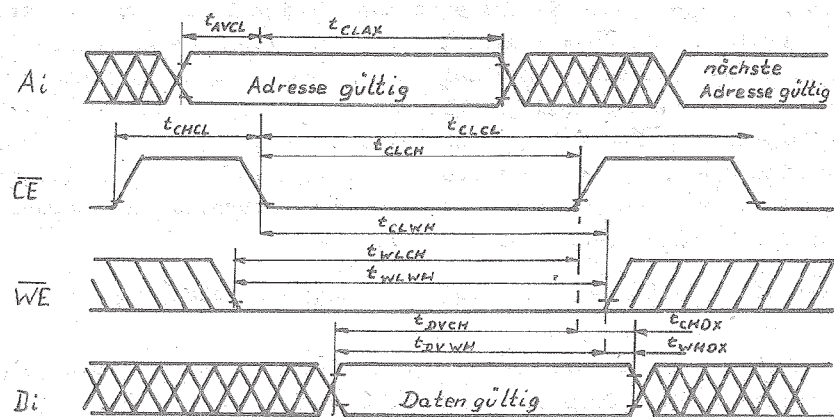


Bild 3: Lastschaltung

Bild 4: Lesezyklus ($\overline{WE} = \text{HIGH}$)Bild 5: Schreibzyklus ($\overline{OE} = \text{HIGH}$)

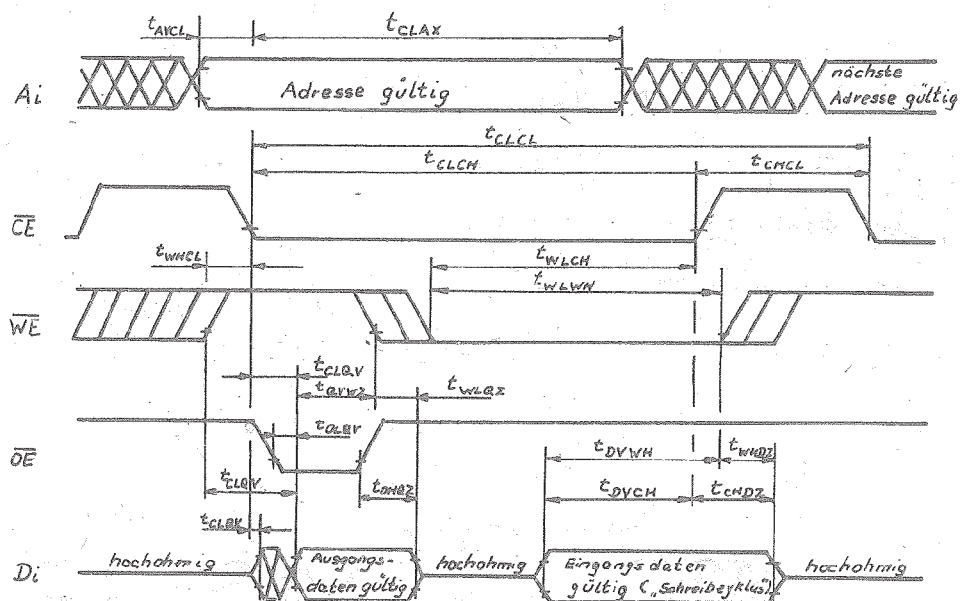


Bild 6: Lese-/Schreibzyklus

Applikative Hinweise

Das U 6516 D - Typspektrum vereint geringe Zugriffszeiten (150 ns bzw. 250 ns) mit geringen Ruhestromen (50 μ A bzw. 5 μ A) und Schlafströmen (20 μ A bzw. 3 μ A) und bietet außerdem, besonders für die Rechentechnik, günstige Systembedingungen, wie Byte-Organisation, 2 Enable-Signale, Pin-kompatibilität zu dem entsprechenden EPROM-Typ U 2716 C und die TTL-Kompatibilität.

Durch die Byte-Organisation vereinfacht sich der Systementwurf von Speicherblöcken sowie von Mikrorechner-Minimalkonfigurationen (z. B. Einplatinenrechner). Es wird ein - hinsichtlich Platzbedarf und Trassierung - günstiges Leiterkarten-Layout erreicht sowie, da jeweils nur 1 Speicher-Schaltkreis (bei 8 Bit-Rechner-Systemen) aktiviert werden muß, eine geringere Betriebsstromaufnahme des Systems.

Durch das zusätzliche Enable-Signal \overline{OE} wird eine vom \overline{CE} -Signal unabhängige Aktivierung der Datenausgänge DO bis D7 erreicht. Bei $\overline{CE} = L$ und $\overline{OE} = H$ werden die gelesenen Daten des Speichers in das Ausgangslatch desselben gebracht; parallel dazu können - da die Datenpins des Speichers noch hochohmig sind - bei einem entsprechend gewählten Mikrorechnerbus auf dessen Datenleitungen bereits Datentransporte erfolgen. Das \overline{OE} -Signal erlaubt also bei richtiger Handhabung eine Verbesserung der Systemdynamik. Die Pin-kompatibilität zum EPROM U 2716 C gestattet die Realisierung von "Byte-wide" - Konzepten und ermöglicht damit die multivalente Verwendung vorhandener Mikrorechnerleiterkarten, d. h. Bestückung wahlweise mit U 6516 D oder U 2716 C.

Die TTL-Kompatibilität aller Pins gestattet die Verwendung von Schaltkreisen der D, DL- und DS-Reihe zur Ansteuerung.

Das AdreBlatch des U 6516 D bietet nur im Systemeinsatz mit einer CPU, die gemeinsame Daten- und Adreßleitungen aufweist (z. B. U 8000), dynamische Vorteile.

Durch die relativ niedrige Betriebsstromaufnahme sowie die äußerst geringen Ruhe- und Schlafströme ist der U 6516 D prädestiniert für den Einsatz in batteriebetriebenen Geräten der kommerziellen Elektronik sowie in Geräten, bei denen die eingeschriebenen Bitmuster gegen gewollte oder (ungünstiger!) zufällige Abschaltung der Netzspannung geschützt werden sollen (d. h. Betriebsspannungspufferung).

Für eine derartige Betriebsspannungspufferung gelten einige, im folgenden zusammengestellte, grundsätzlichen Bedingungen. Für die Umschaltung der Systemspannungsversorgung auf die Batterieversorgung ist eine Umschaltlogik erforderlich, die die bei Netzausfall entstehende Absenkung der Versorgungsspannung auf weniger als 4,75 V erkennt und noch entsprechende "Vorarbeiten", d. h. Beendigung des gerade laufenden Speicherzyklus (ggf. "Pufferkondensator" erforderlich), die Umschaltung vornimmt.

Es ist zu beachten, daß das \overline{OE} und \overline{OE} bei Batteriebetrieb auf H-Potentials liegen muß (d. h. Anschluß über 100 kOhm-Widerstände an den U_{CC} - Pin des Speichers).

Alle anderen Eingänge des Speichers (WE, Adressen und Daten) werden über 100 kOhm-Widerstände ebenfalls an das U_{CC} -Pin des Speichers bzw. an Masse angeschlossen.

Speicherangriffe sind erst wieder erlaubt, wenn die Betriebsspannung wieder 4,75 V erreicht hat und die Zeit t_{CHCL} (positive CS-Impulsdauer) vergangen ist. Prinzip einer derartigen Schaltung ist im folgenden dargestellt.

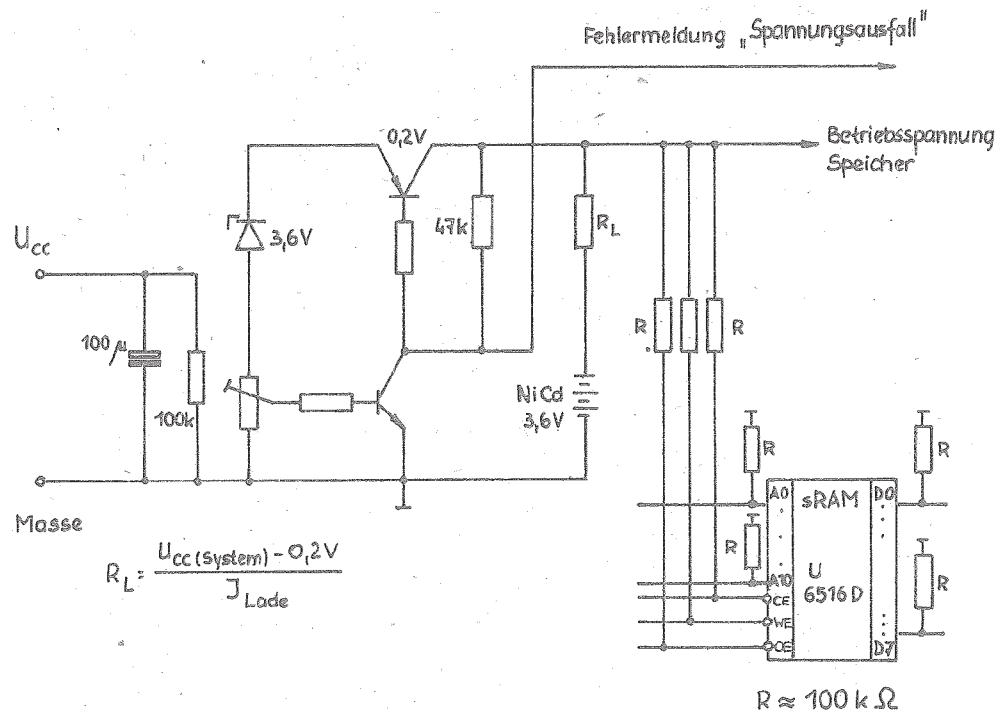


Bild 7: Betriebsspannungspufferung

Die vorliegenden Datenblätter dienen
ausschließlich der Information!
Es können daraus keine Liefermög-
lichkeiten oder Produktionsverbind-
lichkeiten abgeleitet werden.
Änderungen im Sinne des techni-
schen Fortschritts sind vorbehalten.



Herausgeber

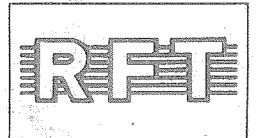
veb applikationszentrum elektronik berlin
im veb kombinat mikroelektronik

Mainzer Straße 25

Berlin 1035

Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

Information



U 8047 P

2/86

vorläufige technische Daten

Hersteller: VEB Zentrum für Forschung und Technologie
Mikroelektronik Dresden

Einchipmikrorechnerschaltkreis

- maskenprogrammierbarer 4 bit-Einchipmikrorechnerschaltkreis in CMOS-Technologie
- Einsatz vorrangig für Steuerungs- und Zeitgeberaufgaben in batteriebetriebenen Geräten
- mit minimalem Aufwand können Systeme mit LC-Anzeige und Tastatur (2 x 4 x 4 Tasten oder 2 x 4 Schalter) realisiert werden
- typische Einsatzgebiete sind Fernmeldeendgerätetechnik, Automatisierungstechnik, Unterhaltungselektronik, Spielzeuge und Haushaltgeräte
- Programmspeicher 798 x 16 bit, Datenspeicher 64 x 4 bit
- Datenspeicher ist extern durch Schaltkreis U 8246 P erweiterbar

Abmessungen

Bauform 51.1.1.2.64

TGL 26713/04

Plast-Chip-Carrier Gehäuse PCC 64

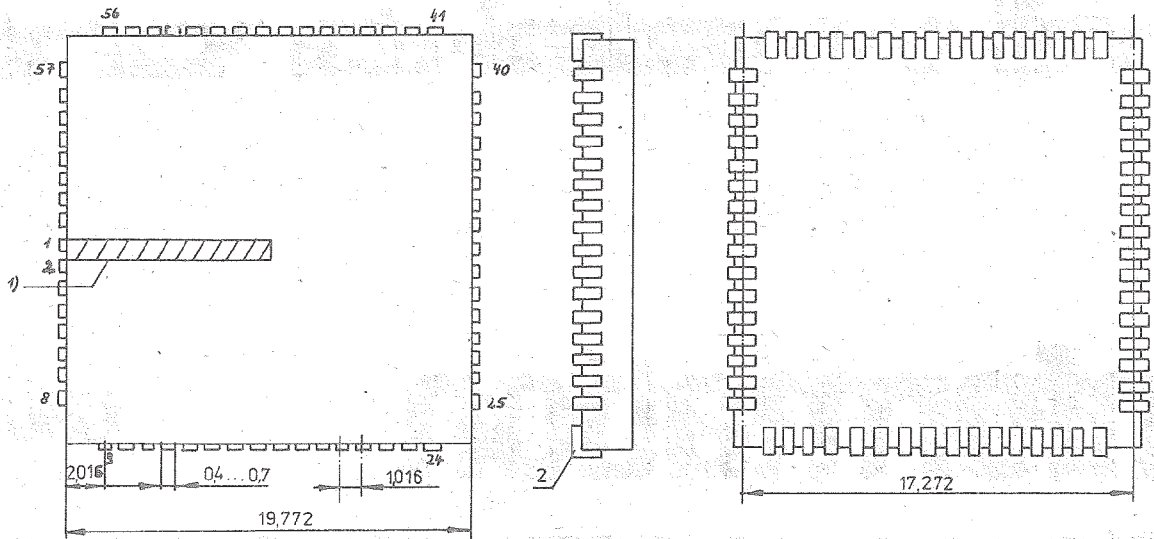


Bild 1: Gehäuse

- 1) Markierung kennzeichnet Pin 1
2) Aufsetzfläche

Funktionsbeschreibung

Der Einchipmikrorechner U 8047 P benötigt für die Funktion nur eine minimale Anzahl von externen Bauelementen (Quarz, einige Widerstände und Kondensatoren). Seine internen Funktionsgruppen werden durch die drei Bus-Systeme

- RAM-BUS 4 bit
- ALU-BUS 4 bit
- ROM-BUS 16 bit

miteinander verknüpft.

Arithmetische und logische Einheit ALU

Die 4-bit-ALU führt die Funktionen UND, ODER, Addition, Subtraktion, Inkrementierung, Dekrementierung, Vergleich und Verschiebung aus.

Register A und B

Die Register A und B dienen zur Speisung der ALU, wobei das A-Register die Funktion eines Akkumulators ausführt und das B-Register als Hilfsregister für die Bereitstellung des zweiten Operanden arbeitet.

Datenspeicher 64 x 4 bit (RAM)

Die im Befehl adressierten Quell- und Zielregister sind Bestandteil des RAM. Alle Register des RAM sind gleichwertig verwendbar. Der RAM kann beim Systemstart oder nur durch den Befehl CLM maskenprogrammierbar ganz oder teilweise gelöscht werden. Der Datenspeicher ist extern durch Anschaltung von U 8246 P erweiterbar.

Befehlsspeicher 798 x 16 bit (ROM)

In dem maskenprogrammierbaren ROM ist das Anwenderprogramm abgespeichert.

Befehlszähler (PC)

Der 10 bit-PC stellt die Adresse für den Befehlsspeicher bereit. Der PC wird beim Befehlsaufruf inkrementiert bzw. bei Sprungbefehlen mit der Sprungadresse geladen. Diese kann direkt Bestandteil des Befehls sein (direkte Sprünge JMP, bedingte Sprünge JMPO, JMPi, Sprung in ein Unterprogramm JMS), sich aus einer Anfangsadresse einer Tabelle und dem Inhalt eines Registers zusammensetzen (JIN) oder die Rückkehradresse aus dem Unterprogramm sein (RET, LMCR). Beim Systemstart oder durch ein RST-Signal wird der PC auf Null zurückgesetzt.

Stack

Der Stack dient zur Abspeicherung von zwei Rückkehradressen aus Unterprogrammen.

Jump-Flag

Das Jump-Flag hat in Abhängigkeit von dem jeweils ausgeführten Befehl verschiedene Funktionen. Es wird in Abhängigkeit vom Ergebnis der durchgeführten ALU-Operation beschrieben. In Abhängigkeit vom Zustand des JF können bedingte Sprünge ausgeführt werden. Beim Systemstart wird das JF rückgesetzt. Der Befehl STBY setzt das JF.

Oszillator, Teilerkette, Betriebsartensteuerung

Der Oszillator ist für den Anschluß eines Quarzes mit einer Frequenz von 2 MHz bis 4,5 MHz vorgesehen. Entsprechend der jeweiligen Maskenoption kann über das Pin FIO 1/8 f_{OSZ} aus- bzw. eingegeben werden (Betrieb von mehreren U 8047 P mit einem Quarz). Die Teilerkette stellt die Ansteuerfrequenzen für die interne Steuerung, das LCD-Interface und für die Zeitgeberperiode zur Verfügung.

Allgemeine Datenein- und-ausgabe

Hierzu gehören die Funktionsgruppen

- I/O-Ports 4 ... 7 (maskenprogrammierbar)
- BD-Port

Die I/O-Ports 4 ... 7 sind bidirektionale 4 bit-Ports, die in der Ausgaberrichtung gepuffert sind. Nach einem OUT-Befehl steht das Datenwort an den Ausgängen so lange statisch zur Verfügung, bis

- es durch einen erneuten OUT-Befehl überschrieben wird oder
- durch einen IN-Befehl das Port auf Eingabe geschaltet wird oder
- durch ein RST-Signal alle Ports hochohmig geschaltet werden.

Durch die Maskenprogrammierung kann die Aufteilung in LC- und I/O-Ports festgelegt werden.

Das BD-Port ist ebenfalls bidirektional ausgelegt und in der Ausgaberrichtung gepuffert. Zum BD-Port gehören noch zwei Steuersignale, die die aktuelle Übertragungsrichtung und die Gültigkeit der Daten anzeigen. Das BD-Port kann über die Maskenprogrammierung in den Betriebsarten:

- RAM-Mode (zum direkten Anschluß der Speichererweiterungsschaltkreise (U 8246 P)
- Handshake-Mode (zum Anschluß allgemeiner peripherer Baugruppen)

arbeiten. Die Übertragungsrichtung des BD-Ports wird durch die Befehle DI und DO festgelegt.

LCD-Interface

Hierzu gehören die Funktionsgruppen

- LC-Register (LCR)
- Zeichen-ROM (Z-ROM) für 2 x 16 Zeichen mit je max. 9 Segmenten, maskenprogrammierbar
- LCD-Rückseitensignalerzeugung
- LC-Ports 0 ... 7 (maskenprogrammierbar)
- LC-Spannungsstabilisierung

Das auszugebende Zeichen (4 bit-Codierung) wird im LC-Register gespeichert und über den per Befehl ausgewählten Z-ROM in die Segmentdarstellung umgewandelt und an das adressierte LC-Port ausgegeben.

Mit den DTB-Befehlen kann ein Blinken der jeweiligen Display-Stelle angewiesen werden. Die Blinkfrequenz und die für jedes LC-Port mögliche Vornullunterdrückung sind maskenprogrammierbar. Der LC-Spannungsstabilisator wird zum Kontrastabgleich des LCD mit einem Widerstand extern beschaltet.

Maskenprogrammierbar sind die LCD-Ansteuerverfahren

- . I) Direktansteuerung
- . II) 2-Phasen-Multiplex-Ansteuerung
- . III) 3-Phasen-Multiplex-Ansteuerung
- . IV) Direktansteuerung ohne Benutzung der Z-ROM's.

Tastatur-Interface

An die beiden 4 bit-Eingabetore T0 und T1 können max. 2 x 4 Schalter angeschlossen werden. Bei Benutzung des 1 aus 4 decodierten 2 bit-Tastaturzählers KC können 2 x 4 x 4 Tasten angesteuert werden. Für die Unterstützung der Tastaturabfrage ist ein Encoder implementiert, der eine Prüfung auf einen gültigen 1 aus 4 Code vornimmt und mit dem aktuellen KC-Stand ein 4 bit-Wort bildet. Das Tastatur-Pin T03 kann maskenprogrammierbar zur Ausgabe einer Alarmfrequenz verwendet werden. Die Alarmfrequenz ist maskenprogrammierbar.

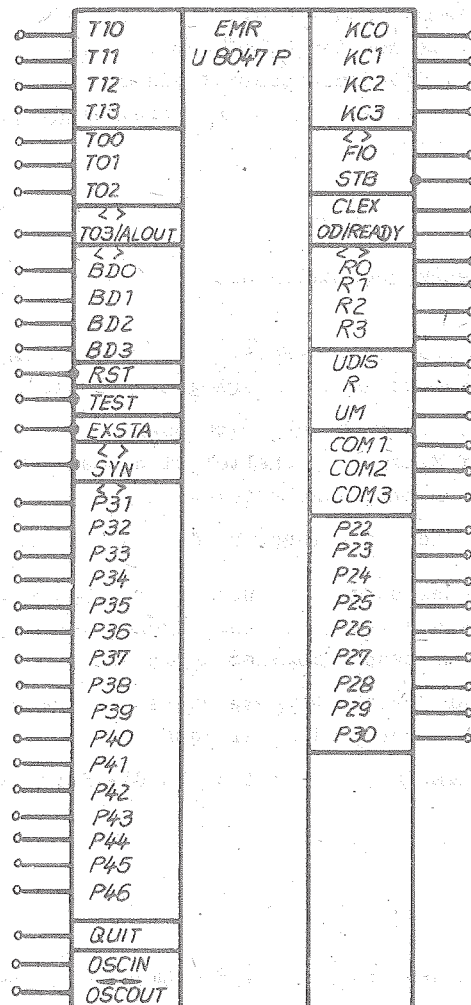


Bild 2: Anschlußbelegung

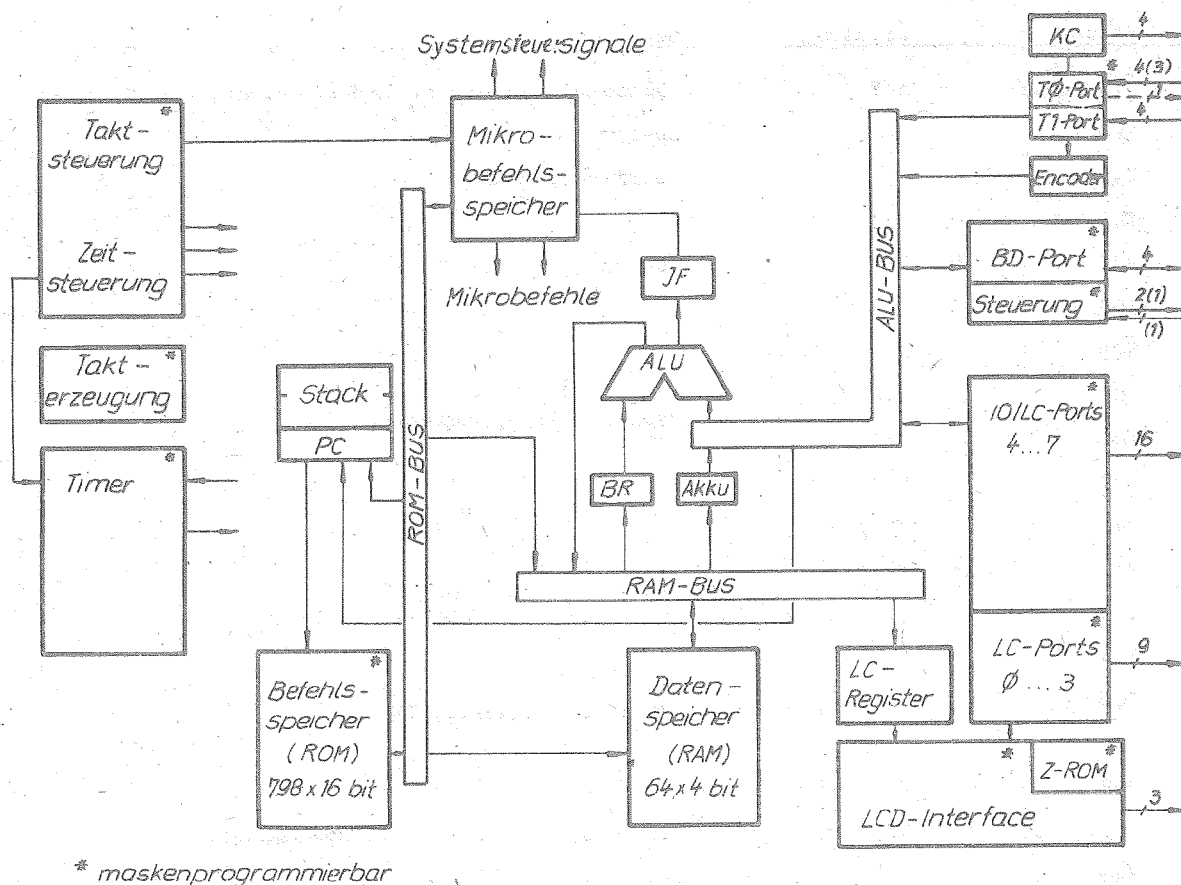


Bild 3: Blockschaltbild

Pinbelegung

Pin	Signal	Richtung	Bedeutung
1	P39	A/B	LCD-Tor / I/O-Tor 6
2	P40	A/B	LCD-Tor / I/O-Tor 6
3	P41	A/B	LCD-Tor / I/O-Tor 6
4	P42	A/B	LCD-Tor / I/O-Tor 6
5	P43	A/B	LCD-Tor / I/O-Tor 7
6	P44	A/B	LCD-Tor / I/O-Tor 7
7	P45	A/B	LCD-Tor / I/O-Tor 7
8	P46	A/B	COM 4 (nur bei LCD-Version III + IV: Rückelektrodensignal für Version IV) I/O-Tor 7
9	$\overline{R0}$	B)	Pins für den Betrieb im Testzustand
10	$\overline{R1}$	B)	
11	$\overline{R2}$	B)	
12	$\overline{R3}$	B)	
13	OD, \overline{READY}	A/A	Richtungsangabe f. BD-Tor/Ausgabebereitschaft

Fortsetzung Pinbelegung

Pin	Signal	Richtung	Bedeutung
14	STB, QUIT	A/E	Gültigkeitssignal f. BD-Tor/Übernahmequittung
15	BDO	B	BD-Tor
16	U_{DD}		Betriebsspannung
17	BD1	B	BD-Tor
18	BD2	B	
19	BD3	B	
20	KC0	A	Tastaturabfragesignale
21	KC1	A	
22	KC2	A	
23	KC3	A	
24	T10	E	Tastatureingabetor T1
25	T11	E	
26	T12	E	
27	T13	E	
28	T00	E	Tastatureingabetor T0
29	T01	E	
30	T02	E	
31	T03, ALOUT	E/A	Tastatureingabetor T0/Alarmausgang
32	U_{SS}		Masse
33	FIO	A/E	Frequenzaus- bzw. -eingang ($1/8 f_{OSZ}$)
34	\overline{BXSTA}	E	Rückkehrsignal aus dem Standby-Zustand
35	\overline{SYN}	E	synchrones Anhalten des EMR
36	\overline{RST}	E	Rücksetzen (Neustart)
37	\overline{TEST}	E	Testmodussteuerung
38	CLEX	A	Prozessorgrundtakt für Betrieb im Testzustand
39	OSCIN	E	Quarzanschluß
40	OSCOU	B	Quarzanschluß
41	U_{DIS}		Displayspannung
42	R		Anschluß f. Kontrastabgleichwiderstand des LCD
43	UM	A	COM-Mittenpotential UPM, Anschluß des Glättungs- kondensators CG2 Blinksignal (Anschluß eines ständig bl blinkenden Segmentes bei LCD-Version I)
44	n.c.		
45	COM3	A	LCD-Rückelektr.-signale
46	COM2	A	
47	COM1	A	
48	P22	A	LCD-Tor
49	P23	A	
50	P24	A	

Fortsetzung Pinbelegung

Pin	Signal	Richtung	Bedeutung
51	P25	A	LCD-Tor
52	P26	A	
53	P27	A	
54	P28	A	LCD-Tor
55	P29	A	
56	P30	A	
57	P31	A/B	LCD-Tor / I/O-Tor 4
58	P32	A/B	LCD-Tor / I/O-Tor 4
59	P33	A/B	LCD-Tor / I/O-Tor 4
60	P34	A/B	LCD-Tor / I/O-Tor 4
61	P35	A/B	LCD-Tor / I/O-Tor 5
62	P36	A/B	LCD-Tor / I/O-Tor 5
63	P37	A/B	LCD-Tor / I/O-Tor 5
64	P38	A/B	LCD-Tor / I/O-Tor 5

E: Eingang A: Ausgang B: bidirektional

Die jeweiligen Funktionen von doppelt belegten Anschlüssen werden über Maskenoption festgelegt.

Die Belegung der LCD-Ausgabetore hängt von der Ansteuerversion I, II, III oder IV ab.

Technische Daten

Alle Spannungen sind, wenn nicht anders angegeben, auf $U_{SS} = 0 \text{ V}$ bezogen. Die Behandlungsvorschriften für MOS-Bauelemente sind einzuhalten.

Grenzwerte

	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{DD}	-0,3	7	V
Eingangsspannung	U_I	-0,3	$U_{DD}+0,3$	V
externe Spannung an den Ausgängen	U_O	-0,3	$U_{DD}+0,3$	V
Spannungsanstiegsgeschwindigkeit f. Betriebsspannung sowie Ein- u. Ausgangssignale	s		0,5	V/ns
Betrag der Spannung zwischen zwei beliebigen Anschlüssen (außer U_{DD} und U_{SS})	U		7,6	V
Verlustleistung	P_V		100	mW
Lagerungstemperatur	t_{stg}	-55	125	°C

Betriebsbedingungen

Die Zeitangaben beziehen sich auf den Betrieb des U 8047 P mit einer Oszillatorfrequenz von $f_{OSZ} = 4,0 \text{ MHz}$.

	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{DD}	3	5,25	V
Eingangs-LOW-Spannung	U_{IL}	-0,3	0,4	V
Eingangs-HIGH-Spannung (außer T0, T1-Port)	U_{IH}	$U_{DD} - 0,4$	$U_{DD} - 0,3$	V
Umgebungstemperatur				
. U 8047 PB	ϑ_a	5	55	$^{\circ}\text{C}$
. U 8047 PG	ϑ_a	-25	85	$^{\circ}\text{C}$
Lastkapazität ¹⁾				
LCD-Segmentausg.	C_{LLCD}		200	pF
LCD-Rückelektrodenausg.	C_{LCOM}		1500	pF
I/O-Port's	C_{LIO}		200	pF
OD-Ausgang (READY)	C_{LOD}		200	pF
$\overline{\text{STB}}$ -Ausgang	C_{LSTB}		200	pF
ALM-Ausgang	C_{LAL}		100	pF
KC-Ausgänge	C_{LKC}		500	pF
FIO-Ausgang	C_{LFIO}		100	pF
T00 ... T13 (bei Verwendung von gepulsten pull- down-Transistoren)	C_{LT}		100	pF
Lastwiderstand				
LCD-Segmentausg.	R_{LLCD}	500		MOhm
LCD-Rückelektrodenausg.	R_{LCOM}	50		MOhm
Quarzoszillatorfrequenz	f_{OSZ}	2	4,5	MHz
Taktfrequenz am FIO-Eing.	f_{FIO}	250	562,5	kHz
Flankenanstiegs- bzw. abfallzeit an				
OSCIN/OSCOUT	t_{OSC}	5	50	ns
FIO	t_{TFIO}	20	500	ns
$\overline{\text{RST}}$	t_{TRST}	20	500	ns
I/O-Ports	t_{TIO}	20	500	ns
$\overline{\text{QUIT}}$	t_{TQU}	20	100	ns
$\overline{\text{EXSTA}}$	t_{TEXS}	20	100	ns
$\overline{\text{SYN}}$	t_{TSYN}	20	100	ns

	Kurzzeichen	min.	max.	Einheit
Datenhaltezeiten an den Eingängen				
I/O-Ports	t_{HIO}	von T4H bis T6H		ns
BD-Port	t_{HBO}	von T3H bis T6H		ns
T0-, T1-Port	t_{HT}	von T7H bis T8H		ns
Impulsbreiten an				
\overline{RST}	t_{RST}	1000		ns
\overline{SYN}	t_{SYN}	TZYKL	1,5 TZYKL	ns
\overline{QUIT}	t_{OUIT}	TZYKL	2 TZYKL	ns
\overline{EXSTA}	t_{EXS}	1000		ns

- 1) Größere Lastkapazitäten sind prinzipiell möglich, wobei zu beachten ist, daß die angegebenen dynamischen Kennwerte dann nicht mehr eingehalten werden können.

Statische Kenngrößen

Alle Spannungen sind auf $U_{SS} = 0$ V bezogen.

	Kurzzeichen	min.	max.	Einheit	Bemerkungen
mittl. Stromaufnahme					
Arbeitszustand	I_{DD1}		0,8	mA	$U_{DD} = 5,25$ V, $f_{OSZ} = 4$ MHz
Stand by	I_{DD2}		0,4	mA	$U_{DD} = 5,25$ V, $f_{OSZ} = 4$ MHz
Shut down	I_{DD3}		0,02	mA	$U_{DD} = 5,25$ V, $f_{OSZ} = 4$ MHz
Ausgangs-HIGH-Spannung an					
I/O-Port's	U_{OHIO}	$U_{DD} - 0,3$		V	1)
BD-Port	U_{OHBD}	$U_{DD} - 0,3$		V	1)
OD-Ausgang	U_{OHOD}	$U_{DD} - 0,3$		V	1)
\overline{STB} -Ausg.	U_{OHSTB}	$U_{DD} - 0,3$		V	1)
ALM-Ausg.	U_{OHAL}	$U_{DD} - 0,3$		V	1)
KC-Ausg.	U_{OHKC}	$U_{DD} - 0,2$		V	2)
FIO-Ausg.	U_{OHFIO}	$U_{DD} - 0,3$		V	1)
LCD-Segment-Ausg.	U_{OHLCD}	$U_{P1} - 0,1$	$U_{P1} + 0,1$	V	3)
LCD-Rückelektrodenausg.	U_{OHCOM}	$U_{DD} - 0,1$		V	3)

	Kurzzeichen	min.	max.	Einheit	Bemerkungen
Ausgangs-LOW-Spannung an					
I/O-Ports	U_{OLIO}		0,3	V	1)
BD-Port	U_{OLED}		0,3	V	1)
OD-Ausg.	U_{OLOD}		0,3	V	1)
\overline{STB} -Ausg.	U_{OLSTB}		0,3	V	1)
ALM-Ausg.	U_{OLAL}		0,3	V	1)
KC-Ausg.	U_{OLKC}		0,2	V	2)
FIO-Ausg.	U_{OLFIO}		0,3	V	1)
LCD-Segment-Ausg.	U_{OLLCD}	$U_{P2}-0,1$	$U_{P2}+0,1$	V	3)
LCD-Rückelektrodenausg.	U_{OLCOM}	$U_{DIS}-0,1$	$U_{DIS}+0,1$	V	3)
Mittenspannung der Rückelektrodenausg.	U_{MCOM}	$U_{PM}-0,1$	$U_{PM}+0,1$	V	
Displayspannung	U_{LCD}	2	$U_{DD}-0,6$	V	$U_{LCD} = U_{DD} - U_{DIS}$
Strom durch den pull-up-Transistor	$-I_{pu}$	10	60	μA	$U_{DD} = 4 V,$ $U_{IL} = 0,3 V$
Strom durch den pull-down-Transistor	I_{pd}	10	60	μA	$U_{DD} = 4 V,$ $U_{IH} = 2,7 V$

1) $R = 12 \text{ k}\Omega$ gegen $0,5 U_{DD}$

2) $R = 24 \text{ k}\Omega$ gegen $0,5 U_{DD}$

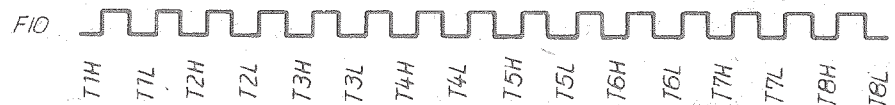
3) $R_L = 1 \text{ M}\Omega$

Dynamische Kenngrößen

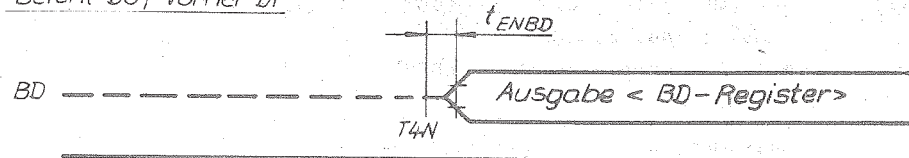
Die Angaben sind gültig für $U_{DD} = 3,6 V$; $\varphi_a = 25^\circ C$ und $f_{OSZ} = 4,0 \text{ MHz}$.

	Kurzzeichen	min.	max.	Einheit
Oszillatoranschwingzeit	t_{OSZ}	0	250	ms
Betriebsbereitschaft nach RST -LH-Flanke	t_{WORK}	62,5	$62,5 + t_{OSZ}$	ms
Portaktivierungszeiten				
I/O-Port's	t_{ENIO}	0	4	μs
BD-Port	t_{ENBD}	0	4	μs
KC-Ausg.	t_{ENKC}	0	2	μs
ALM-Ausg.	t_{ENTO3}	0	5	μs

	Kurzzeichen	min.	max.	Einheit
Portentaktivierungszeiten				
I/O-Port's	t_{DEIO}	0	1	μs
BD-Port	t_{DEBD}	0	4	μs
KC-Ausg.	t_{DEKC}	0	4	μs
ALM-Ausg.	t_{DETO3}	0	5	μs
Datenumschaltzeit				
I/O-Port's	t_{CHIO}	0	4	μs
BD-Port	t_{CHBD}	0	4	μs

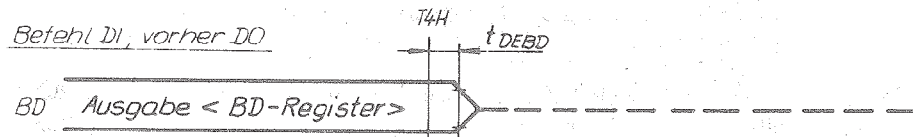


Befehl DO, vorher DI



READY

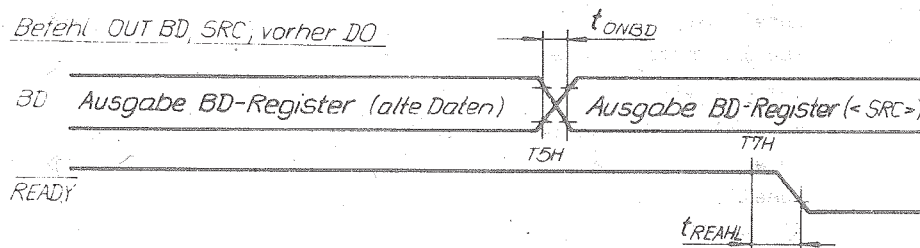
Befehl DI, vorher DO



READY

READY = HF

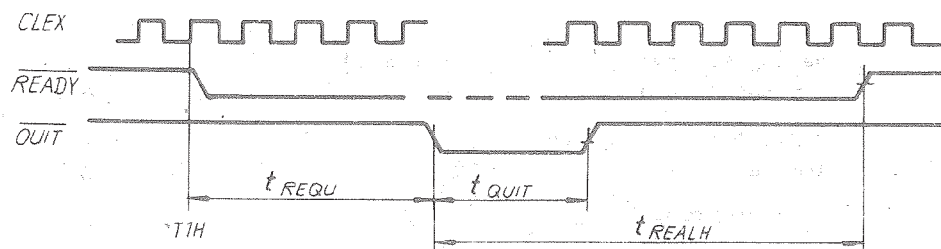
Befehl OUT BD, SRC, vorher DO



READY

tREALH

Befehl IN BD siehe BD-Port (RAM-Mode)



BD-Port (Handshake-Mode)

Bild 4: Impulsdiagramme

Befehlsliste

Mnemonic	Bedeutung	Operation	AR : =	JF : =
TMM DES, SRC	kopiere SRC nach DES	$\langle DES \rangle := \langle SRC \rangle$	$\langle SRC \rangle$	JF
LMC DES, CST	lade Speicher mit CST	$\langle DES \rangle := CST$	CST	JF
LMCR DES, CST	lade Speicher mit CST und Rückkehr aus dem Unterprogramm	$\langle DES \rangle := CST$ $\langle PC \rangle := \langle STACK \rangle$	CST	JF
AND DES, SRC	logisches UND	$\langle DES \rangle := \langle AR \rangle \vee \langle SRC \rangle$	$\langle AR \rangle$	1 wenn $\langle DES \rangle = 0$ 0 wenn $\langle DES \rangle \neq 0$
OR DES, SRC	logisches ODER	$\langle DES \rangle := \langle AR \rangle \wedge \langle SRC \rangle$	$\langle AR \rangle$	1 wenn $\langle DES \rangle = FH$ 0 wenn $\langle DES \rangle \neq FH$
ADD DES, SRC	binäre Addition mit carry	$\langle DES \rangle := \langle AR \rangle + \langle SRC \rangle + JF \langle AR \rangle$		1 wenn $\langle DES \rangle > FH$ 0 wenn $\langle DES \rangle \leq FH$
SUB DES, SRC	binäre Subtraktion mit carry	$\langle DES \rangle := \langle AR \rangle - \langle SRC \rangle + JF \langle AR \rangle$		1 wenn $\langle DES \rangle > FH$ 0 wenn $\langle DES \rangle \leq FH$
INC DES	inkrementiere Speicher- inhalt	$\langle DES \rangle := \langle DES \rangle + 1$	$\langle DES \rangle$	1 wenn $\langle DES \rangle = 0$ 0 wenn $\langle DES \rangle \neq 0$
DECEQ DES, CST	dekrementiere Speicher- inhalt, lade Speicher mit CST, wenn Ergebnis gleich 0	$\langle DES \rangle := \langle DES \rangle - 1$ $\langle DES \rangle := CST$	$\langle DES \rangle$	0 wenn $\langle DES \rangle \neq 0$ 1 wenn $\langle DES \rangle = 0$
DECLT DES, CST	dekrementiere Speicher- inhalt, lade Speicher mit CST, wenn Ergebnis gleich FH	$\langle DES \rangle := \langle DES \rangle - 1$ $\langle DES \rangle := CST$	$\langle DES \rangle$	0 wenn $\langle DES \rangle \neq FH$ 1 wenn $\langle DES \rangle = FH$
CMCEQ SRC, CST	vergleiche Speicher- inhalt mit CST, setze JF bei Gleichheit	$\langle SRC \rangle = CST ?$	$\langle SRC \rangle$ $\langle SRC \rangle$	0 wenn $\langle SRC \rangle \neq CST$ 1 wenn $\langle SRC \rangle = CST$
CMCLT SRC, CST	vergleiche Speicher- inhalt mit Speicher- inhalt, setze JF bei kleiner als	$\langle SRC \rangle < CST ?$	$\langle SRC \rangle$ $\langle SRC \rangle$	0 wenn $SRC \geq CST$ 1 wenn $SRC < CST$
CMM DES, SRC	vergleiche Speicher- inhalt mit Speicher- inhalt, setze JF bei Gleichheit	$\langle SRC \rangle = \langle DES \rangle ?$	$\langle SRC \rangle$ $\langle SRC \rangle$	0 wenn $\langle SRC \rangle \neq \langle DES \rangle$ 1 wenn $\langle SRC \rangle = \langle DES \rangle$
SHL DES, SRC	Linksverschiebung	$\langle DES \rangle := \langle SRC \rangle + \langle SRC \rangle$	$\langle SRC \rangle$	MSB von DES
JMP ADR	direkter Sprung nach ADR	$\langle PC \rangle := ADR$	$\langle AR \rangle$	JF
JMPO ADR	bedingter Sprung nach ADR bei JF = 0	$\langle PC \rangle := ADR$ $\langle PC \rangle := \langle PC \rangle + 1$	$\langle AR \rangle$ $\langle AR \rangle$	JF wenn JF = 0 JF wenn JF = 1
JMP1 ADR	bedingter Sprung nach ADR bei JF = 1	$\langle PC \rangle := ADR$ $\langle PC \rangle := \langle PC \rangle + 1$	$\langle AR \rangle$ $\langle AR \rangle$	JF wenn JF = 1 JF wenn JF = 0
JMS ADR	Unterprogrammsprung	$\langle STACK \rangle := \langle PC \rangle$ $\langle PC \rangle := ADR$	$\langle AR \rangle$	JF
JIN TABLE, SRC	indirekter Sprung	$\langle PC \rangle := TABLE * 10H + \langle SRC \rangle \langle SRC \rangle$		JF

Mnemonic	Bedeutung	Operation	AR : =	JF : =	
RET	Rückkehr aus dem Unterprogramm	$\langle PC \rangle : = \langle STACK \rangle$	$\langle AR \rangle$	JF	
OUT PRT, SRC	Datenausgabe an I/O-Port	$\langle PRT \rangle : = \langle SRC \rangle$	$\langle SRC \rangle$	JF	PRT 4 ... 7 (Option)
OUTBD SRC	Datenausgabe an BD-Port	$\langle BD \rangle : = \langle SRC \rangle$	$\langle SRC \rangle$	JF	HF : = 1
DT00 PRT, SRC	Datenausgabe an IC-Register, ZROM0	$\langle LCR \rangle : = \langle SRC \rangle$ $\langle PRT \rangle : = \langle ZROM0 \rangle$	$\langle SRC \rangle$	JF	PRT 0 ... 7 (Option)
DT01 PRT, SRC	Datenausgabe an IC-Register, ZROM1	$\langle LCR \rangle : = \langle SRC \rangle$ $\langle PRT \rangle : = \langle ZROM1 \rangle$	$\langle SRC \rangle$	JF	PRT 0 ... 7 (Option)
DTB0 PRT, SRC	Datenausgabe an IC-Register, ZROM0, blinkende Stelle	$\langle LCR \rangle : = \langle SRC \rangle$ $\langle PRT \rangle : = \langle ZROM0 \rangle$	$\langle SRC \rangle$	JF	PRT 0 ... 7 (Option)
DTB1 PRT, SRC	Datenausgabe an IC-Register, ZROM1, blinkende Stelle	$\langle LCR \rangle : = \langle SRC \rangle$ $\langle PRT \rangle : = \langle ZROM1 \rangle$	$\langle SRC \rangle$	JF	PRT 0 ... 7 (Option)
IN DES, PRT	Dateneingabe von I/O-Port in Speicher	$\langle DES \rangle : = \langle PRT \rangle$	$\langle PRT \rangle$	JF	PRT 2, 3, 8
INBD DES	Dateneingabe von BD-Port in Speicher	$\langle DES \rangle : = \langle BD \rangle$	$\langle BD \rangle$	HF	
ENCIN DES, PRT	umcodierte Dateneingabe	$\langle DES \rangle : = \langle PRTenc \rangle$	$\langle PRT \rangle$	1 0	bei richtigem 1-aus-4-Code bei falschem 1-aus-4-Code
RKC	Rücksetzen des Tastaturzählers	$KC : = 0$	$\langle AR \rangle$	JF	
SKC	Inkrementieren des Tastaturzählers	$KC : = KC + 1$	$\langle AR \rangle$	JF	
SKC0	strobe Port T0 und Inkrement KC	$T0 : = \text{Tastatur}$ $KC : = KC + 1$	$\langle AR \rangle$	JF	
SKC1	strobe Port T1 und Inkrement KC	$T1 : = \text{Tastatur}$ $KC : = KC + 1$	$\langle AR \rangle$	JF	
SKC01	strobe Ports T0 und T1, Inkrement KC	$T0,1 : = \text{Tastatur}$ $KC : = KC + 1$	$\langle AR \rangle$	JF	
ST0	strobe Port T0	$T0 : = \text{Tastatur}$	$\langle AR \rangle$	JF	
ST1	strobe Port T1	$T1 : = \text{Tastatur}$	$\langle AR \rangle$	JF	
ST01	strobe Ports T0, T1	$T0,1 : = \text{Tastatur}$	$\langle AR \rangle$	JF	
DI	Richtungsumschaltung BD-Port (Eingabe)		$\langle AR \rangle$	JF	
DO	Richtungsumschaltung BD-Port (Ausgabe)		$\langle AR \rangle$	JF	
ALTO	Umschalten des ALM-FF		$\langle AR \rangle$	JF	nach Systemstart ist das ALM-FF aus
OSOFF	Oszillator ausschalten (shut down)		$\langle AR \rangle$	JF	Systemstart nur mit RST-Signal
INTIM	internen Timer auswählen und rücksetzen		$\langle AR \rangle$	JF	

Mnemonic	Bedeutung	Operation	AR : =	JF : =
EXTRG	externen Trigger- eingang auswählen		⟨AR⟩	JF
STBY	stand by		⟨AR⟩	1
CLJF	Löschen des JF		⟨AR⟩	0
CLM	Speicher löschen	⟨Speicher⟩ : = 0	⟨AR⟩	JF Bereich je nach Option
NOP	keine Operation		⟨AR⟩	JF

Die vorliegenden Datenblätter dienen ausschließlich der Information! Es können daraus keine Liefermöglichkeiten oder Produktionsverbindlichkeiten abgeleitet werden. Änderungen im Sinne des technischen Fortschritts sind vorbehalten.



Herausgeber

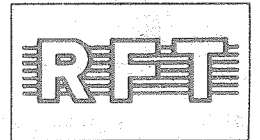
veb applikationszentrum elektronik berlin
im veb kombinat mikroelektronik

Mainzer Straße 25

Berlin 1035

Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

Information



CMOS – Schaltkreise

2/86

Hersteller: VEB Mikroelektronik „Karl Marx“ Erfurt

V 4050 D	6 nichtinvertierende Treiber-/Pegel- umsetzerstufen
V 4093 D	4 NAND-Gatter mit je 2 Eingängen mit Schmitt-Trigger-Verhalten
V 40098 D	6 invertierende Treiber mit Tri-state- Ausgängen
V 40511 D	BCD /7Segment-Dekoder

CMOS-Schaltkreise sind eine eigenständige SSI/MSI-Schaltkreisgruppe, die im Vergleich zu TTL -Schaltkreisen u.a. folgende Vorteile aufweist:

- niedrige Verlustleistung bis ca. 10 MHz (ermöglicht Einsatz in batterie-
gespeisten Schaltungen)
- großer Betriebsspannungsbereich ($U_{DD} = 3 \dots 15 \text{ V}$), geringe Stabilisierung
der Betriebsspannung erforderlich
- hohe statische Störsicherheit
- Low-power-Schottky-TTL-kompatibel

Diese Eigenschaften erschließen CMOS-Schaltkreisen eine Reihe neuer Anwendungsmöglichkeiten in Ergänzung zu den TTL-Schaltkreisfamilien.

Die im VEB Mikroelektronik "Karl Marx" Erfurt - Stammbetrieb produzierten CMOS-Schaltkreise sind in gepufferter Schaltungstechnik ausgeführt und entsprechen in ihren Parametern der internationalen B-Serie.

V 4050 D 6 nichtinvertierende Treiber-/Pegelumsetzestufen

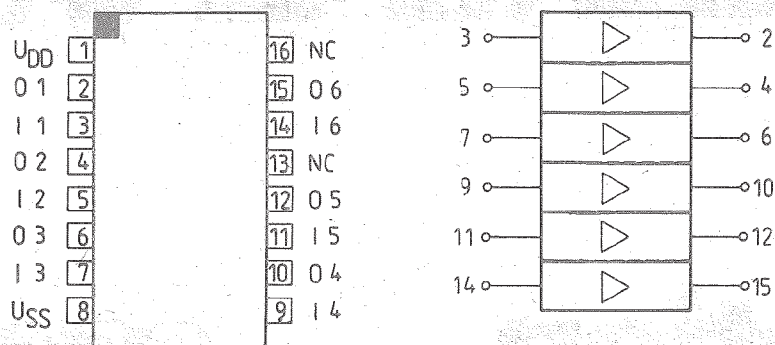


Bild 1: Anschlußbelegung und Schaltungskurzzeichen V 4050 D
Bauform 2

Der CMOS-Schaltkreis V 4050 D enthält 6 nichtinvertierende Treiber-/Pegelumsetzestufen. Er ist in gepufferter Schaltungstechnik (international: B-Serie) ausgeführt. Er entspricht in den statischen elektrischen Kennwerten dem JEDEC-Standard (B-Serien-Spezifikation). Die Eingänge sind mit integrierten Dioden-Widerstandskombinationen bezüglich dem Bezugspotential U_{SS} als Gateschutz versehen. Für den Einsatz als Pegelumsetzer darf das Eingangssignal "H" die Betriebsspannung U_{DD} überschreiten ($(U_{SS} - 0,5 \text{ V}) \leq U_I \leq (U_{SS} + 18 \text{ V})$).

Wahrheitstabelle

Eingang I_n	Ausgang O_n
L	L
H	H

$n = 1 \dots 6$

V 4093 D 4 NAND-Gatter mit je 2 Eingängen mit Schmitt-Trigger-Verhalten

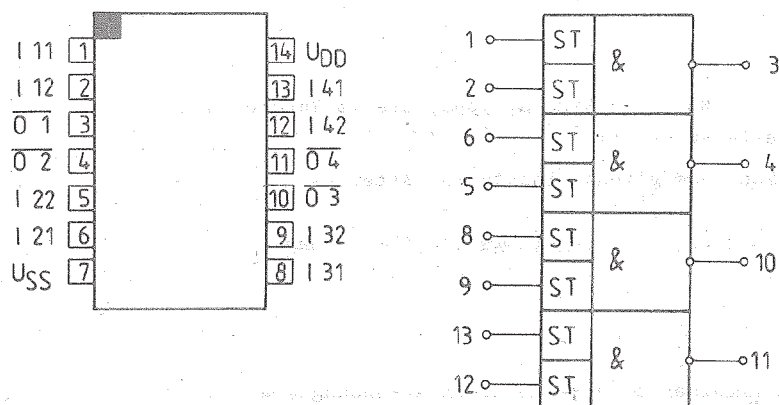


Bild 2: Anschlußbelegung und Schaltungskurzzeichen V 4093 D
Bauform 1

Der CMOS-Schaltkreis V 4093 D ist in gepufferter Schaltungstechnik (international: B-Serie) ausgeführt und entspricht in den statischen elektrischen Kennwerten der JEDEC-Standard-B-Serien-Spezifikation.

Der V 4093 D enthält vier NAND-Gatter mit je 2 Eingängen bei positiver Logik. Alle Eingänge weisen Schmitt-Trigger-Verhalten auf. Sie sind mit integrierten Dioden-Widerstandskombinationen als Gateschutz versehen.

Wahrheitstabelle

I_{n1}	I_{n2}	$\overline{O_n}$
L	L	H
H	L	H
L	H	H
H	H	L

$n = 1 \dots 4$

V 40098 D 6 invertierende Treiber mit tri-state-Ausgängen

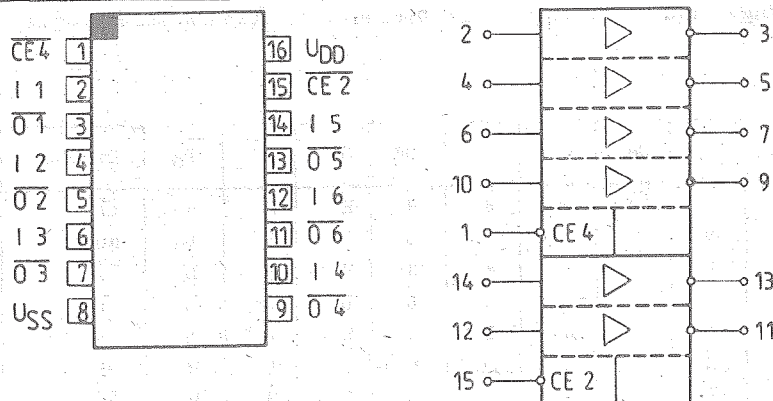


Bild 3: Anschlußbelegung und Schaltungskurzzeichen V 40098 D
Bauform 2

Der CMOS-Schaltkreis V 40098 D enthält 6 invertierende Treiberstufen mit tri-state-Ausgängen. Er ist in gepufferter Schaltungstechnik (international: B-Serie) ausgeführt. Er entspricht in den statischen elektrischen Parametern der JEDEC-Standard-B-Serien-Spezifikation. Alle Eingänge sind mit integrierten Dioden-Widerstandskombinationen als Gateschutz versehen.

Die Ausgänge können über Freigabeeingänge in den hochohmigen Zustand gesteuert werden, wobei der Freigabeeingang \overline{CE}_4 die Ausgänge $\overline{O}_1 \dots \overline{O}_4$ und der Freigabeeingang \overline{CE}_2 die Ausgänge \overline{O}_5 und \overline{O}_6 steuert.

Wahrheitstabelle

I_n	\overline{CE}_m	$\overline{O_n}$
L	L	H
L	H	hochohmig
H	L	L
H	H	hochohmig

$n = 1 \dots 6$

$m = 4$ für $n = 1, 2, 3, 4$

$m = 2$ für $n = 5, 6$

V 40511 D BCD /7Segment-Dekoder

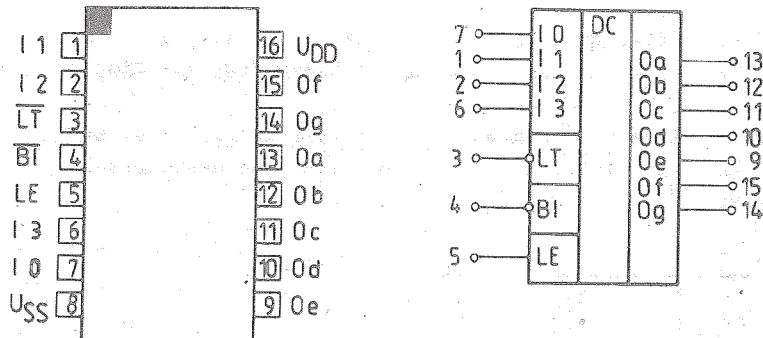


Bild 4: Anschlussbelegung und Schaltungskurzzeichen V 40511 D
Bauform 2

Der Schaltkreis dient zur direkten Ansteuerung von LED-Anzeigen und anderen Displays. Er enthält einen BCD /7Segment-Dekoder mit Eingangszwischenspeicher und bipolaren Ausgangstreibern. Zusätzliche Eingänge ermöglichen die Überprüfung der Anzeige (\overline{LT}), die Dunkel-tastung (\overline{BI}) und die Aktivierung des Eingangszwischenspeichers (\overline{LE}). Die Dekodierung erfolgt im Hexadezimalbereich, das bedeutet, daß der V 40511 D im Gegensatz zum internationalen Typ 4511 außer den Ziffern 0 ... 9 auch die Buchstaben A, b, C, d, E und F anzeigt. Der CMOS-Schaltkreis V 40511 D ist in gepufferter Schaltungstechnik ausgeführt (international: B-Serie). Er entspricht in den statischen elektrischen Kennwerten der JEDEC-Standard-B-Serien-Spezifikation. Die Eingänge sind mit integrierten Dioden-Widerstandskombinationen als Gateschutz versehen.

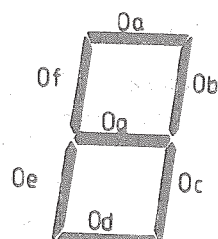
Wahrheitstabelle

LE	\overline{BI}	\overline{LT}	I 3	I 2	I 1	I 0	Oa	Ob	Oc	Od	Oe	Of	Og	Display
x	x	L	x	x	x	x	H	H	H	H	H	H	H	⊠
x	L	H	x	x	x	x	L	L	L	L	L	L	L	aus
L	H	H	L	L	L	L	H	H	H	H	H	H	L	□
L	H	H	L	L	L	H	L	H	H	L	L	L	L	1
L	H	H	L	L	H	L	H	H	L	H	H	L	H	2
L	H	H	L	L	H	H	H	H	H	H	L	L	H	3
L	H	H	L	H	L	L	L	H	H	L	L	H	H	4
L	H	H	L	H	L	H	H	L	H	H	L	H	H	5
L	H	H	L	H	H	L	H	L	H	H	H	H	H	6
L	H	H	L	H	H	H	H	H	H	L	L	L	L	7
L	H	H	H	L	L	L	H	H	H	H	H	H	H	8
L	H	H	H	L	L	H	H	H	H	H	L	H	H	9
L	H	H	H	L	H	L	H	H	H	L	H	H	H	A
L	H	H	H	H	L	H	L	L	H	H	H	H	H	b
L	H	H	H	H	L	L	H	L	L	H	H	H	L	C
L	H	H	H	H	L	H	L	H	H	H	L	H	H	d
L	H	H	H	H	H	L	H	L	L	H	H	H	H	E
L	H	H	H	H	H	H	H	L	L	L	H	H	H	F
H	H	H	x	x	x	x	+	+	+	+	+	+	+	+

x = L oder H

+ = abhängig von der bei L/H-Flanke an LE anliegenden Eingangsbelegung an

I 0 ... I 3



Grenzwerte

Kennwert	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{DD}	$U_{SS} - 0,5$	$U_{SS} + 18$	V
Eingangsspannung	U_I	$U_{SS} - 0,5$	$U_{DD} + 0,5$	V
Ausgangsspannung	U_O	$U_{SS} - 0,5$	$U_{DD} + 0,5$	V
Gesamtverlustleistung 1)	P_{tot}		300	mW
Gesamtverlustleistung 2)	P_{tot}		150	mW
Verlustleistung je Ausgangstransistor	P_V		100	mW
Lastkapazität	C_L		5	nF
Betriebstemperaturbereich	T_a	-40	85	°C
Lagerungstemperatur	T_{stg}	-55	125	°C

1) $-40\text{ °C} - T_a = 70\text{ °C}$ 2) $T_a = 85\text{ °C}$ Statische Kennwerte($U_{SS} = 0\text{ V}$; $T_a = -40 \dots 85\text{ °C}$, falls nicht anders angegeben $U_I = U_{SS}$ bzw. U_{DD})

Kennwert	Kurzzeichen	Meßbedingungen	min.	max.	Einheit
Betriebsspannung	U_{DD}		3	15	V
Eingangsspannung (außer V 4050 D)	U_I		0	U_{DD}	V
Eingangsspannung (V 4050 D)	U_I		0	15	V
Eingangsspannung H (außer V 4093 D)	U_{IH}	$U_{DD} = 5\text{ V}$ $ I_O < 1\text{ }\mu\text{A}$ $U_{OL} = 0,5\text{ V}$ (V 40098 D, V 40511 D) $U_{OH} = 4,5\text{ V}$ (V 4050 D) $U_{OH} = 3,5\text{ V}$ (V 40511 D)	3,5		V
Eingangsspannung H (V 4093 D)	U_{IH}	$U_{DD} = 5\text{ V}$ $ I_O < 1\text{ }\mu\text{A}$ $U_{OL} = 0,5\text{ V}$ $U_{OH} = 4,5\text{ V}$	1)	5	V
Eingangsspannung H (außer V 4093 D)	U_{IH}	$U_{DD} = 10\text{ V}$ $ I_O < 1\text{ }\mu\text{A}$ $U_{OL} = 1\text{ V}$ (V 40098 D, V 40511 D) $U_{OH} = 9\text{ V}$ (V 4050 D) $U_{OH} = 8,5\text{ V}$ (V 40511 D)	7		V

1) ergibt sich aus positiverer und negativerer Triggerschwellspannung U_{IP} ; U_{IN}

Kennwert	Kurzzeichen	Meßbedingungen	min.	max.	Einheit
Eingangsspannung H (V 4093 D)	U_{IH}	$U_{DD} = 10 \text{ V}$ $ I_O < 1 \text{ } \mu\text{A}$ $U_{OL} = 1 \text{ V}$ $U_{OH} = 9 \text{ V}$	1)	10	V
Eingangsspannung H (außer V 4093 D)	U_{IH}	$U_{DD} = 15 \text{ V}$ $ I_O < 1 \text{ } \mu\text{A}$ $U_{OL} = 1,5 \text{ V}$ (V 40098 D, V 40511 D) $U_{OH} = 13,5 \text{ V}$ (V 4050 D, V 40511 D)	11		V
Eingangsspannung H (V 4093 D)	U_{IH}	$U_{DD} = 15 \text{ V}$ $ I_O < 1 \text{ } \mu\text{A}$ $U_{OL} = 1,5 \text{ V}$ $U_{OH} = 13,5 \text{ V}$	1)	15	V
Eingangsspannung L (außer V 4093 D)	U_{IL}	$U_{DD} = 5 \text{ V}$ $ I_O < 1 \text{ } \mu\text{A}$ $U_{OL} = 0,5 \text{ V}$ $U_{OH} = 4,5 \text{ V}$ (V 40098 D) $U_{OH} = 3,5 \text{ V}$ (V 40511 D)		1,5	V
Eingangsspannung L (V 4093 D)	U_{IL}	$U_{DD} = 5 \text{ V}$ $ I_O < 1 \text{ } \mu\text{A}$ $U_{OL} = 0,5 \text{ V}$ $U_{OH} = 4,5 \text{ V}$	0	1)	V
Eingangsspannung L (außer V 4093 D)	U_{IL}	$U_{DD} = 10 \text{ V}$ $ I_O < 1 \text{ } \mu\text{A}$ $U_{OL} = 1 \text{ V}$ $U_{OH} = 9 \text{ V}$ (V 40098 D) $U_{OH} = 8,5 \text{ V}$ (V 40511 D)		3	V
Eingangsspannung L (V 4093 D)	U_{IL}	$U_{DD} = 10 \text{ V}$ $ I_O < 1 \text{ } \mu\text{A}$ $U_{OL} = 1 \text{ V}$ $U_{OH} = 9 \text{ V}$	0	1)	V
Eingangsspannung L (außer V 4093 D)	U_{IL}	$U_{DD} = 15 \text{ V}$ $ I_O < 1 \text{ } \mu\text{A}$ $U_{OL} = 1,5 \text{ V}$ $U_{OH} = 13,5 \text{ V}$ (V 40098 D, V 40511 D)		4	V
Eingangsspannung L (V 4093 D)	U_{IL}	$U_{DD} = 15 \text{ V}$ $ I_O < 1 \text{ } \mu\text{A}$ $U_{OL} = 1,5 \text{ V}$ $U_{OH} = 13,5 \text{ V}$	0	1)	V

1) ergibt sich aus positiverer und negativerer Triggerschwellspannung U_{IP} ; U_{IN} .

Kennwert	Kurzzeichen	Meßbedingungen	min.	max.	Einheit
Eingangsreststrom H	I_{IH}			1	μA
Eingangsreststrom L	$-I_{IL}$			1	μA
Ausgangsspannung H (außer V 40511 D)	U_{OH}	$U_{DD} = 5 V$	4,95		V
		$U_{DD} = 10 V$	9,95		V
		$U_{DD} = 15 V$	14,95		V
Ausgangsspannung H (V 40511 D)	U_{OH}	$U_{DD} = 5 V; -I_{OH} = 1 \mu A$	4,2		V
		$U_{DD} = 5 V; -I_{OH} = 10 mA$	3,9		V
		$U_{DD} = 5 V; -I_{OH} = 25 mA$	2,9 2)		V
		$U_{DD} = 10 V; -I_{OH} = 1 \mu A$	9,2		V
		$U_{DD} = 10 V; -I_{OH} = 10 mA$	9,0		V
		$U_{DD} = 10 V; -I_{OH} = 25 mA$	8,0 2)		V
		$U_{DD} = 15 V; -I_{OH} = 1 \mu A$	14,2		V
		$U_{DD} = 15 V; -I_{OH} = 10 mA$	14,0		V
		$U_{DD} = 15 V; -I_{OH} = 25 mA$	13,2 2)		V
Ausgangsspannung L	U_{OL}	$U_{DD} = 5 V$		0,05	V
		$U_{DD} = 10 V$		0,05	V
		$U_{DD} = 15 V$		0,05	V
Ausgangsstrom H (V 4050 D)	$-I_{OH}$	$U_{DD} = 5 V; U_{OH} = 4,6 V$	0,72		mA
		$U_{DD} = 10 V; U_{OH} = 9,5 V$	1,5		mA
		$U_{DD} = 15 V; U_{OH} = 13,5 V$	5		mA
Ausgangsstrom H (V 4093 D)	$-I_{OH}$	$U_{DD} = 5 V; U_{OH} = 4,6 V$	0,4		mA
		$U_{DD} = 10 V; U_{OH} = 9,5 V$	0,9		mA
		$U_{DD} = 15 V; U_{OH} = 13,5 V$	2,4		mA
Ausgangsstrom H (V 40098 D)	$-I_{OH}$	$U_{DD} = 5 V; U_{OH} = 4,6 V$	0,8		mA
		$U_{DD} = 10 V; U_{OH} = 9,5 V$	2,5		mA
		$U_{DD} = 15 V; U_{OH} = 13,5 V$	8,0		mA
Ausgangsstrom L (V 4093 D, V 40511 D)	I_{OL}	$U_{DD} = 5 V; U_{OL} = 0,4 V$	0,4		mA
		$U_{DD} = 10 V; U_{OL} = 0,5 V$	0,9		mA
		$U_{DD} = 15 V; U_{OL} = 1,5 V$	2,4		mA
Ausgangsstrom L (V 4050 D)	I_{OL}	$U_{DD} = 5 V; U_{OL} = 0,4 V$	2,9		mA
		$U_{DD} = 10 V; U_{OL} = 0,5 V$	6,6		mA
		$U_{DD} = 15 V; U_{OL} = 1,5 V$	20		mA
Ausgangsstrom L (V 40098 D)	I_{OL}	$U_{DD} = 5 V; U_{OL} = 0,4 V$	2,3		mA
		$U_{DD} = 10 V; U_{OL} = 0,5 V$	8		mA
		$U_{DD} = 15 V; U_{OL} = 1,5 V$	16		mA
statische Strom- aufnahme (außer V 40511 D)	I_{DD}	$U_{DD} = 5 V$		30	μA
		$U_{DD} = 10 V$		60	μA
		$U_{DD} = 15 V$		120	μA
statische Strom- aufnahme (V 40511 D)	I_{DD}	$U_{DD} = 5 V$		150	μA
		$U_{DD} = 10 V$		300	μA
		$U_{DD} = 15 V$		600	μA
Hysteresespannung (V 4093 D)	$U_{IF} - U_{IN}$	$U_{DD} = 5 V$	0,5	2	V
		$U_{DD} = 10 V$	1	4	V
		$U_{DD} = 15 V$	1,5	6	V
positive Trigger- schwellspannung (V 4093 D)	U_{IP}	$U_{DD} = 5 V$	2,2	3,6	V
		$U_{DD} = 10 V$	4,6	7,1	V
		$U_{DD} = 15 V$	6,8	10,8	V
negative Trigger- schwellspannung (V 4093 D)	U_{IN}	$U_{DD} = 5 V$	0,9	2,8	V
		$U_{DD} = 10 V$	2,5	5,2	V
		$U_{DD} = 15 V$	4,0	7,4	V

2) $T_a = 25^\circ C$

Kennwert	Kurzzeichen	Meßbedingungen	min.	max.	Einheit
Reststrom der tri-state-Ausgänge im hochohmigen Zustand (V 40098 D)	I_{ZH} $ -I_{ZL} $			12 12	μA μA
Eingangskapazität	C_I			7,5	pF

Dynamische Kennwerte

($T_a = 25^\circ C$; $U_{SS} = 0 V$; $C_L = 50 pF$; $U_I = U_{SS}$ bzw. U_{DD} ; $|I_O| < 1 \mu A$; $t_{LH} = t_{HL} = 20 ns$)

Kennwert	Kurzzeichen	Meßbedingungen	min.	max.	Einheit
<u>V 4050 D</u>					
Anstiegszeit	t_{TLH}	$U_{DD} = 5 V$		160	ns
		$U_{DD} = 10 V$		80	ns
		$U_{DD} = 15 V$		60	ns
Abfallzeit	t_{THL}	$U_{DD} = 5 V$		60	ns
		$U_{DD} = 10 V$		40	ns
		$U_{DD} = 15 V$		30	ns
Verzögerungszeit $I \rightarrow 0$	t_{PLH}	$U_{DD} = 5 V$		140	ns
		$U_{DD} = 10 V$		80	ns
		$U_{DD} = 15 V$		60	ns
Verzögerungszeit $I \rightarrow 0$	t_{PHL}	$U_{DD} = 5 V$		110	ns
		$U_{DD} = 10 V$		55	ns
		$U_{DD} = 15 V$		30	ns
<u>V 4093 D</u>					
Anstiegszeit;	t_{TLH} ;	$U_{DD} = 5 V$		200	ns
Abfallzeit	t_{THL}	$U_{DD} = 10 V$		100	ns
		$U_{DD} = 15 V$		80	ns
Verzögerungszeit $I \rightarrow 0$	t_{PLH} ;	$U_{DD} = 5 V$		380	ns
	t_{PHL}	$U_{DD} = 10 V$		180	ns
		$U_{DD} = 15 V$		130	ns
<u>V 40098 D</u>					
Anstiegszeit	t_{TLH}	$U_{DD} = 5 V$		70	ns
		$U_{DD} = 10 V$		40	ns
		$U_{DD} = 15 V$		30	ns
Abfallzeit	t_{THL}	$U_{DD} = 5 V$		60	ns
		$U_{DD} = 10 V$		30	ns
		$U_{DD} = 15 V$		20	ns
Verzögerungszeit $I \rightarrow 0$	t_{PLH}	$U_{DD} = 5 V$		130	ns
		$U_{DD} = 10 V$		60	ns
		$U_{DD} = 15 V$		50	ns
Verzögerungszeit $I \rightarrow 0$	t_{PHL}	$U_{DD} = 5 V$		160	ns
		$U_{DD} = 10 V$		70	ns
		$U_{DD} = 15 V$		50	ns
Deselektionszeit H	t_{PHZ}	$U_{DD} = 5 V$		85	ns
		$U_{DD} = 10 V$		65	ns
		$U_{DD} = 15 V$		60	ns

Kennwert	Kurzzeichen	Meßbedingungen	min.	max.	Einheit
Selektionszeit H	t_{PZH}	$U_{DD} = 5\text{ V}$		140	ns
		$U_{DD} = 10\text{ V}$		75	ns
		$U_{DD} = 15\text{ V}$		65	ns
Deselektionszeit L	t_{PLZ}	$U_{DD} = 5\text{ V}$		135	ns
		$U_{DD} = 10\text{ V}$		80	ns
		$U_{DD} = 15\text{ V}$		70	ns
Selektionszeit L	t_{PZL}	$U_{DD} = 5\text{ V}$		185	ns
		$U_{DD} = 10\text{ V}$		85	ns
		$U_{DD} = 15\text{ V}$		70	ns
V 40511 D					
Anstiegszeit	t_{TLH}	$U_{DD} = 5\text{ V}$		100	ns
		$U_{DD} = 10\text{ V}$		75	ns
		$U_{DD} = 15\text{ V}$		65	ns
Abfallzeit	t_{THL}	$U_{DD} = 5\text{ V}$		310	ns
		$U_{DD} = 10\text{ V}$		185	ns
		$U_{DD} = 15\text{ V}$		160	ns
Verzögerungszeit $I \rightarrow 0$	t_{PHL}	$U_{DD} = 5\text{ V}$		1040	ns
$LE \rightarrow 0$	t_{PLEHL}	$U_{DD} = 10\text{ V}$		420	ns
		$U_{DD} = 15\text{ V}$		300	ns
Verzögerungszeit $I \rightarrow 0$	t_{PLH}	$U_{DD} = 5\text{ V}$		1320	ns
$LE \rightarrow 0$	t_{PLELH}	$U_{DD} = 10\text{ V}$		520	ns
		$U_{DD} = 15\text{ V}$		360	ns
Verzögerungszeit $BI \rightarrow 0$	t_{PBIHL}	$U_{DD} = 5\text{ V}$		700	ns
		$U_{DD} = 10\text{ V}$		350	ns
		$U_{DD} = 15\text{ V}$		250	ns
Verzögerungszeit $BI \rightarrow 0$	t_{PBILH}	$U_{DD} = 5\text{ V}$		800	ns
		$U_{DD} = 10\text{ V}$		350	ns
		$U_{DD} = 15\text{ V}$		300	ns
Verzögerungszeit $LT \rightarrow 0$	t_{PLTHL}	$U_{DD} = 5\text{ V}$		500	ns
		$U_{DD} = 10\text{ V}$		250	ns
		$U_{DD} = 15\text{ V}$		170	ns
Verzögerungszeit $LT \rightarrow 0$	t_{PLTLH}	$U_{DD} = 5\text{ V}$		300	ns
		$U_{DD} = 10\text{ V}$		150	ns
		$U_{DD} = 15\text{ V}$		100	ns
Setzzeit $I_n \rightarrow LE$	t_{SILE}	$U_{DD} = 5\text{ V}$	150		ns
		$U_{DD} = 10\text{ V}$	70		ns
		$U_{DD} = 15\text{ V}$	40		ns
Haltezeit $I_n \rightarrow LE$	t_{HILE}	$U_{DD} = 5\text{ V}; 10\text{ V}; 15\text{ V}$	0		ns
L-Impulsbreite LE	t_{LEL}	$U_{DD} = 5\text{ V}$	400		ns
		$U_{DD} = 10\text{ V}$	160		ns
		$U_{DD} = 15\text{ V}$	100		ns

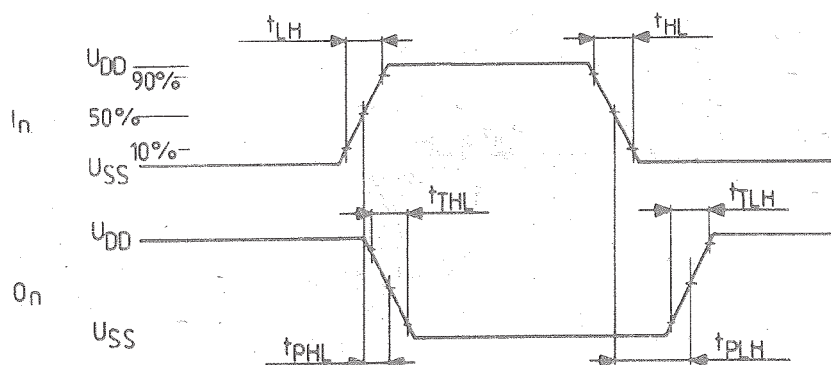


Bild 5: Impulsdigramm V 4093 D, V 4098 D

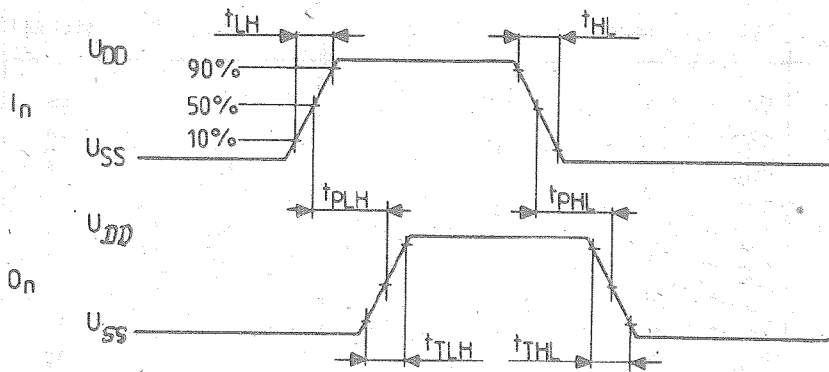


Bild 6: Impulsdiagramm V 4050 D

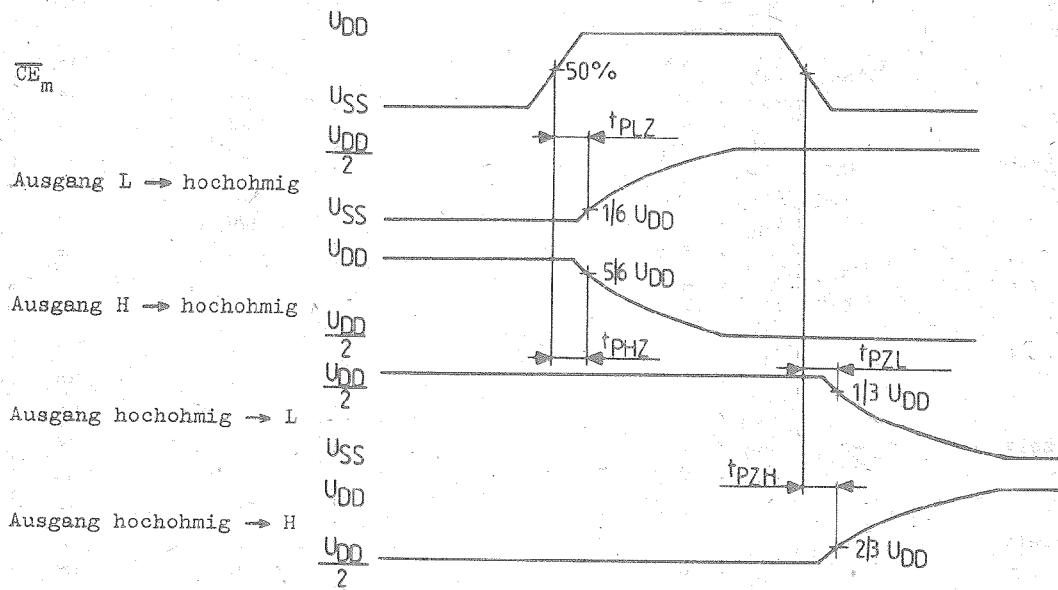


Bild 7: Impulsdiagramm V 40098 D

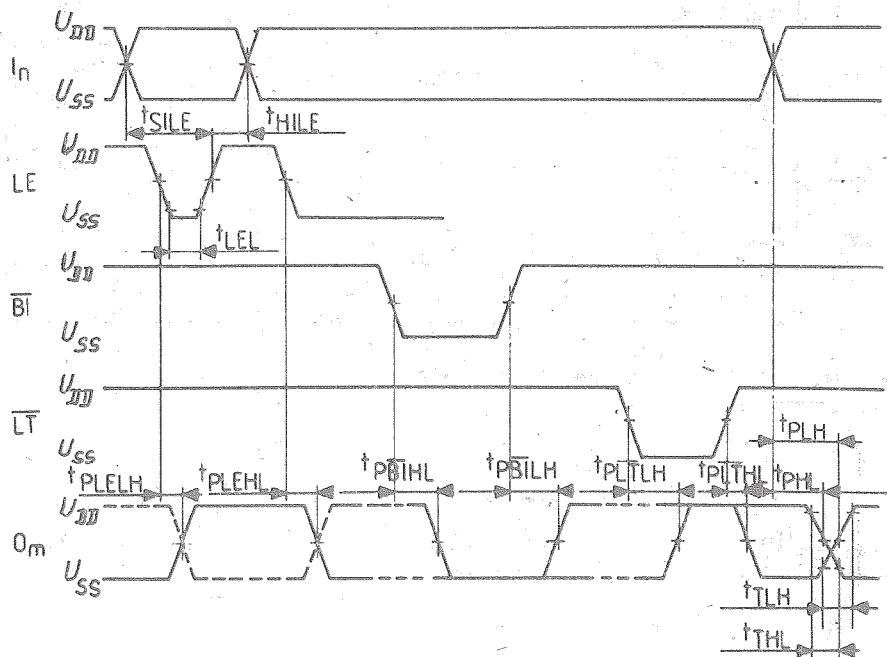


Bild 8: Impulsdiagramm V 40511 D

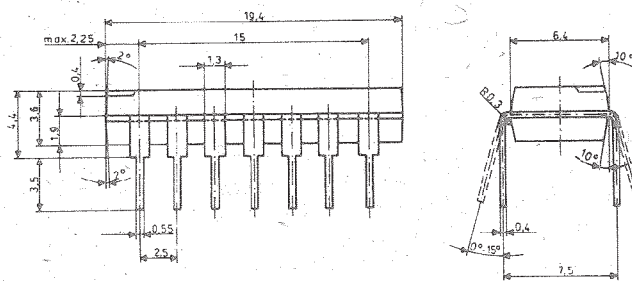


Bild 9: Gehäuseabmessungen Bauform 1

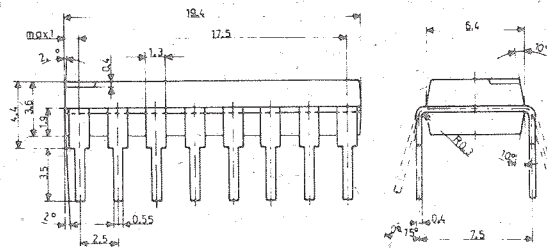


Bild 10: Gehäuseabmessungen Bauform 2

Dieses Datenblatt enthält keine Aussage über Liefermöglichkeiten und beinhaltet keine Verbindlichkeiten zur Produktion. Die gültigen Vertragsunterlagen beim Bezug der Bauelemente sind die Typenstandards. Rechtsverbindlich ist jeweils die Auftragsbestätigung.

Änderungen im Zuge der technischen Weiterentwicklung vorbehalten.

Die Behandlungsvorschriften für MOS-Bauelemente sind unbedingt einzuhalten, da andernfalls eine Reklamation nicht anerkannt werden kann.

04/86



Herausgeber

vob applikationszentrum elektronik berlin
im vob kombinat mikroelektronik

Mainzer Straße 25

Berlin 1035

Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

Die vorliegenden Datenblätter dienen ausschließlich der Information! Es können daraus keine Liefermöglichkeiten oder Produktionsverbindlichkeiten abgeleitet werden. Änderungen im Sinne des technischen Fortschritts sind vorbehalten.

Information



MB 102

ZAK-A

TGL 42 255

137 86 57 218 1027 08

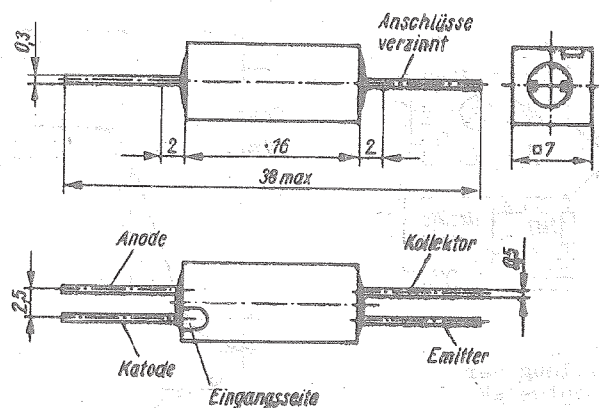
2/86

Hersteller: VEB Werk für Fernsehelektronik Berlin

Optoelektronischer Koppler

Der optoelektronische Koppler besteht aus einer Galliumarsenid-Lumineszenzdiode und einem Silizium-npn-Phototransistor. Er dient zur galvanischen Trennung von

Stromkreisen mit hohen Potentialdifferenzen und ist vorwiegend für den Einsatz in der Steuer- und Regelungstechnik vorgesehen.



Masse : ≈ 2 g
Standard: TGL 42255

Kennwerte bei $\vartheta_a = 25^\circ\text{C}$

	Kurzzeichen	min.	typ.	max.	Einheit
Kollektorstrom bei $I_F = 0$					
und $U_{CE} = 25\text{ V}$	I_{CEO}	-	-	0,1	μA
bei $I_F = 10\text{ mA}$					
und $U_{CE} = 0,8\text{ V}$	$I_{CE(H)}$	2,0	-	-	mA
Sperrgleichstrom bei $U_R = 3\text{ V}$	I_R			10	μA
Durchlaßspannung bei $I_F = 50\text{ mA}$	U_F		1,5		V
Isolationswiderstand bei $U_{io} = 0,5\text{ kV}$				10^9	Ohm

Schaltzeiten

bei $I_{CE(H)} = 2,0\text{ mA}$, $U_a = 20\text{ V}$
und $R_L = 100\text{ Ohm}$

Anstiegszeit	t_r	10	μs
Abfallzeit	t_f	10	μs
Verzögerungszeit	t_d	3	μs
Speicherzeit	t_s	1	μs

Grenzwerte

periodische
Spitzenisolationsspannung

U_{IORM} 10 kV

Eingangsdiode

Durchlaßgleichstrom	I_F	100	$\text{mA}^{2)}$
Durchlaßspitzenstrom	I_{FRM}	200	$\text{mA}^{1)2)}$
Sperrgleichspannung	U_R	3	V
Spitzensperrspannung	U_{RRM}	3	V

(Empf.)

Ausgangstransistor

Kollektor-Emitter-Spannung

Kurzzeichen	Einheit
U_{CEO}	35 V
U_{ECO}	5 V
P_{tot}	200 $\text{mW}^{2)}$
ϑ_{stg}	-50...+50 $^\circ\text{C}$
ϑ_a	-40...+85 $^\circ\text{C}$

Emitter-Kollektor-Spannung

Verlustleistung

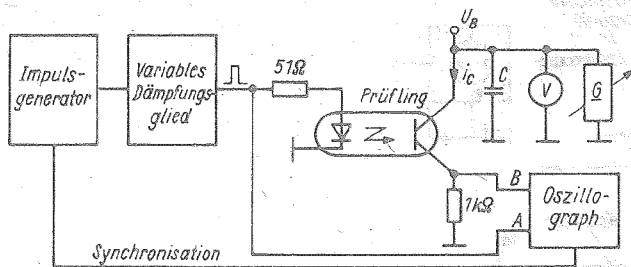
Lagertemperaturbereich

Umgebungstemperaturbereich bei Betrieb

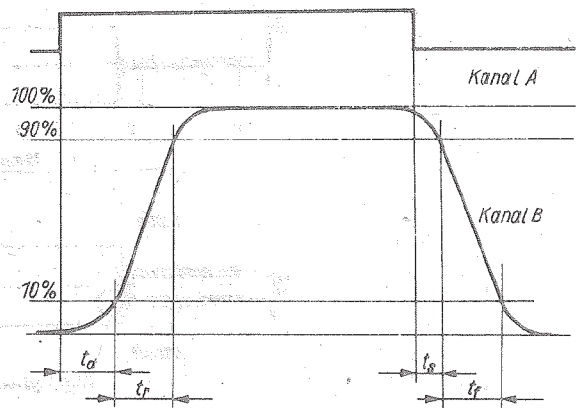
1) Impulsdauer $t_p = 50\text{ }\mu\text{s}$

Tastverhältnis $V_T = \frac{t_p}{T} = 1:2$

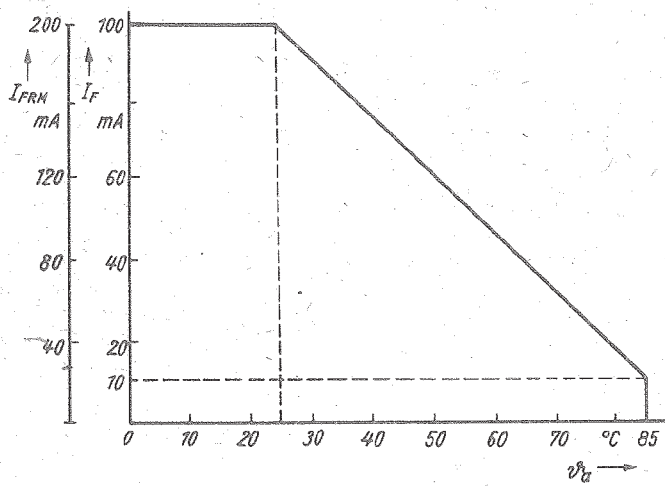
2) $\vartheta_a = -40\text{ bis }25^\circ\text{C}$



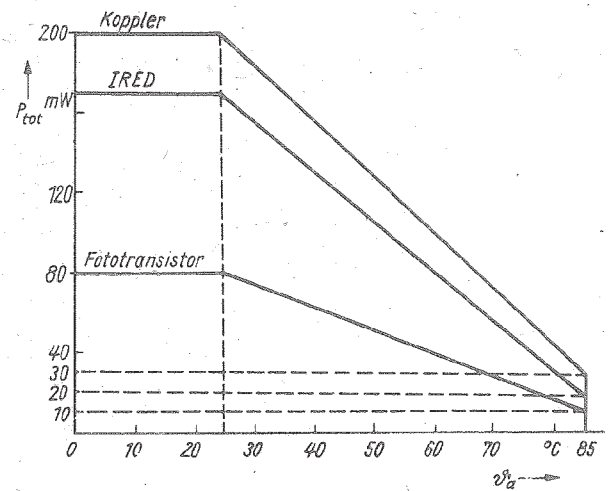
Prinzipialschaltung zur Ermittlung der dynamischen Parameter des optoelektronischen Kopplers MB 102



Definition der Schaltzeiten



Abhängigkeit des max. zulässigen Durchlaßgleichstromes und des max. zulässigen Spitzendurchlaßstromes von der Umgebungstemperatur



Abhängigkeit der max. zulässigen Verlustleistung von der Umgebungstemperatur

Änderungen vorbehalten!

Redaktionsschluß Februar 1985



Herausgeber

vab applikationszentrum elektronik berlin
im vab kombinat mikroelektronik

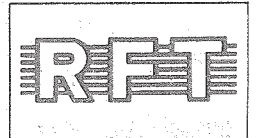
Mainzer Straße 25

Berlin 1035

Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

Die vorliegenden Datenblätter dienen
ausschließlich der Information!
Es können daraus keine Liefermög-
lichkeiten oder Produktionsverbind-
lichkeiten abgeleitet werden.
Änderungen im Sinne des techni-
schen Fortschritts sind vorbehalten.

Information



SP 106

2/86

Hersteller: VEB Werk für Fernsehelektronik Berlin

Fotodiode

Die SP 106 ist eine planare pin-Fotodiode in einem transparenten Kunststoffgehäuse. Sie ist sowohl für den Fotodioden- als auch für den Elementbetrieb geeignet und zeichnet sich durch eine hohe Fotoempfindlichkeit im nahen Infrarotbereich, ein geringes Dunkelstromniveau und kleine Schaltzeiten aus.

Das Bauelement ist zur allgemeinen Anwendung und insbesondere für die Infrarotsignalübertragung geeignet.

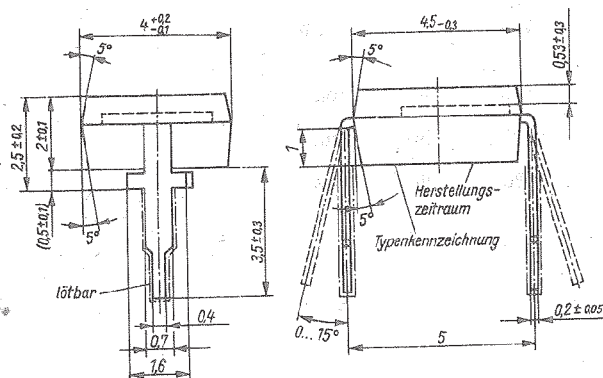
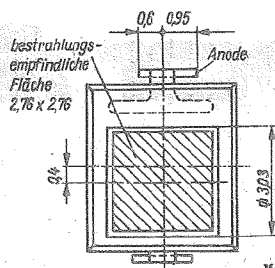


Bild 1: Gehäuse



Masse: 0,2 g
Standard: TGL 42943

Bild 2: Gehäuse - Draufsicht

Kennzeichnung

Typenkennzeichnung
(anodenseitig)

Herstellungsjahr
(katodenseitig)

1986	grün
1987	gelb
1988	rot
1989	grau
1990	braun
1991	rosa
1992	weiß
1993	orange
1994	schwarz
1995	blau

Kenngrößen bei $\vartheta_a = 25^\circ\text{C}$

	Kurz- bezeichnung	min.	typ.	max.	Einheit
Leerlaufspannung ¹⁾	U_o	330	400	-	mV

$$E_v = 1 \text{ klx}$$

$$R_L \geq 10^7 \text{ Ohm}$$

Kurzschlußstrom¹⁾

I_K	50	75	-	μA
-------	----	----	---	---------------

$$E_v = 1 \text{ klx}$$

$$R_L \leq 10 \text{ Ohm}$$

Dunkelstrom

I_{RO}	-	1	30	nA
----------	---	---	----	----

$$E_e = 0$$

$$U_R = 10 \text{ V}$$

Gesamtkapazität $C_{tot} = 20 \text{ bis } 35 \text{ pF}$

$$E_e = 0$$

$$U_R = 10 \text{ V}$$

$$f = 1 \text{ MHz}$$

Spektrale Empfindlichkeit

$$U_R = 10 \text{ V}$$

$\lambda = 850 \text{ nm}$	S_λ	0,5	0,6	-	A/W
----------------------------	-------------	-----	-----	---	-----

$\lambda = 950 \text{ nm}$			0,5		A/W
----------------------------	--	--	-----	--	-----

Wellenlänge der maximalen Empfindlichkeit

λ	-	900	-	nm
-----------	---	-----	---	----

Impulsanstiegszeit

t_r	-	15	80	ns
-------	---	----	----	----

Impulsabfallzeit

t_f	-	20	80	ns
-------	---	----	----	----

$$U_R = 10 \text{ V}$$

$$\lambda = 900 \text{ nm}$$

$$R_L = 50 \text{ Ohm}$$

Grenzwerte

Sperrgleichspannung

U_R	-	-	25	V
-------	---	---	----	---

$$\vartheta_a = -25 \dots +85^\circ\text{C}$$

Periodische Spitzensperrspannung

U_{RRM}	-	-	25	V
-----------	---	---	----	---

$$\vartheta_a = -25 \dots +85^\circ\text{C}$$

Fortsetzung Grenzwerte

	Kurzschlußstrom	min.	typ.	max.	Einheit
Verlustleistung $\vartheta_a = 25^\circ\text{C}$	P_{tot}	-	-	150	mW
Betriebstemperaturbereich	ϑ_a	-25	-	+85	$^\circ\text{C}$
Lagerungstemperaturbereich	ϑ_{stg}	-40	-	+85	$^\circ\text{C}$

1) gemessen mit Normallicht A nach TGL 37363 in Richtung geometrische Achse

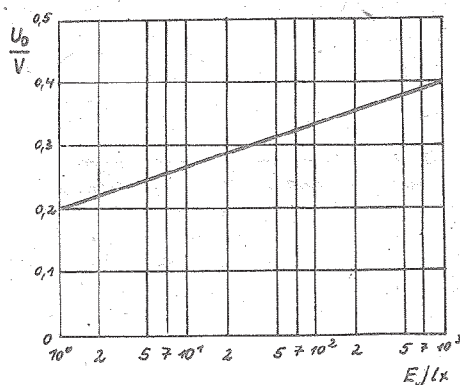


Bild 3: Leerlaufspannung bei $\vartheta_a = 25^\circ\text{C}$ in Abhängigkeit der Beleuchtungsstärke E_v

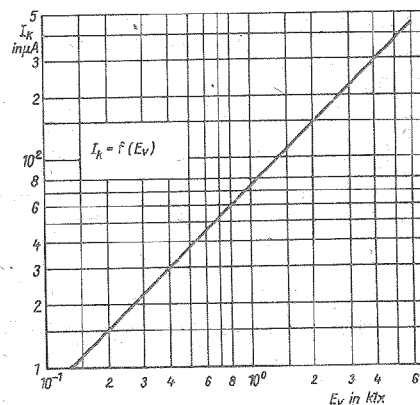


Bild 4: Kurzschlußstrom bei $\vartheta_a = 25^\circ\text{C}$ in Abhängigkeit der Beleuchtungsstärke E_v

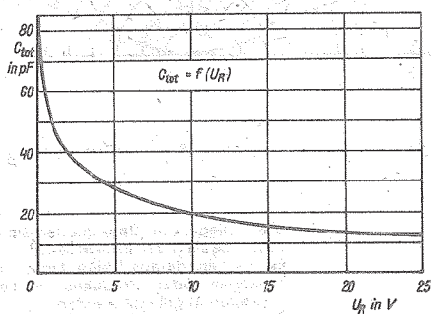


Bild 5: Sperrschichtkapazität in Abhängigkeit der Spannung

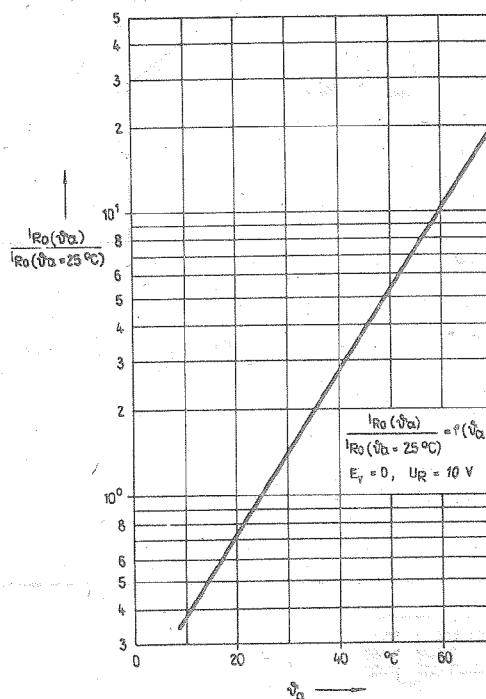


Bild 6: Mittlerer normierter Sperrstrom in Abhängigkeit von der Umgebungstemperatur ϑ_a

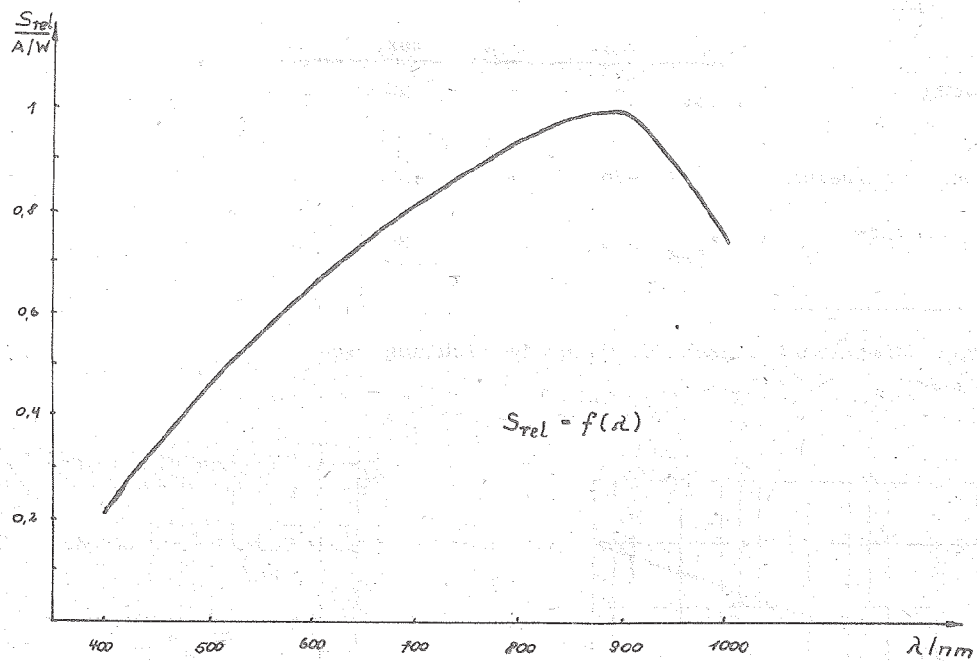


Bild 7: Mittlere spektrale Empfindlichkeit

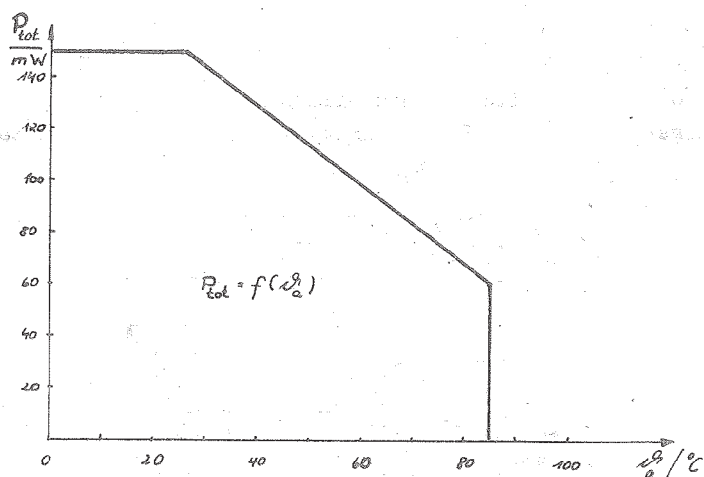


Bild 8: Zulässige Verlustleistung in Abhängigkeit von der Umgebungstemperatur θ_a

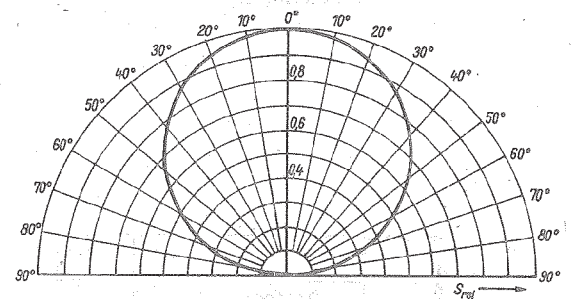


Bild 9: Mittlere Empfangscharakteristik

Änderungen vorbehalten!

Redaktionsschluß Dezember 1985

Die vorliegenden Datenblätter dienen ausschließlich der Information! Es können daraus keine Liefermöglichkeiten oder Produktionsverbindlichkeiten abgeleitet werden. Änderungen im Sinne des technischen Fortschritts sind vorbehalten.

RFT

Herausgeber

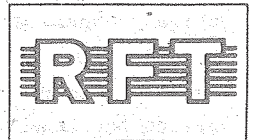
veb applikationszentrum elektronik berlin
im veb kombinat mikroelektronik

Mainzer Straße 25

Berlin 1035

Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

Information



VQB 16, VQB 17, VQB 18

2/86

Hersteller: VEB Werk für Fernsehelektronik Berlin

Die Lichtemitteranzeigen VQB 16, VQB 17, VQB 18 sind rotstrahlende einstellige Lichtschachtbauelemente mit Diodenchips auf GaAlAs-Basis.

Die VQB 17 hat eine gemeinsame Katode und die VQB 18 eine gemeinsame Anode.

Die VQB 16 hat herausgeführte Katoden und Anoden.

Die VQB 16 dient zur Darstellung der Zeichen +, - und der Ziffer 1 sowie eines Dezimalpunktes.

Die VQB 17 und VQB 18 dienen zur Darstellung der Ziffern von 0 bis 9 und eines Dezimalpunktes.

Diese Bauelemente werden zur Anzeige in Geräten und Anlagen eingesetzt.

Kenngrößen bei $\theta_a = 25^\circ\text{C}$

Lichtstärke¹⁾²⁾³⁾⁴⁾

bei $I_F = 10\text{ mA}$

Gruppe B

Gruppe C

Gruppe D

Gruppe E

Gruppe F

Kurz-Zeichen	min.	typ.	max.	Einheit
--------------	------	------	------	---------

I_V

230

-

460

μcd

I_V

350

-

700

μcd

I_V

520

-

1040

μcd

I_V

780

-

1560

μcd

I_V

1170

-

-

μcd

Lichtstärke-
verhältnis¹⁾⁵⁾⁶⁾

bei $I_F = 10\text{ mA}$

$I_V \text{ max}$

$I_V \text{ min}$

-

-

2,0

Durchlaßgleichspannung⁷⁾

bei $I_F = 10\text{ mA}$

U_F

-

2,0

2,6

V

Sperrgleichstrom⁷⁾

bei $U_R = 6\text{ V}$

I_R

-

-

100

μA

Wellenlänge der max.
spektralen Emission

λ_{max}

630

665

690

nm

Spektrale Strahlungs-
bandbreite

$\Delta\lambda_{0,5}$

-

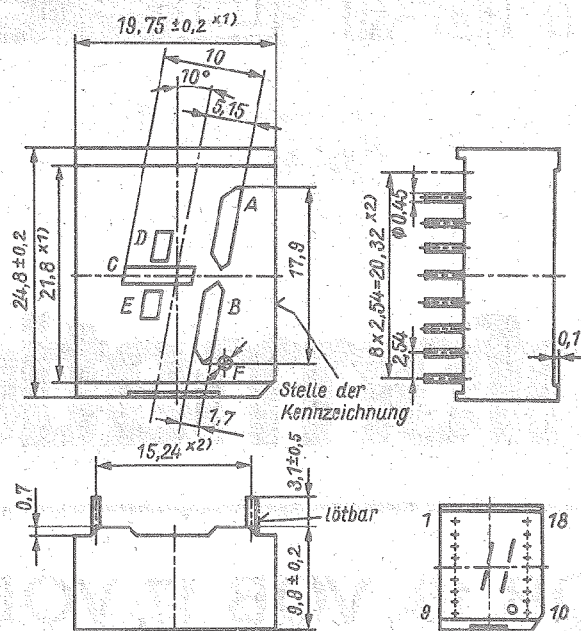
-

nm

<u>Grenzwerte</u>	Kurz- Zeichen	min.	max.	Ein- heit
Durchlaßgleichstrom ⁷⁾				
bei $\phi_a = -25 \dots 25^\circ \text{C}$	I_F	-	20	mA
Spitzendurchlaßstrom, ⁷⁾⁸⁾				
periodischer				
bei $\phi_a = -25 \dots 25^\circ \text{C}$	I_{FRM}	-	150	mA
Sperrgleichspannung ⁷⁾				
bei $\phi_a = -25 \dots 85^\circ \text{C}$	U_R	-	4	V
Betriebstemperatur- bereich	ϕ_a	-25	85	$^\circ \text{C}$
Lagerungstemperatur- bereich für Lagerung bis zu 30 Tagen	ϕ_{stg}	-50	50	$^\circ \text{C}$

Kennzeichnung

Stelle der Bauelementekennzeichnung und Anschlußbelegung siehe Maßbild, weitere Kennzeichnungen auf der Verpackung.



VQB 16

Masse: 5 g

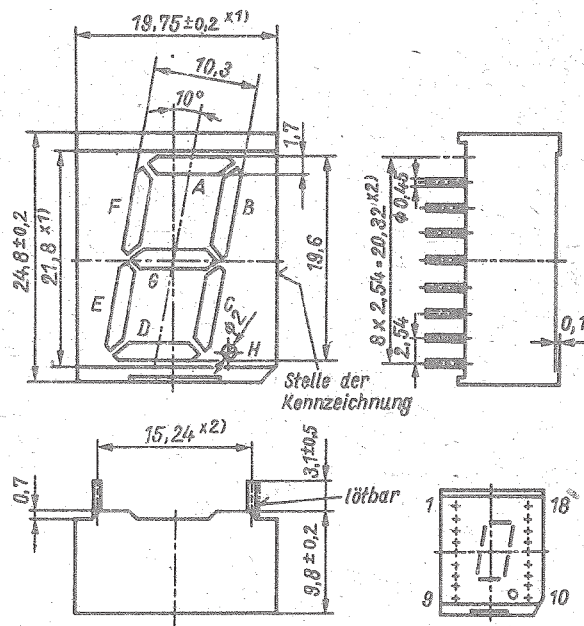
- 1) Lichtstärkemessung erfolgt mit einem Öffnungswinkel von $4^\circ \pm 2^\circ$.
- 2) I_V -Wert gemittelt über 7 Segmente einer Ziffer.
- 3) der typische I_V -Wert des Dezimalpunktes beträgt 35 % sowie der Teilsegmente D und E des Pluszeichens 60 % des I_V -Wertes entsprechend Anmerkung 2).
- 4) die Bewertung der Lichtstärke des Dezimalpunktes und der Teilsegmente D und E des Pluszeichens erfolgt visuell in Anpassung an das Ziffernfeld.
- 5) von Segment zu Segment eines Bauelementes.
- 6) Segmentpaarungen $\approx 4 : 1$ zwischen Ziffern benachbarter Bauelemente sind unzulässig.
- 7) je Segment und je Dezimalpunkt.
- 8) $t_p \leq 1 \text{ ms}$, $\tau = 1 : 10$; abweichende Tastverhältnisse nach Vereinbarung mit dem Hersteller.

x1) Anzeigefläche

x2) Einsatz der Anzeigen auf Leiterplatten mit metrischem Rastermaß ist zulässig.

Anschlußbelegung VQB 16

An- schluß- Nr.	Belegung	An- schluß- Nr.	Belegung
1	ohne Stift	10	F_A
2	A_K	11	F_K
3	D_A	12	B_K
4	D_K	13	B_A
5	C_K	14	C_A
6	E_K	15	A_A
7	E_A	16	ohne Stift
8	F_K	17	A_K
9	ohne Stift	18	ohne Stift



VQB 17 und VQB 18

Masse: 5 g

- x1) Anzeigefläche
- x2) Einsatz der Anzeigen auf Leiterplatten mit metrischem Rastermaß ist zulässig.

Änderungen vorbehalten!

Redaktionsschluß Januar 1984

Anschlußbelegung VQB 17 und VQB 18

Anschluß-Nr.	Belegung VQB 17	Belegung VQB 18	Anschluß-Nr.	Belegung VQB 17	Belegung VQB 18
1	ohne Stift		10	H	
2	A		11	D	
3	F		12	gK ¹⁾	gA ¹⁾
4	gK ¹⁾	gA ¹⁾	13	G	
5	E		14	G	
6	gK ¹⁾	gA ¹⁾	15	B	
7	nb ¹⁾		16	ohne Stift	
8	ohne Stift		17	gK ¹⁾	gA ¹⁾
9	ohne Stift		18	ohne Stift	

1) nb = nicht belegt; gA = gemeinsame Anode;
gK = gemeinsame Katode.

Die vorliegenden Datenblätter dienen
ausschließlich der Information!
Es können daraus keine Liefermög-
lichkeiten oder Produktionsverbind-
lichkeiten abgeleitet werden.
Änderungen im Sinne des techni-
schen Fortschritts sind vorbehalten.



Herausgeber

vob applikationszentrum elektronik berlin
im vob kombinat mikroelektronik

Mainzer Straße 25

Berlin 1035

Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

Information



VQB 200, VQB 201

2/86

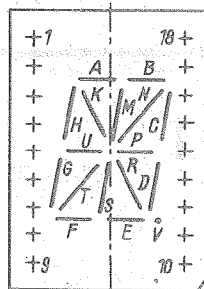
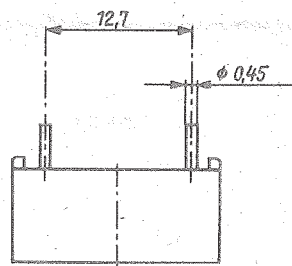
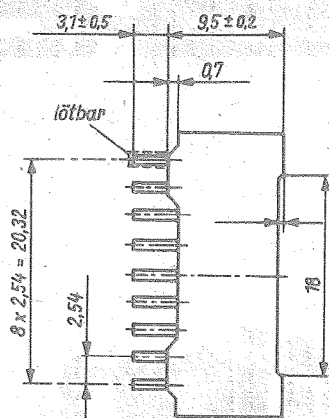
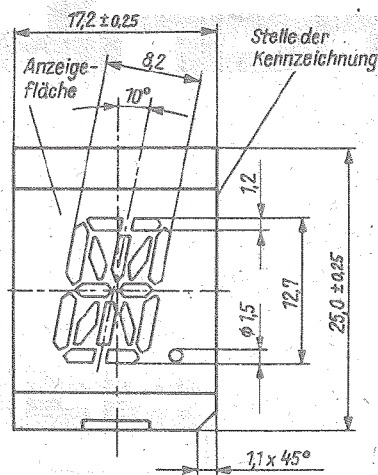
vorläufige technische Daten

Hersteller: VEB Werk für Fernsehelektronik Berlin

Lichtemitteranzeigen

Die Lichtemitteranzeigen VQB 200 und VQB 201 sind grünstrahlende einstellige Lichtschachtbauelemente mit Diodenchips auf GaP-Basis. Die VQB 200 hat eine gemeinsame Katode und die VQB 201 eine gemeinsame Anode. Die Anzeigen dienen zur Darstellung der Buchstaben A bis Z, der Ziffern 0 bis 9, eines

Dezimalpunktes und von 28 Sonderzeichen. Diese Bauelemente werden zur Anzeige in Geräten und Anlagen eingesetzt. Unter der Annahme einer konstanten Ausfallrate beträgt die Lebensdauererwartung bei mittleren Betriebsbedingungen hypothetisch mindestens 10^5 Stunden.



Anschluß- nummer	Anschlußbelegung	
	VQB 200	VQB 201
1		B
2		A
3		M
4		K
5		H
6		G
7		T
8		F
9		E
10		V
11		S
12		R
13		D
14		U
15		P
16		C
17		N
18	gK ^{x)}	gA ^{x)}

x) gK = gemeinsame Katode
gA = gemeinsame Anode

Masse: 4 g
Standard: TGL 42 170

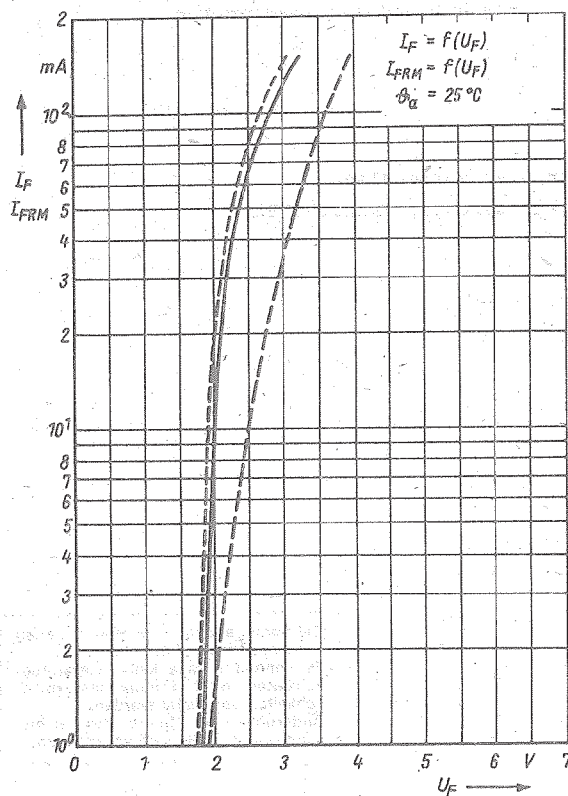
Kenngrößen bei $\vartheta_a = 25^\circ\text{C}$		Einheit		
Lichtstärke ¹⁾²⁾³⁾⁴⁾ bei $I_F = 10\text{ mA}$	Kurz- zeichen	min.	typ.	max.
Gruppe A	I_V	150	-	300 μcd
Gruppe B	I_V	230	-	460 μcd
Gruppe C	I_V	350	-	700 μcd
Gruppe D	I_V	520	-	1040 μcd
Gruppe E	I_V	780	-	1560 μcd
Lichtstärke- ¹⁾⁵⁾⁶⁾ verhältnis bei $I_F = 10\text{ mA}$	$\frac{I_{V\text{ max}}}{I_{V\text{ min}}}$	-	-	2,0
Durchlaßgleich- ⁷⁾ spannung bei $I_F = 10\text{ mA}$	U_F	-	2,0	2,6 V
Sperrgleichstrom ⁷⁾ bei $U_R = 6\text{ V}$	I_R	-	-	100 μA
Relativer Temperatur- koeffizient der Lichtstärke bei $\vartheta_a = 25\text{ bis }85^\circ\text{C}$	$-TK_{I_V}$	1,0		%/K
Wellenlänge der maximalen Emission	λ_p	555	565	575 nm
Spektrale Strahlungs- bandbreite	$\Delta\lambda_{0,5}$	-	-	40 nm

Grenzwerte		Einheit		
Durchlaßgleichstrom ⁷⁾	Kurz- zeichen	min.	max.	
bei $\vartheta_a = -25\text{ bis }25^\circ\text{C}$	I_F	-	17,5	mA
Spitzendurchlaß- strom; periodischer ⁷⁾⁸⁾				
bei $\vartheta_a = -25\text{ bis }25^\circ\text{C}$	I_{FRM}	-	120	mA
Sperrgleichspannung ⁷⁾ bei $\vartheta_a = -25\text{ bis }85^\circ\text{C}$	U_R	-	6	V
Reduktionskoeffizient des Durchlaßgleich- stromes bei $\vartheta_a = 25\text{ bis }85^\circ\text{C}$	$-TK_{I_F}$	-	0,21	mA/K
Reduktionskoeffizient des rel. Spitzen- durchlaßstromes bei $\vartheta_a = 25\text{ bis }85^\circ\text{C}$	$-TK_{I_{FRM}}$	-	1,27	%/K
Betriebstemperatur- bereich	ϑ_a	-25	85	$^\circ\text{C}$
Lagerungstemperatur- bereich für Lagerung bis zu 30 Tagen	ϑ_{stg}	-50	50	$^\circ\text{C}$

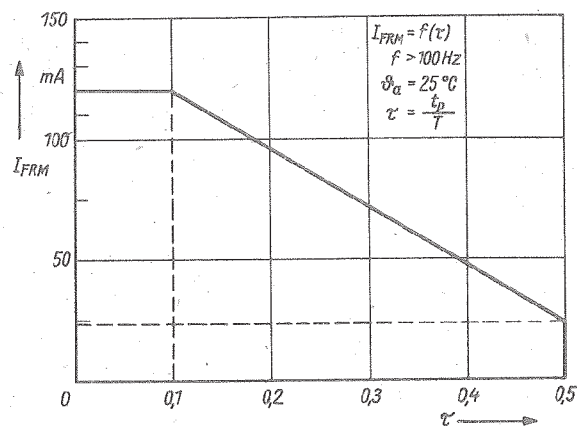
Kennzeichnung

Stelle der Bauelementekennzeichnung und Anschlußbelegung siehe Maßbild, weitere Kennzeichnungen auf der Verpackung.

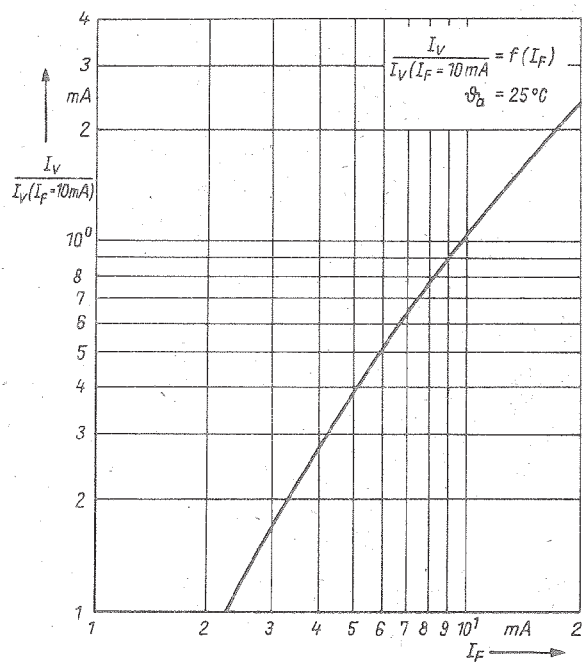
- 1) ebener Meßwinkel bei der I_V -Messung $4^\circ \pm 2^\circ$
- 2) I_V -Wert gemittelt über die Segmente B, D, F, H, K, R, S, U
- 3) der typische I_V -Wert der Segmente C, D, G, und H kann maximal das 2,7fache des I_V -Wertes der übrigen Segmente betragen.
- 4) die Bewertung der Lichtstärke der Segmente A, C, E, G, M, N, P, T und des Dezimalpunktes V erfolgt visuell in Anpassung an das Symbolbild.
- 5) von Segment zu Segment eines Bauelementes
- 6) Segmentpaarungen $\approx 4 : 1$ zwischen Ziffern benachbarter Bauelemente sind unzulässig
- 7) je Segment und je Dezimalpunkt
- 8) $t_p \leq 1 \text{ ms}$, $\frac{t_p}{T} = 1 : 10$, abweichende Tastverhältnisse nach Vereinbarung zwischen Hersteller und Anwender



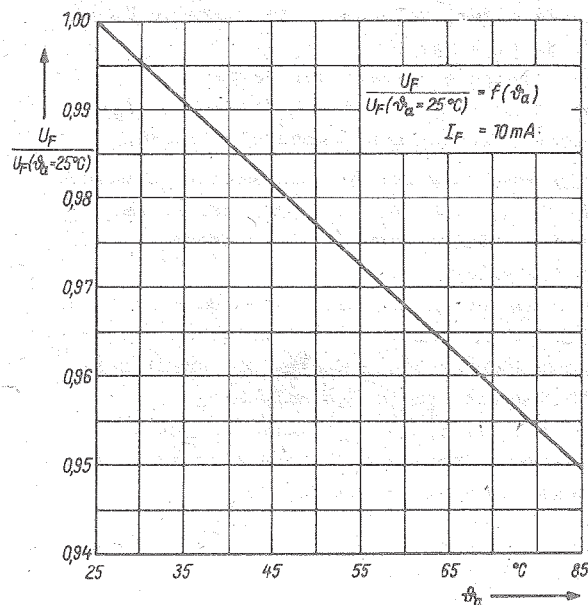
Durchlaßstrom in Abhängigkeit
von der Durchlaßspannung



Zulässiger Spitzendurchlaßstrom
in Abhängigkeit vom Tastverhältnis τ



Normierte Darstellung der Lichtstärke
in Abhängigkeit vom Durchlaßstrom



Durchlaßspannung in Abhängigkeit
von der Umgebungstemperatur

Änderungen vorbehalten!
Redaktionsschluß Januar 1986

Die vorliegenden Datenblätter dienen
ausschließlich der Information!
Es können daraus keine Liefermög-
lichkeiten oder Produktionsverbind-
lichkeiten abgeleitet werden.
Änderungen im Sinne des techni-
schen Fortschritts sind vorbehalten.

RFT

Herausgeber

veb applikationszentrum elektronik berlin
im veb kombinat mikroelektronik

Mainzer Straße 25

Berlin 1035

Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

Zum Typ K 565 RU 5 wurde der Redaktion durch einige Bauelemente-anwender mitgeteilt, daß in sowjetischen Unterlagen (z. B. Integral'nye Mikroschema, Čast'1 Schaltkreiskatalog, Teil 1) zu diesem Typ eine andere Anschlußbelegung angegeben wird. Die Überprüfung zum Sachverhalt ergab, daß die in der DBS, Ausgabe 1/86 angegebene Anschlußbelegung richtig ist und den Angaben der gültigen technischen Lieferbedingung für den Import dieser Bauelemente entspricht.

Es wird darauf hingewiesen, daß die Grundlage für den RGW-Import von Bauelementen die jeweils abgestimmte technische Lieferbedingung ist und dabei Abweichungen zu den entsprechenden Angaben in Katalogen bestehen können, die vom BE-Hersteller für andere Anwenderbereiche herausgegeben wurden.

Redaktion der DBS



vob applikationszentrum elektronik berlin
im vob kombinat mikroelektronik

DDR-1035 Berlin, Mainzer Straße 25
Telefon: 5 80 05 21, Telex: 011 2981; 011 3055

2/86: Neue und weiterentwickelte Bauelemente sowie ausgewählte
Importbauelemente
(Redaktionsschluß Juni 1986)

Bisher erschienen:

- 1/84: Neue und weiterentwickelte Bauelemente
(Redaktionsschluß Februar 1984)
- 2/84: Neue und weiterentwickelte Bauelemente - Nachtrag
(Redaktionsschluß Juni 1984)
- 3/84: Ausgewählte Importbauelemente
(Redaktionsschluß Dezember 1984)
- 1/85: Neue und weiterentwickelte Bauelemente
(Redaktionsschluß Juni 1985)
- 1/86: Ausgewählte Importbauelemente
(Redaktionsschluß Dezember 1985)