

Integrierte Schaltkreise



Funktion und Einsatzmöglichkeiten

**CMOS-Logikschaltkreise
V 4001 D, V 4011 D,
V 4012 D, V 4023 D
und V 4030 D**

Applikation

CMOS – Logikbaureihe V 4000 D

Heft 2

**Funktion und Einsatzmöglichkeiten der
CMOS – Logikschaltkreise
V 4001 D, V 4011 D, V 4012 D, V 4023 D und V 4030 D**

vab mikroelektronik › karl marx › erfurt
im vab kombinat mikroelektronik



	Seite
1. Vorbemerkungen	3
2. Einleitung	4
3. Anschlußbelegung und Gehäuse	4
4. Technische Daten der CMOS-Schaltkreise V 4001 D, V 4011 D, V 4012 D, V 4023 D und V 4030 D	6
4.1. Grenzwerte	6
4.2. Betriebsbedingungen und gemeinsame Kennwerte der Schaltkreise	6
4.3. Funktionsbeschreibung und spezielle Kennwerte der Schaltkreise	8
5. Einsatzmöglichkeiten der Schaltkreise V 4001 D, V 4011 D, V 4012 D, V 4023 D und V 4030 D	12
5.1. Allgemeines	12
5.2. Astabiler Multivibrator	13
5.3. Monostabiler Multivibrator	15
5.4. Frequenzverdoppler-Schaltung	16
5.5. 4 aus 2-Dekoder	17
5.6. 4fach Multiplexer	18
5.7. LCD-Ansteuerung	18
6. Hinweise auf Standards	21
7. Vergleichsliste	22

1. Vorbemerkungen

Die vorliegende technische Information dient dem Informationsbedürfnis des Schaltungsentwicklers und Gerätekonstruktors. Sie gibt keine Auskunft über Liefermöglichkeit und beinhaltet keine Verbindlichkeit zur Produktion.

Gültige Unterlagen für den Bezug der in dieser Information beschriebenen Schaltkreise sind allein die Typstandards oder die in einem Liefervertrag fixierten Vereinbarungen.

Änderungen der Bauelementeeigenschaften, die dem technischen Fortschritt dienen, behält sich der Halbleiterbauelemente-Hersteller vor.

Für die Patentfreiheit der angegebenen Schaltungsvorschläge wird keine Gewähr übernommen.

Anfragen und Hinweise zu technischen Problemen sind zu richten an

veb mikroelektronik "karl marx" erfurt
Abteilung Applikation Bauelemente

5010 E r f u r t

Rudolfstraße 47

Nachdruck, auch auszugsweise, nur mit Genehmigung
des Herausgebers!

2. Einleitung

In Fortsetzung vom Heft 1, das die gemeinsamen technischen Daten der Schaltkreise der Baureihe V 4000 D vorstellt und Richtlinien für den Einsatz dieser Schaltkreise gibt, wird in diesem Heft auf die Gatterschaltkreise V 4001 D, V 4011 D, V 4012 D, V 4023 D und V 4030 D dieser Baureihe näher eingegangen. Ferner sollen Möglichkeiten für den Schaltungseinsatz der Gatterschaltkreise angedeutet und auf spezifische Eigenschaften hingewiesen werden.

3. Anschlußbelegung und Gehäuse

Die Abbildungen 1 bis 5 zeigen die Anschlußbelegungen und die Schaltungskurzzeichen der Schaltkreistypen V 4001, V 4011 D, V 4012 D, V 4023 D und V 4030 D. Zu beachten ist, daß mit NC (no connection) zwecks Durchführungen von Leiterzügen nur mit Spannungen beaufschlagt werden dürfen, die sich im Bereich 0...+18 V bewegen.

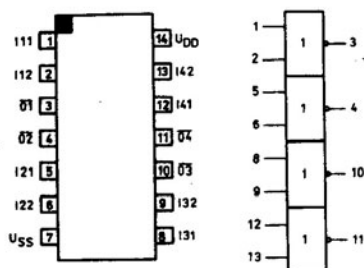


Abb. 1

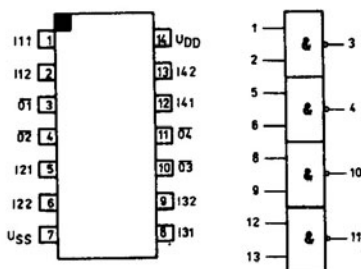


Abb. 2

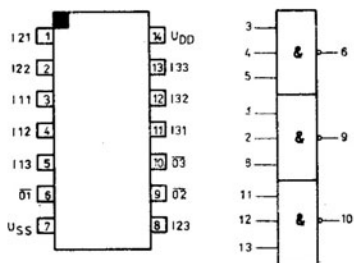
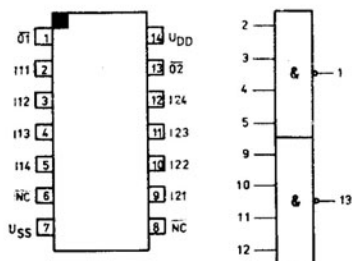


Abb. 3

Abb. 4

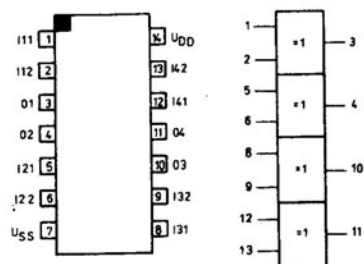


Abb. 5

Abb. 6 zeigt das für alle 5 Typen gleiche Gehäuse. Es ist ein 14poliges DIL-Plastgehäuse mit einem Reihenabstand von 7,5 mm. Die Anschlüsse haben das Rastermaß 2,5 mm. Das Gehäuse entspricht der Bauform 21.2.1.2.14 der TGL 26 713.

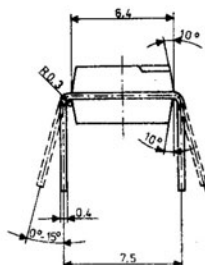
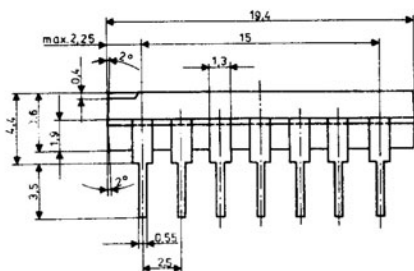


Abb. 6

Masse: ca. 0,9 g

4. Technische Daten der CMOS-Schaltkreise V 4001 D, V 4011 D, V 4012 D, V 4023 D und V 4030 D

4.1. Grenzwerte

Die für den maximalen Arbeitstemperaturbereich $\vartheta_a = -40...+85\text{ °C}$ geltenden Grenzwerte dieser Schaltkreise sind folgende:

- Betriebsspannung: $U_{DD} = (U_{SS} - 0,5\text{ V}) \dots (U_{SS} + 18\text{ V})$
- Eingangsspannung: $U_I = (U_{SS} - 0,5\text{ V}) \dots (U_{DD} + 0,5\text{ V})$
- Ausgangsspannung: $U_O = (U_{SS} - 0,5\text{ V}) \dots (U_{DD} + 0,5\text{ V})$
- Gesamtverlustleistung je Schaltkreis:
 $P_{tot} = 300\text{ mW}$, gültig bis $\vartheta_a = 70\text{ °C}$
 $P_{tot} = 150\text{ mW}$, gültig bis $\vartheta_a = 85\text{ °C}$
- Verlustleistung je Ausgangstransistor: $P_V = 100\text{ mW}$
- Lagertemperaturbereich: $\vartheta_{stg} = -55...+125\text{ °C}$
- Lastkapazität je Ausgang: $C_L = 5\text{ nF}$
- Gesamteingangsstrom je Schaltkreis: $|I_I| = 10\text{ mA}$

Anmerkung:

Die Schaltkreise müssen grundsätzlich gegen Überspannungsspitzen der Versorgungsspannung und der logischen Signale, die die Grenzwerte überschreiten, geschützt werden. Eingangssignale, die in speziellen Schaltungen oder im Störfall die aufgeführten Grenzen von 0,5 V über U_{DD} oder unter U_{SS} überschreiten, sind strommäßig auf $\leq 10\text{ mA}$ je Schaltkreis zu begrenzen.

4.2. Betriebsbedingungen und gemeinsame Kennwerte der Schaltkreise

Die für den Arbeitstemperaturbereich $\vartheta_a = -40...+85\text{ °C}$ geltenden Betriebsbedingungen der Schaltkreise sind folgende:

- Betriebsspannung: $U_{DD} = +3...+15\text{ V}$
- Eingangsspannung: $U_I = 0\text{ V}...U_{DD}$
- Eingangsspannung H bei $|I_O| < 1\text{ }\mu\text{A}$:
 $U_{IH} \geq 3,5\text{ V}$ bei $U_{DD} = 5\text{ V}$
 $U_{OL} = 0,5\text{ V}$
 $U_{OH} = 4,5\text{ V}$

$$U_{IH} \geq 7 \text{ V bei } U_{DD} = 10 \text{ V}$$

$$U_{OL} = 1 \text{ V}$$

$$U_{OH} = 9 \text{ V}$$

$$\geq 11 \text{ V bei } U_{DD} = 15 \text{ V}$$

$$U_{OL} = 1,5 \text{ V}$$

$$U_{OH} = 13,5 \text{ V}$$

- Eingangsspannung L bei $|I_O| < 1 \mu\text{A}$:

$$U_{IL} \leq 1,5 \text{ V bei } U_{DD} = 5 \text{ V}$$

$$U_{OL} = 0,5 \text{ V}$$

$$U_{OH} = 4,5 \text{ V}$$

$$\leq 3 \text{ V bei } U_{DD} = 10 \text{ V}$$

$$U_{OL} = 1 \text{ V}$$

$$U_{OH} = 9 \text{ V}$$

$$\leq 4 \text{ V bei } U_{DD} = 15 \text{ V}$$

$$U_{OL} = 1,5 \text{ V}$$

$$U_{OH} = 13,5 \text{ V}$$

Für die Gatterschaltkreise gelten, wenn nicht speziell angegeben, im Arbeitstemperaturbereich $T_a = -40...+85 \text{ }^\circ\text{C}$ folgende gemeinsamen Kennwerte:

- Eingangsstrom: $|I_I| \leq 1,0 \mu\text{A}$ bei $U_{DD} = 15 \text{ V}$, $T_a = 85 \text{ }^\circ\text{C}$

- Ausgangsspannung L bei $|I_O| < 1 \mu\text{A}$:

$$U_{OL} \leq 0,05 \text{ V bei } U_{DD} = 5 \text{ V}, 10 \text{ V und } 15 \text{ V}$$

- Ausgangsspannung H bei $|I_O| < 1 \mu\text{A}$:

$$U_{OH} \geq 4,95 \text{ V bei } U_{DD} = 5 \text{ V}$$

$$\geq 9,95 \text{ V bei } U_{DD} = 10 \text{ V}$$

$$\geq 14,95 \text{ V bei } U_{DD} = 15 \text{ V}$$

- Ausgangsstrom L:

$$I_{OL} \geq 0,4 \text{ mA bei } U_{DD} = 5 \text{ V}, U_{OL} = 0,4 \text{ V}$$

$$\geq 0,9 \text{ mA bei } U_{DD} = 10 \text{ V}, U_{OL} = 0,5 \text{ V}$$

$$\geq 2,4 \text{ mA bei } U_{DD} = 15 \text{ V}, U_{OL} = 1,5 \text{ V}$$

- Ausgangsstrom H:

$$|I_{OH}| \geq 0,4 \text{ mA bei } U_{DD} = 5 \text{ V}, U_{OH} = 4,6 \text{ V}$$

$$\geq 0,9 \text{ mA bei } U_{DD} = 10 \text{ V}, U_{OH} = 9,5 \text{ V}$$

$$\geq 2,4 \text{ mA bei } U_{DD} = 15 \text{ V}, U_{OH} = 13,5 \text{ V}$$

- Statische Stromaufnahme bei $T_a = 25\text{ }^{\circ}\text{C}$

$$\begin{aligned} I_{DD} &\leq 0,25\text{ }\mu\text{A bei } U_{DD} = 5\text{ V} \\ &\leq 0,5\text{ }\mu\text{A bei } U_{DD} = 10\text{ V} \\ &\leq 1,0\text{ }\mu\text{A bei } U_{DD} = 15\text{ V} \end{aligned}$$

- Eingangskapazität: $C_I \leq 7,5\text{ pF bei } T_a = 25\text{ }^{\circ}\text{C}$

4.3. Funktionsbeschreibung und spezielle Kennwerte der Schaltkreise

4.3.1. V 4001 D

Der V 4001 D ist ein 4fach-2 Eingangs-NOR-Gatter bei positiver Logik. Abb. 1 zeigt die Anschlußbelegung und das Schaltungskurzzeichen des Schaltkreises. Für jede Gatterfunktion des V 4001 D gilt folgende Wahrheitstabelle:

Eingänge		Ausgänge
I_{n1}	I_{n2}	\bar{O}_n
L	L	H
H	L	L
L	H	L
H	H	L

Seine Gatterverzögerungszeiten sowie Anstiegs- und Abfallzeiten der Ausgangsimpulse bei $T_a = 25\text{ }^{\circ}\text{C}$ und $C_L = 50\text{ pF}$ sind:

$$\begin{aligned} t_{PLH}, t_{PHL} &\leq 150\text{ ns bei } U_{DD} = 5\text{ V} \\ &\leq 75\text{ ns bei } U_{DD} = 10\text{ V} \\ &\leq 60\text{ ns bei } U_{DD} = 15\text{ V} \end{aligned} \quad (\text{siehe Abb. 7})$$

$$\begin{aligned} t_{TLH}, t_{THL} &\leq 200\text{ ns bei } U_{DD} = 5\text{ V} \\ &\leq 100\text{ ns bei } U_{DD} = 10\text{ V} \\ &\leq 80\text{ ns bei } U_{DD} = 15\text{ V} \end{aligned}$$

4.3.2. V 4011 D

Der V 4011 D ist ein 4fach-2 Eingangs-NAND-Gatter bei positiver Logik. Abb. 2 zeigt die Anschlußbelegung und das Schaltungskurzzeichen des Schaltkreises. Für jede Gatterfunktion des V 4011 D

gilt folgende Wahrheitstabelle:

Eingänge		Ausgänge
I_{n1}	I_{n2}	\bar{O}_n
L	L	H
L	H	H
H	L	H
H	H	L

Seine Gatterverzögerungszeiten sowie Anstiegs- und Abfallzeiten der Ausgangsimpulse bei $\bar{T}_a = 25^\circ\text{C}$ und $C_L = 50\text{ pF}$ sind:

$$\begin{aligned}
 t_{PLH}, t_{PHL} &\leq 150\text{ ns bei } U_{DD} = 5\text{ V} \\
 &\leq 75\text{ ns bei } U_{DD} = 10\text{ V} \\
 &\leq 60\text{ ns bei } U_{DD} = 15\text{ V} \\
 t_{TLH}, t_{THL} &\leq 200\text{ ns bei } U_{DD} = 5\text{ V} \\
 &\leq 100\text{ ns bei } U_{DD} = 10\text{ V} \\
 &\leq 80\text{ ns bei } U_{DD} = 15\text{ V}
 \end{aligned}$$

4.3.3. V 4012 D

Der V 4012 D ist ein 2fach-4 Eingangs-NAND-Gatter bei positiver Logik. Abb. 3 zeigt die Anschlußbelegung und das Schaltungskurzzeichen des Schaltkreises. Für jede Gatterfunktion des V 4012 D gilt folgende Wahrheitstabelle:

Eingänge				Ausgänge
I_{n1}	I_{n2}	I_{n3}	I_{n4}	\bar{O}_n
L	L	L	L	H
H	L	L	L	H
L	H	L	L	H
H	H	L	L	H
L	L	H	L	H
H	L	H	L	H
L	H	H	L	H
H	H	H	L	H
L	L	L	H	H
H	L	L	H	H
L	H	L	H	H
H	H	L	H	H
L	L	H	H	H
H	L	H	H	H
L	H	H	H	H
H	H	H	H	L

Seine Gatterverzögerungszeiten sowie Anstiegs- und Abfallzeiten der Ausgangsimpulse bei $T_a = 25\text{ }^{\circ}\text{C}$ und $C_L = 50\text{ pF}$ sind:

$$\begin{aligned}
 t_{PLH}, t_{PHL} &\leq 170\text{ ns bei } U_{DD} = 5\text{ V} \\
 &\leq 75\text{ ns bei } U_{DD} = 10\text{ V} \\
 &\leq 60\text{ ns bei } U_{DD} = 15\text{ V} \\
 t_{TLH}, t_{THL} &\leq 200\text{ ns bei } U_{DD} = 5\text{ V} \\
 &\leq 100\text{ ns bei } U_{DD} = 10\text{ V} \\
 &\leq 80\text{ ns bei } U_{DD} = 15\text{ V}
 \end{aligned}
 \quad (\text{siehe Abb. 7})$$

4.3.4. V 4023 D

Der V 4023 D ist ein 3fach-3 Eingangs-NAND-Gatter bei positiver Logik. Abb. 4 zeigt die Anschlußbelegung und das Schaltungskurzzeichen des Schaltkreises. Für jede Gatterfunktion des V 4023 D gilt folgende Wahrheitstabelle:

Eingänge			Ausgänge
I_{n1}	I_{n2}	I_{n3}	\bar{O}_n
L	L	L	H
H	L	L	H
L	H	L	H
H	H	L	H
L	L	H	H
H	L	H	H
L	H	H	H
H	H	H	L

Seine Gatterverzögerungszeiten sowie Anstiegs- und Abfallzeiten der Ausgangsimpulse bei $T_a = 25\text{ }^{\circ}\text{C}$ und $C_L = 50\text{ pF}$ sind:

$$\begin{aligned}
 t_{PLH}, t_{PHL} &\leq 170\text{ ns bei } U_{DD} = 5\text{ V} \\
 &\leq 75\text{ ns bei } U_{DD} = 10\text{ V} \\
 &\leq 60\text{ ns bei } U_{DD} = 15\text{ V} \\
 t_{TLH}, t_{THL} &\leq 200\text{ ns bei } U_{DD} = 5\text{ V} \\
 &\leq 100\text{ ns bei } U_{DD} = 10\text{ V} \\
 &\leq 80\text{ ns bei } U_{DD} = 15\text{ V}
 \end{aligned}
 \quad (\text{siehe Abb. 7})$$

4.3.5. V 4030 D

Der V 4030 D ist ein 4fach-2 Eingangs-Exklusiv-OR-Gatter bei positiver Logik. Abb. 5 zeigt die Anschlußbelegung und das Schaltungs-kurzzeichen des Schaltkreises. Für jede Gatterfunktion des V 4030 D gilt folgende Wahrheitstabelle:

Eingänge		Ausgänge
I_{n1}	I_{n2}	O_n
L	L	L
H	L	H
L	H	H
H	H	L

Seine Gatterverzögerungszeiten sowie Anstiegs- und Abfallzeiten der Ausgangsimpulse bei $T_a = 25^\circ \text{C}$ und $C_L = 50 \text{ pF}$ sind:

$$\begin{aligned}
 t_{PLH}, t_{PHL} &\leq 220 \text{ ns bei } U_{DD} = 5 \text{ V} \\
 &\leq 100 \text{ ns bei } U_{DD} = 10 \text{ V} \\
 &\leq 75 \text{ ns bei } U_{DD} = 15 \text{ V} \\
 t_{TLH}, t_{THL} &\leq 200 \text{ ns bei } U_{DD} = 5 \text{ V} \\
 &\leq 100 \text{ ns bei } U_{DD} = 10 \text{ V} \\
 &\leq 80 \text{ ns bei } U_{DD} = 15 \text{ V}
 \end{aligned}
 \quad (\text{siehe Abb. 7})$$

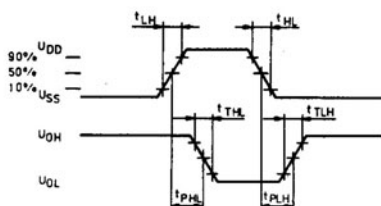


Abb. 7

5. Einsatzmöglichkeiten der Schaltkreise V 4001 D, V 4011 D, V 4012 D, V 4023 D und V 4030 D

5.1. Allgemeines

Die Gatterschaltkreise V 4001 D, V 4011 D, V 4012 D, V 4023 D und V 4030 D können zur Realisierung der in verschiedenartigsten Fällen erforderlichen Verknüpfungen von Logiksignalen in Schaltungskonzeptionen, die mit CMOS-Schaltkreisen der Baureihe V 4000 D oder verwandten Baureihen aufgebaut werden sollen, eingesetzt werden. Diese Verknüpfungen sind problemlos realisierbar auch bei großer ausgangsseitiger Auffächerung, wobei die Grenzen der Auffächerung durch die Forderungen an die Geschwindigkeit der Datenverarbeitung in der Schaltungskonzeption bestimmt wird. Mit gewissen Einschränkungen sind die genannten Gatterschaltkreise auch in Oszillatorschaltungen und Verzögerungsschaltungen einsetzbar, bedingt durch die im folgenden beschriebenen Eigenschaften:

- Alle 5 Gatterschaltkreise besitzen, bedingt durch die große Zahl von Transistorstufen, eine hohe innere Verstärkung (ca. 60 dB). Diese hohe Verstärkung kann insbesondere bei großen Anstiegs- und Abfallzeiten der Eingangssignale zu Schwingungen auf den Flanken der Ausgangssignale und damit zu einer unsicheren Arbeitsweise der nachfolgenden Stufen führen. Die Schwingungen resultieren aus der hohen Verstärkung der auf den Eingangssignalen oder auf der Betriebsspannung vorhandenen Störspannungen (wie z. B. Brummspannungen).
- Im Bereich der Übergangszone der Übertragungskurve treten bei gepufferten Endstufen, wie sie die 5 Gatterschaltkreise besitzen, kurzzeitig erhebliche Stromspitzen (einige 10 mA) auf der T_{DD} -Leitung auf, die bei großen Anstiegs- und Abfallzeiten der Eingangssignale zur Überlastung des Schaltkreises führen können.
- Aus beiden Gründen ist die Anstiegs- und Abfallzeit der Eingangssignale für alle 5 Gatterschaltkreise auf $t_{LH} = t_{HL} \leq 15 \mu s$ festgelegt worden.
- Bedingt durch die große Zahl der Transistorstufen der 5 Gatterschaltkreise tritt eine erhebliche Abhängigkeit der Phasenverschiebung von der Frequenz auf.

Aus den genannten Gründen ist bei der Verarbeitung von Signalen mit Anstiegs- und Abfallzeiten größer $15 \mu s$ der Einsatz von Schmitt-Trigger-Schaltkreisen, z. B. des V 4093 D, zu empfehlen. Bei der Realisierung von Quarz-Oszillatorschaltungen sollte auf den Einsatz des V 4007 D orientiert werden.

5.2. Astabiler Multivibrator

Abb. 8 zeigt einen astabilen Multivibrator, der mit Gatterschaltkreisen realisiert werden kann. In seinem Aufbau sind lediglich 2 Gatterfunktionen, 2 Widerstände und 1 Kondensator erforderlich.

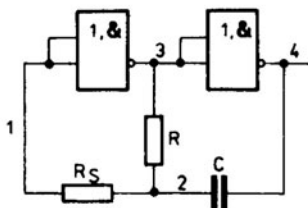


Abb. 8

Der Widerstand R_S dient zur Begrenzung des über die Eingangsschutzdioden fließenden Stromes. Mit wachsender Größe von R_S sinkt der Einfluß der Betriebsspannung U_{DD} auf die Periodendauer des Multivibrators. Praktisch ist der Einfluß zu vernachlässigen, wenn der Widerstand $R_S \approx 10 \cdot R$ gewählt wird. Andererseits darf R_S nicht zu groß gewählt werden, da mit wachsender Größe von R_S eine zusätzliche Phasenverschiebung und Zeitkonstante Einfluß auf die Periodendauer gewinnt. Praktisch sollte das Verhältnis der beiden Widerstände zwischen

$$2 < \frac{R_S}{R} < 10$$

liegen.

Die Periodendauer des Multivibrators kann aus der Gleichung

$$T = -R \cdot C \cdot \ln \frac{U_T (U_{DD} - U_T)}{(U_{DD} + U_D)^2}$$

$$= -\frac{R_S}{R_S + R} \cdot R \cdot C \cdot \ln \frac{R_S (U_{DD} + U_D)}{R_S (U_{DD} + U_T) + R (U_T - U_D)}$$

$$= -\frac{R_S}{R_S + R} \cdot R \cdot C \cdot \ln \frac{R_S (U_{DD} + U_D)}{R_S 2 (U_{DD} - U_T) + R (U_{DD} - U_T - U_D)}$$

berechnet werden, wobei U_D die Flußspannung der Schutzdioden (praktisch $\approx 0,6$ V) und U_T die Spannung ist, die die Lage der Übergangszone der Übertragungskurve kennzeichnet (praktisch $\approx \frac{1}{2} U_{DD}$).

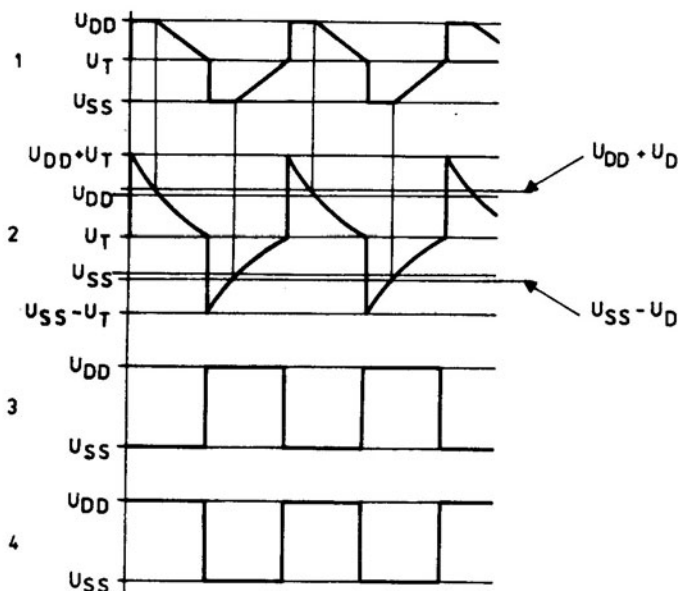


Abb. 9

In Abb. 9 ist der zeitliche Verlauf der Signale an verschiedenen Punkten des Multivibrators dargestellt. Ein astabiler Multivibrator mit veränderlichem Tastverhältnis kann entsprechend Abb. 10 realisiert werden. Abb. 11 zeigt den Verlauf des Ausgangssignals dieses Multivibrators.

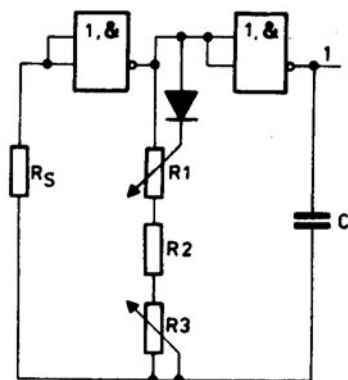


Abb. 10

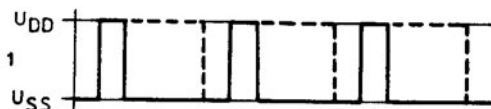


Abb. 11

5.3. Monostabiler Multivibrator

Abb. 12 zeigt die Schaltung eines monostabilen Multivibrators. Der Start des Multivibrators erfolgt über die L-H-Flanke des Startimpulses am Eingang 1. In Abb. 13 ist der Zeitverlauf der Signale dieses Multivibrators dargestellt. R_S dient wiederum zur Begrenzung des Eingangsstromes des 2. Gatters.

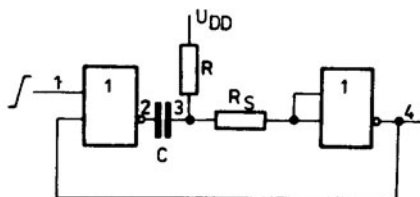


Abb. 12

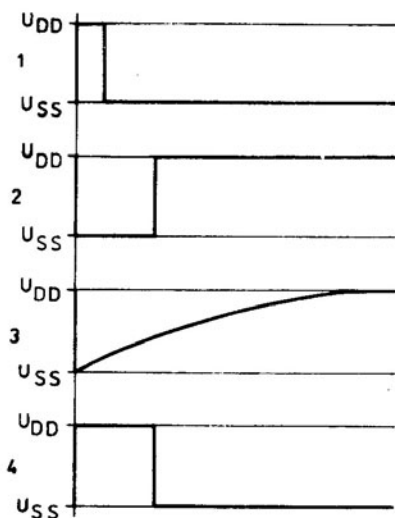


Abb. 13

5.4. Frequenzverdoppler-Schaltung

Abb. 14 zeigt die Schaltung für einen Frequenzverdoppler, Abb. 15 den dazugehörigen Verlauf der Signale an verschiedenen Schaltungspunkten. Die Widerstände R_{S1} und R_{S2} dienen wiederum zur Eingangsstrombegrenzung.

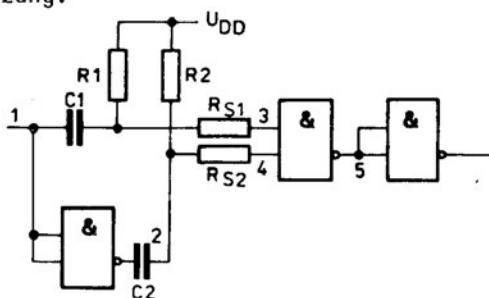


Abb. 14

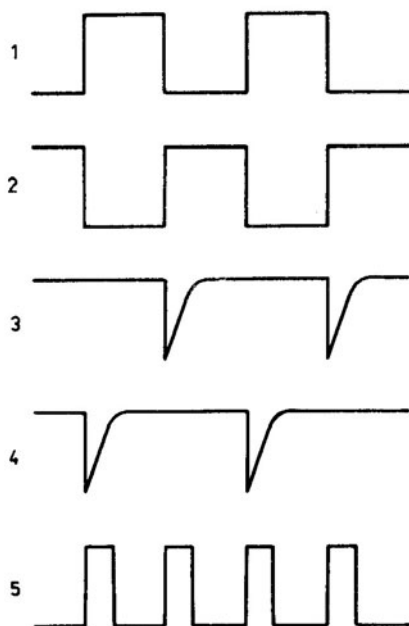


Abb. 15

5.5. 4 aus 2-Dekoder

Abb. 16 zeigt einen 4 aus 2-Dekoder, realisiert mit $1 \frac{1}{2}$ Schaltkreisen V 4001 D. Für die Schaltung gilt folgende Wahrheitstabelle:

I0	I1	00	01	02	03
L	L	H	L	L	L
H	L	L	H	L	L
L	H	L	L	H	L
H	H	L	L	L	H

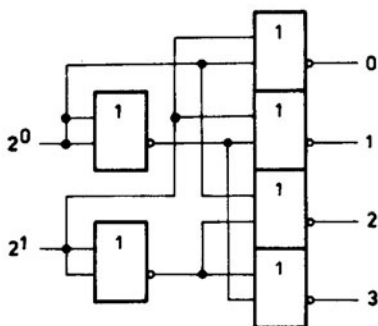


Abb. 16

5.6. 4fach-Multiplexer

Abb. 17 zeigt einen Schaltungsvorschlag für die Realisierung eines 4fach-Multiplexers. Die Schaltung erlaubt die kontinuierliche Abfrage 4 verschiedener Informationsquellen mit 4 bit Wortlänge, beispielsweise Ausgänge eines 4stelligen Zählers zwecks Multiplexanzeige. Die Geschwindigkeit der Abfrage erfolgt in Abhängigkeit von der am Takteingang des V 4015 D anliegenden Taktfrequenz.

(Abb. 17 siehe Seite 19)

5.7. LCD-Ansteuerung

In Abb. 18 ist die Möglichkeit der Ansteuerung eines LCD mit den CMOS-Schaltkreisen V 4051 D und V 4030 D angedeutet. Über die Schaltkreise V 4030 D wird durch deren Ansteuerung mit etwa 60 Hz die zum Betrieb des LCD erforderliche Wechselspannungsansteuerung erreicht.

(Abb. 18 siehe Seite 20)

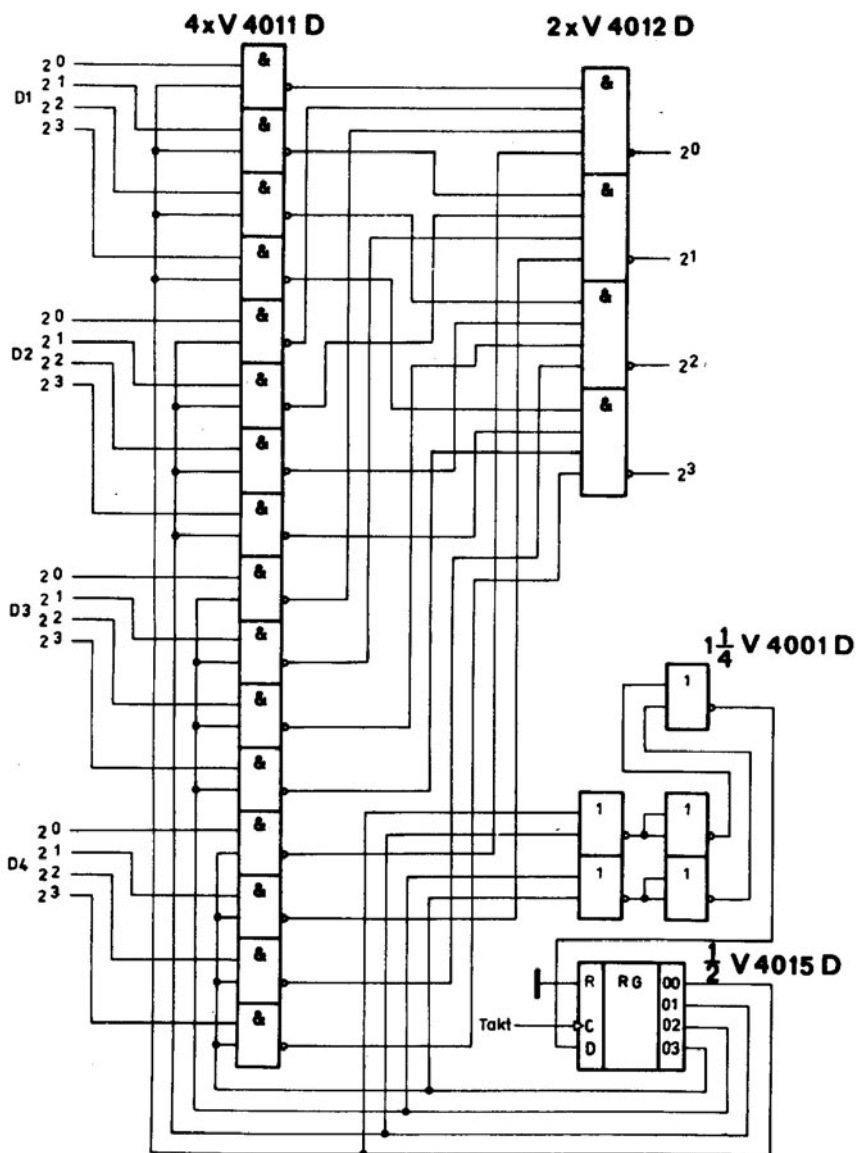


Abb. 17

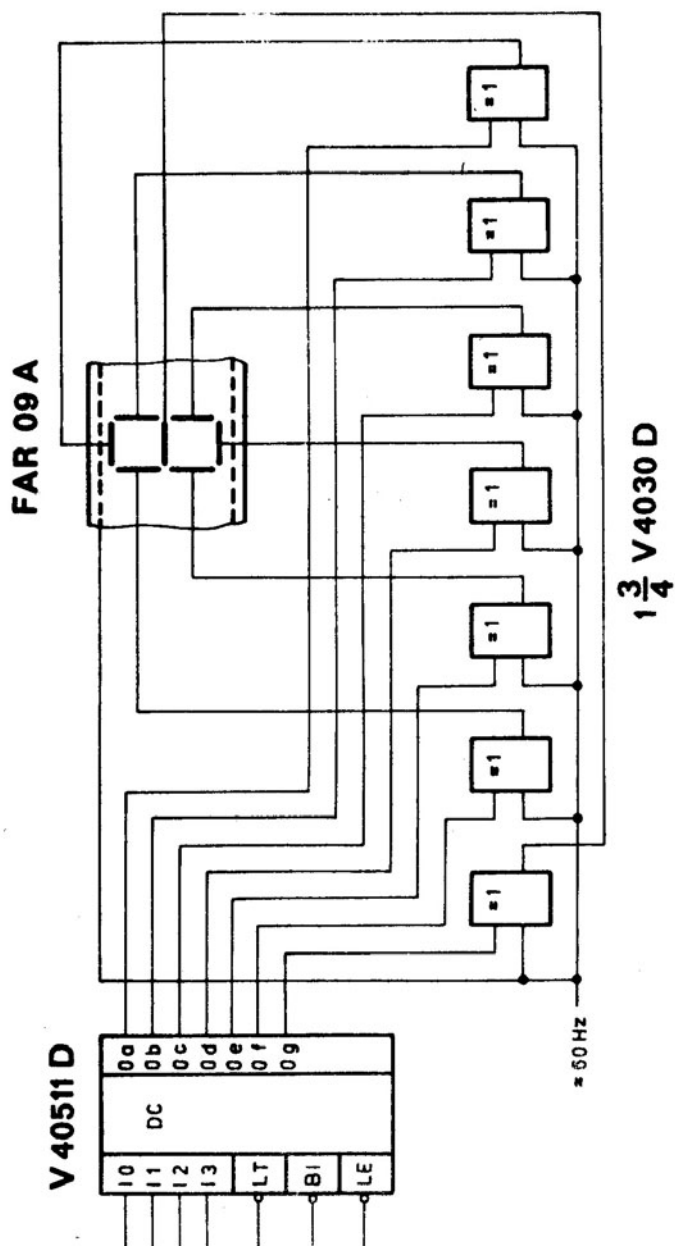


Abb. 18

6. Hinweise auf Standards

- TGL 38 605 Integrierte Halbleiterschaltkreise
Unipolare Logikschaltkreise
V 4001 D, V 4011 D, V 4012 D, V 4023 D, V 4030 D
Technische Bedingungen
- TGL 24 951 Integrierte Halbleiterschaltkreise /
Allgemeine technische Bedingungen
- TGL 26 713 Integrierte Halbleiterschaltkreise /
Bauformen für monolithische integrierte Schalt-
kreise
- TGL 38 015 Bauelemente der Elektronik /
Bezeichnungssystem für Halbleiterbauelemente und
integrierte Halbleiterschaltkreise
- TGL 29 268 Integrierte Halbleiterschaltkreise /
Kurzzeichen für integrierte Halbleiterschalt-
kreise

7. Vergleichsliste

Nr.	MME	CEMI	TESLA	UdSSR	Ei	RCA	MOT
1	V 4001 D	MCY 64001 N MHF 4001		K 561 LE 5	CD 4001 BE	CD 4001 BE	MC 14001 BCP
2	V 4011 D	MCY 64011 N MHF 4011		K 561 LA 7	CD 4011 BE	CD 4011 BE	MC 14011 BCP
3	V 4012 D	MCY 64012 N MHF 4012		K 561 LA 8	CD 4012 BE	CD 4012 BE	MC 14012 BCP
4	V 4023 D	MCY 64023 N -		K 561 LA 9	CD 4023 BE	CD 4023 BE	MC 14023 BCP
5	V 4030 D	MCY 64030 N MHF 4030		K 561 LP 2	-	CD 4030 BE	-

Nr.	MME	NS	VALVO	SGS-ATES	TOSHIBA	SSS	Fairchild
1	V 4001 D	CD 4001	BCN HEF 4001 BP	HCF 4001 BE TC 4001 BP	SCL 4001 BE	4001 BPC	
2	V 4011 D	CD 4011	BCN HEF 4011 BP	HCF 4011 BE TC 4011 BP	SCL 4011 BE	4011 BPC	
3	V 4012 D	CD 4012	BCN HEF 4012 BP	HCF 4012 BE TC 4012 BP	SCL 4012 BE	4012 BPC	
4	V 4023 D	CD 4023	BCN HEF 4023 BP	HCF 4023 BE TC 4023 BP	SCL 4023 BE	4023 BPC	
5	V 4030 D	CD 4030	BCN HEF 4030 BP	HCF 4030 BE TC 4030 BP	SCL 4030 BE	4030 BPC	

Anmerkungen: Die dynamischen Parameter der CMOS-Logikbaureihen sind international nicht standardisiert, weshalb je nach Hersteller zum Teil erhebliche Abweichungen bestehen. Ferner gibt es je nach Hersteller Abweichungen im Einsatztemperaturbereich und zum Teil auch in den Grenzwerten sowie in den statischen Parametern der Baureihen, die beim Austausch ebenfalls zu beachten sind.