

PMLK 动手实验

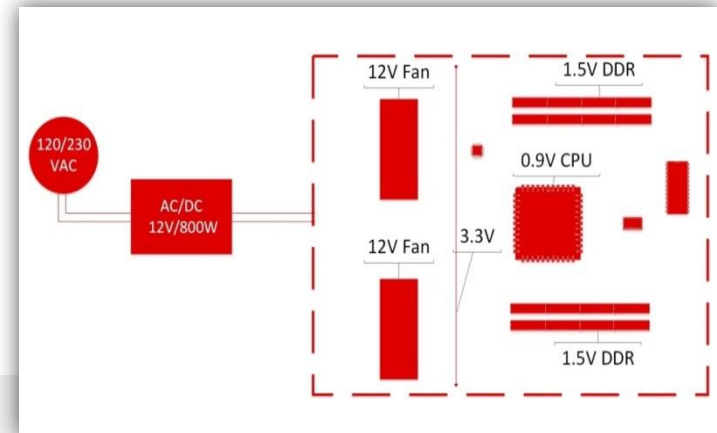
TI 大学计划
2016.4

Agenda

- **电源基础知识**
- **实验一：PMLK LDO 实验**
- **实验二：PMLK Buck（降压）实验**

电源 基础知识

电源的基本结构



Power Sources (in homes and businesses)

- AC Outlet
- Battery
- Wall Adapter
- Lab Supply
- Generators
- PC USB Port

Power Conversion

- AC/DC Converter
- DC/DC Converter
- Wall Adapter

Load

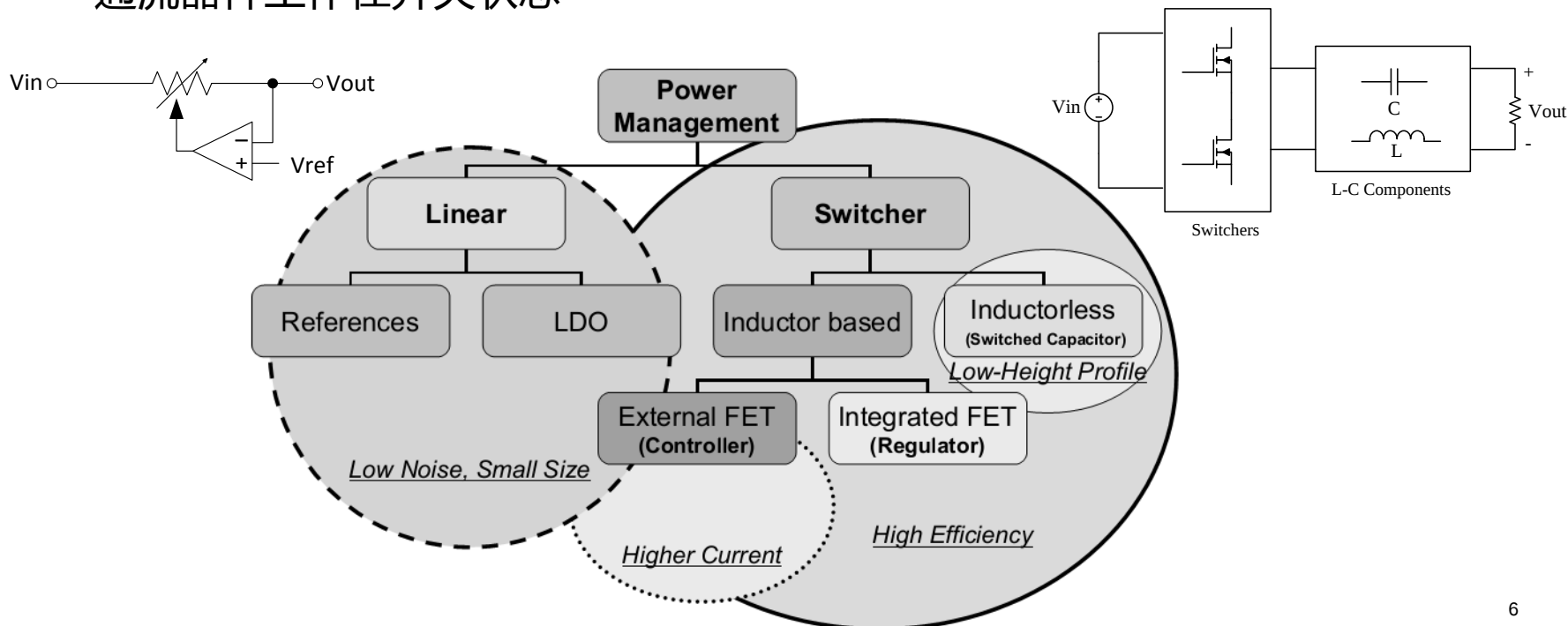
- Micros
- FPGA
- DSP
- Sensors
- Displays
- Motors
- Speakers
- Analog Circuitry
- ETC

电源转换器

- DC-DC 转换
 - 线性稳压器(Linear Regulator)
 - 降压转换器(Buck Converter)
 - 升压转换器(Boost Converter)
 - 升/降压转换器(Buck/Boost Converter)
- AC-DC 转换
 - 反激变换器(Flyback Converter)
 - 桥式变换器(Half-bridge/Full-bridge Converter)
- DC -AC 转换
 - 逆变器(Inverter)
- AC-AC 转换
 - 变压器(Transformers)

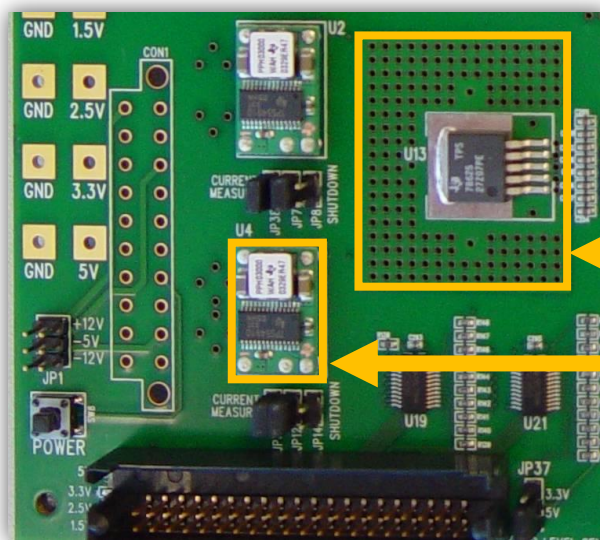
电源转换器类型

- 线性电源
 - 能量的传输是连续的
 - 通流器件（负责调节能量传输的主要器件）工作在线性状态
- 开关电源
 - 能量的传输是非连续的
 - 通流器件工作在开关状态



线性电源 VS 开关电源

	线性电源	开关电源
效率	低	高
纹波	很小	大
EMI 辐射	小	大
体积	大	小
成本	较低	较高



2.5W LDO +
PCB散热孔

6W 开关电源

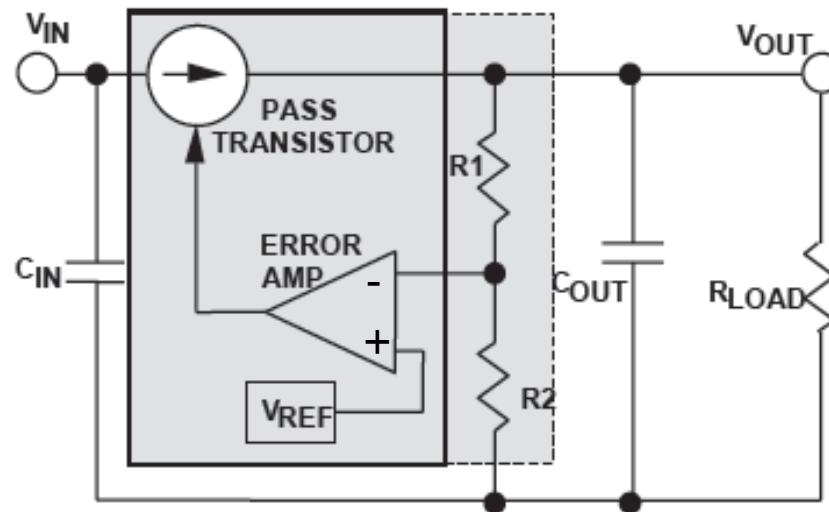
电源的性能指标

- 输入/输出指标：输出电压、输出电流、输入电压范围
- 效率
- 稳态性能：稳压范围，精度
- 暂态响应：响应速度，稳定性
- 体积，成本，.....

LDO 基础知识

什么是线性稳压器 (Linear Regulator)

- 线性稳压器通过一个通流器件（通常为晶体管或MOSFET）承受不需要的电压，从而使输入电压保持恒定。
- 通流器件的特性类似于一个可调电阻。



线性稳压器的优缺点

优点

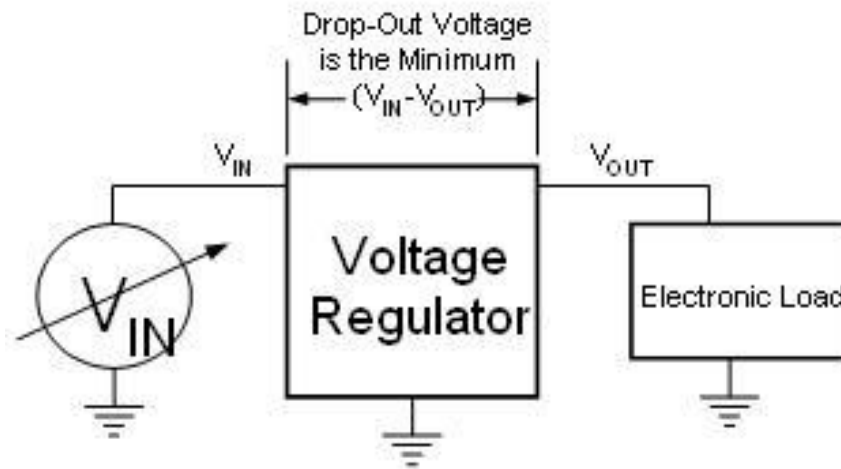
- 低输出纹波，低噪声，EMI辐射小
- 成本低（在小功率时）
- 结构简单，只需少数几个外围元件，容易调试和设计
- 暂态响应快
- 短路保护容易设计

缺点

- 效率低，能量以热能的形式消耗，当 V_{in} 和 V_{out} 相差较大时尤为突出
- 散热要求高，功率越大，或 V_{in} 和 V_{out} 相差越大，线性稳压器产生的热损耗越大
- 只能降压

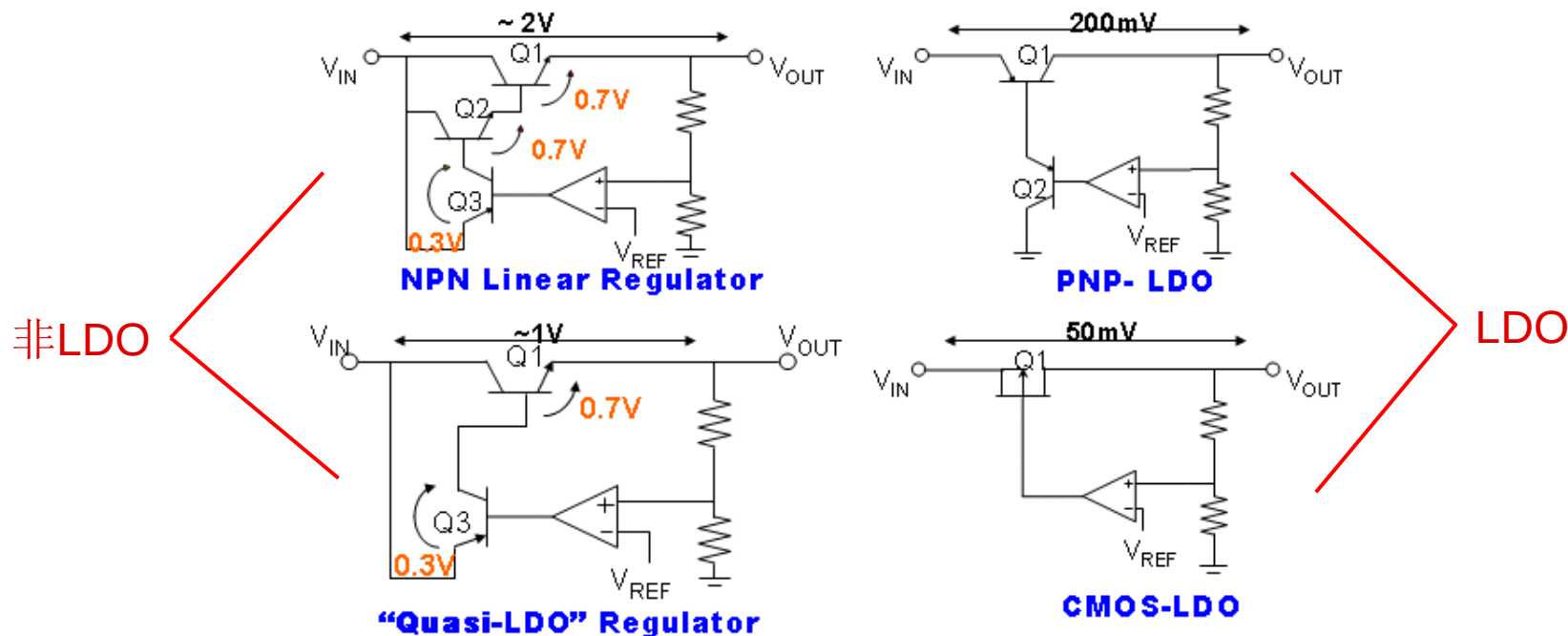
线性稳压器的最小压差 (dropout voltage)

- 线性稳压器为了维持正常工作， V_{in} 和 V_{out} 之间必须有一个差值，此差值的最小值称为线性稳压器的最小压差 (dropout voltage)



线性稳压器的类型

- 线性稳压器的通流器件可以是晶体管或者MOSFET，不同的通流器件有不同的最小压差特性。
 - NPN型：最小压差较大，一般在2V以上。如7805，LM317。
 - “准LDO”型：最小压差比NPN型小，但仍在1V以上。如LM1117。
 - PNP型：最小压差较小，但对输出电容ESR有要求。如TPS7A4901。
 - MOSFET型：最小压差很小，PMOS型对输出电容ESR有要求。如TPS7A8300。
- 最小压差很小的线性稳压器称为LDO(low drop-out linear regulator)



线性稳压器的其他关键性能指标

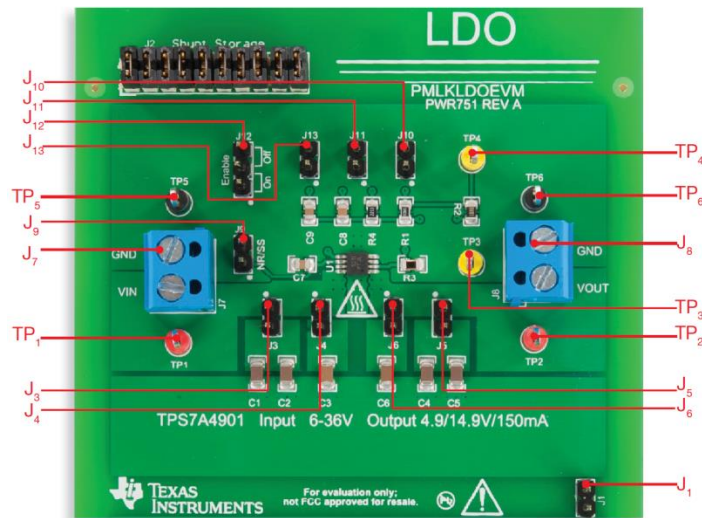
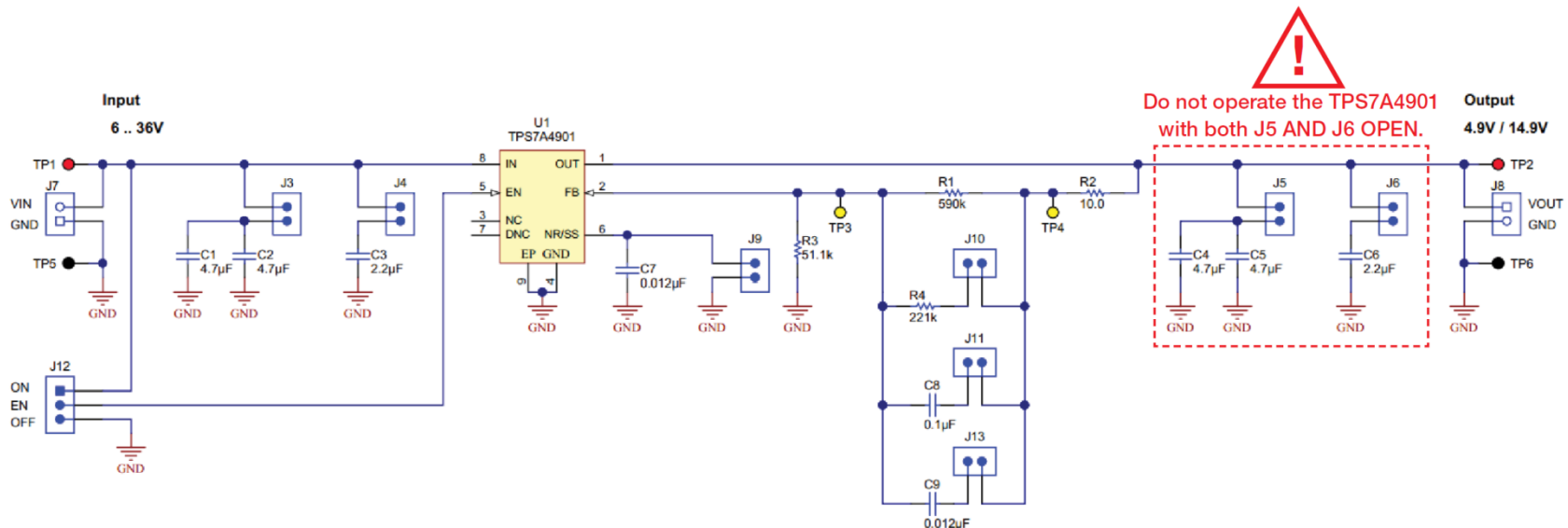
- 静态电流(Quiescent current)：空载时线性稳压器消耗的电流。
 - 静态电流是考察线性稳压器是否低功耗的重要指标，在电池供电的应用中尤为关键。
- 电源抑制比(Power supply rejection ratio, 简称PSRR)：输出电压纹波和输入电压纹波的比值。
 - PSRR是考察线性稳压器抗噪性能的关键指标，在对噪声要求较高的应用如音频，RF和无线中需要重点关注。
- 宽带噪声(Broadband noise)：规定频率范围的噪声总和。
 - 对于噪声要求较高的应用，如PLL, RF和无线等，需要重点关注。

PMLK LDO 实验板介绍



- PMLK LDO 实验板包括2个LDO，分别是PNP型的TPS7A4901和NMOS型的TPS7A8300。
- PMLK LDO 实验板包括以下实验：
 - 实验1 输入输出条件对最小压差的影响(TPS7A4901)
 - 实验2 输入输出条件对效率的影响
 - 实验3 输入输出条件和输出电容对稳定性和暂态响应的影响
 - 实验4 电容对PSRR的影响
 - 实验5 输入输出条件对最小压差的影响(TPS7A8300)
 - 实验6 输出电容对负载暂态响应的影响

TPS7A4901 PNP型LDO



Connectors

- J₇ - input voltage screw drive connector
- J₈ - output voltage screw drive connector

Jumpers

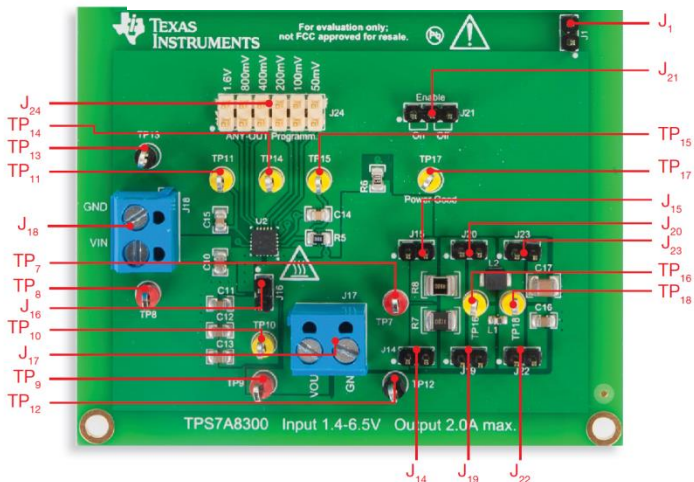
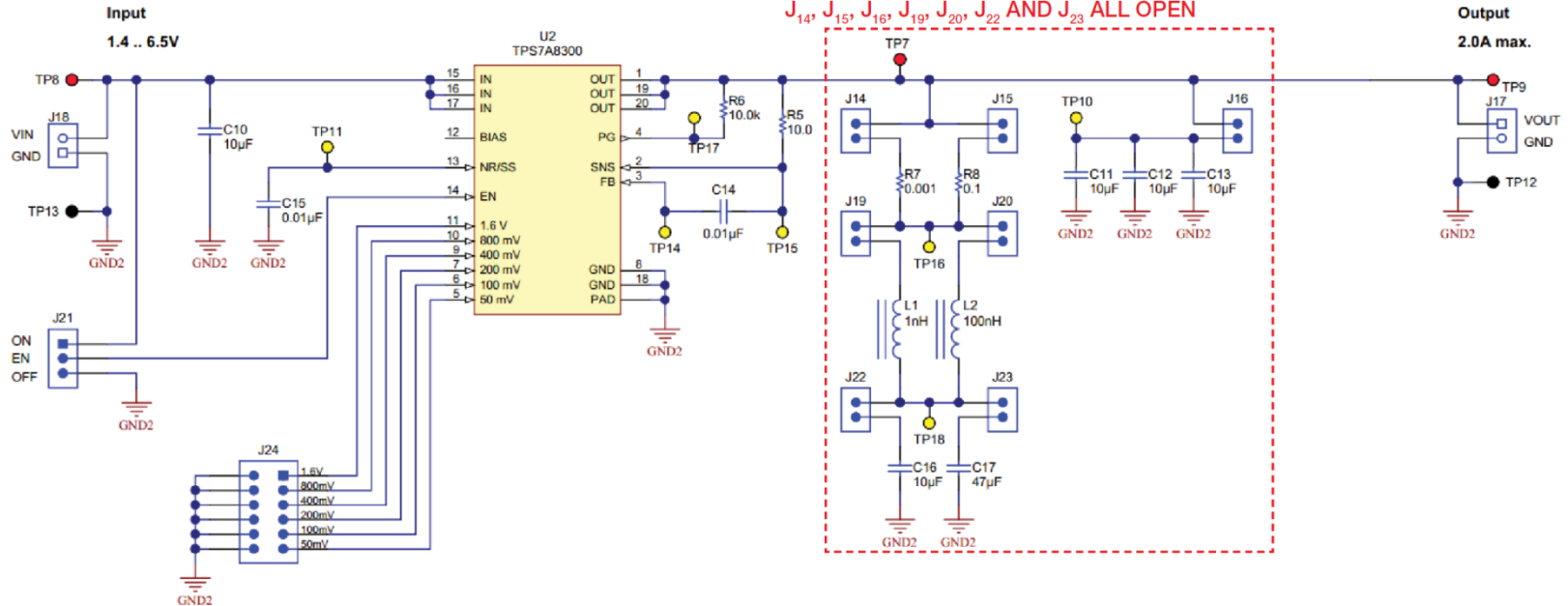
- J₁ - connects grounds of TPS7A4901 and TPS7A8300 board sections
- J₃ - connects C₁ (4.7µF) and C₂ (4.7µF) input capacitors
- J₄ - connects C₃ (2.2µF) input capacitor
- J₅ - connects C₄ (4.7µF) and C₅ (4.7µF) output capacitors
- J₆ - connects C₆ (2.2µF) output capacitor
- J₉ - connects Noise Reduction/Soft Start pin directly to ground and shorts across C₇ (12nF) noise reduction capacitor
- J₁₀ - connects R₄ (221kΩ) resistor for 5V output voltage operation
- J₁₁ - connects C₈ (100nF) phase lead capacitor
- J₁₂ - enables LDO operation when top pin and center pin are shorted (ON), while it disables the LDO operation when center pin and bottom pin are shorted (OFF)
- J₁₃ - connects C₉ (12nF) phase lead capacitor

TPS7A8300 NMOS型LDO



DO NOT operate the TPS7A8300 LDO regulator with

J₁₄, J₁₅, J₁₆, J₁₉, J₂₀, J₂₂ AND J₂₃ ALL OPEN



Connectors

J₁₈ - input voltage screwdriver connector

J₁₇ - output voltage screwdriver connector

J₂₂ - connects the output capacitor C₁₆ (10μF)

J₂₃ - connects the output capacitor C₁₇ (47μF)

J₂₄ - connects the internal resistors of TPS7A8300 to adjust the output voltage

J₁ - connects grounds of the TPS7A4901 and the TPS7A8300 board sections

Jumpers

J₁₄ - connects the resistor R₇ (1mΩ) [emulated ESR]

J₁₅ - connects the resistor R₈ (100mΩ) [emulated ESR]

J₁₆ - connects the C₁₁ - C₁₃ (3x10μF) output capacitors

J₁₉ - connects the inductor L₁ (1nH, 15mΩ) [emulated ESL]

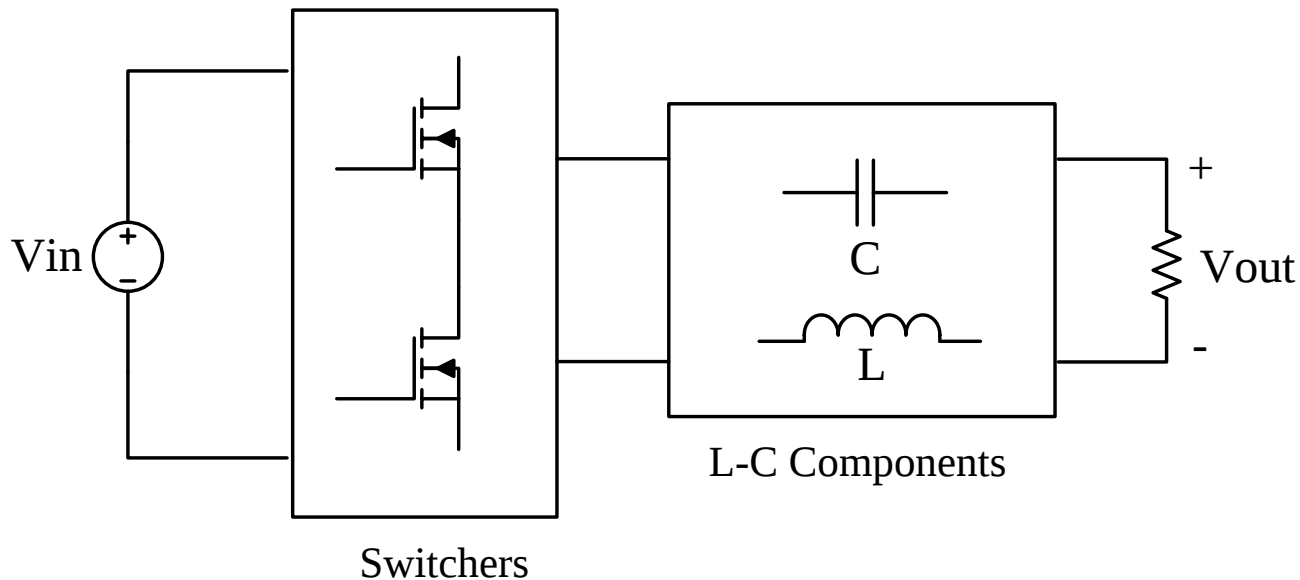
J₂₀ - connects the inductor L₂ (100nH, 20mΩ) [emulated ESL]

J₂₁ - enables LDO operation when ON pin and EN pin are shorted, while it disables the LDO operation when EN pin and OFF pin are shorted

开关电源 基础知识

什么是开关电源

- 开关电源通过控制开关器件的导通和关断来传输能量。
- 与线性稳压器相比，开关电源的效率更高，并且输出电压可以高于输入电压。



开关电源的优缺点

优点

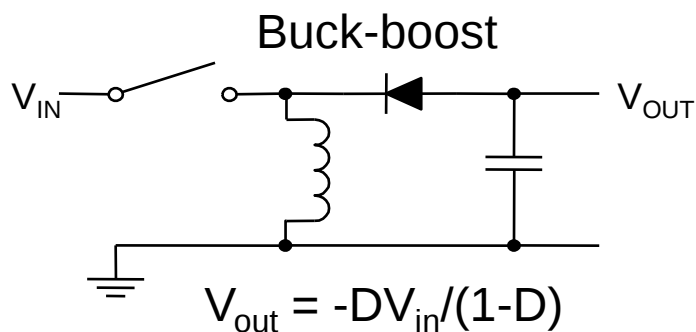
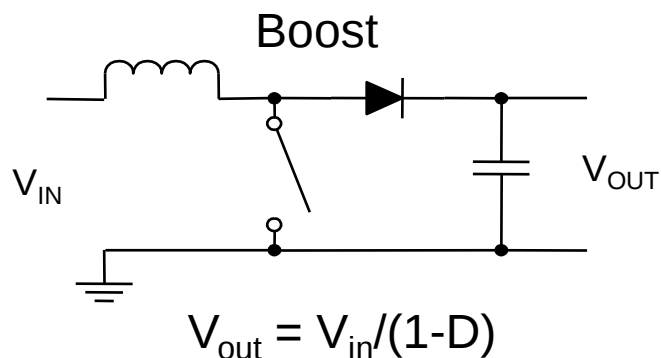
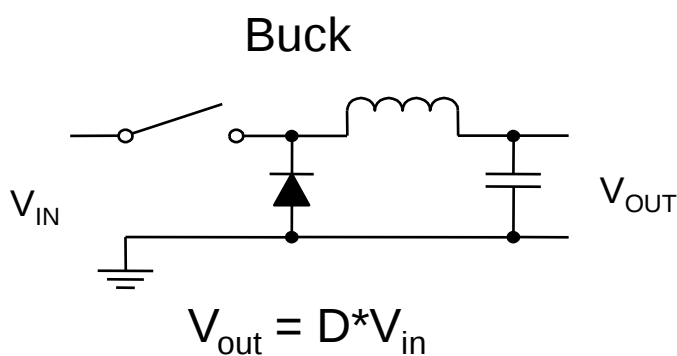
- 效率高
- 无需笨重的散热器
- 功率密度大
- 输入电压范围宽
- 输入电压可以高于或低于输出电压
- 可提供隔离
- 使用变压器可以产生多组输出

缺点

- 输出纹波和噪声比线性稳压器大
- 暂态响应相对较慢
- 电路比线性稳压器复杂，外围元件多，设计复杂度高

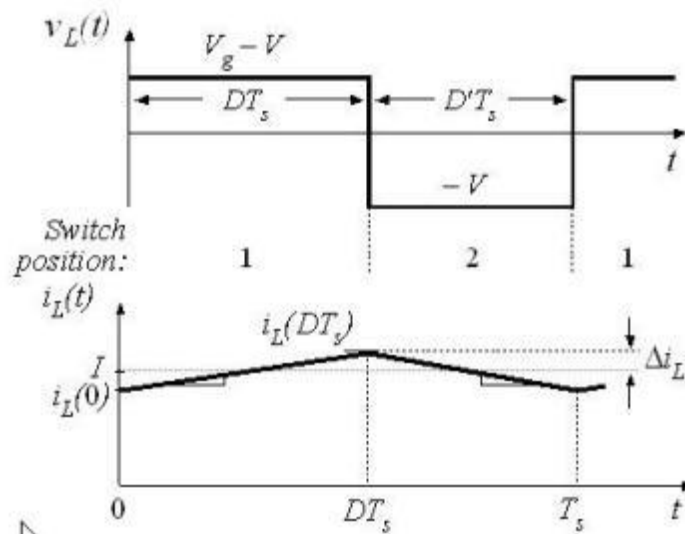
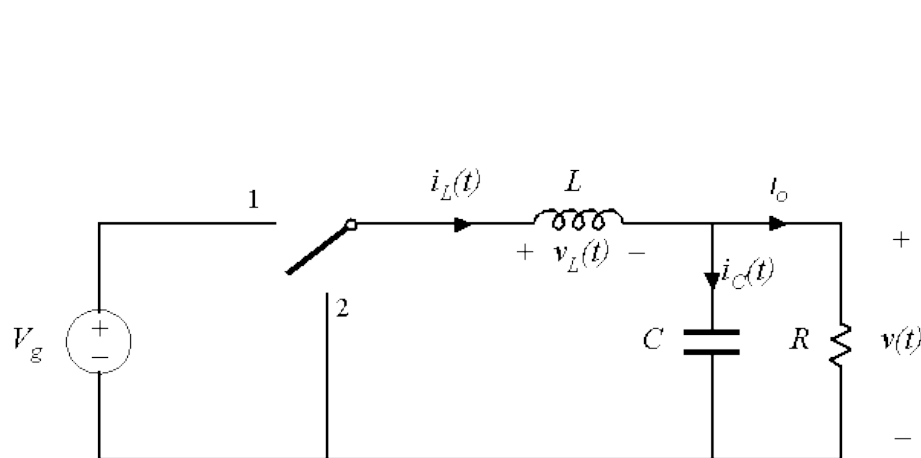
开关电源的基本拓扑

- 三种开关电源的基本拓扑：
- 降压(Buck)，升压(Boost)，升降压(Buck-Boost)

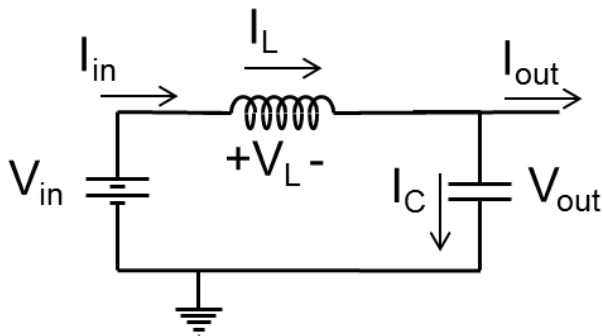


BUCK 电路工作原理

- 开关器件周期性的导通和关断。
- 当开关器件导通时，电感两端的电压等于输入电压减去输出电压，电感充电。
- 当开关器件关断时，电感放电，释放能量给负载。
- 输出电容将电流的交流分量滤除，流入负载的电流为恒定直流。



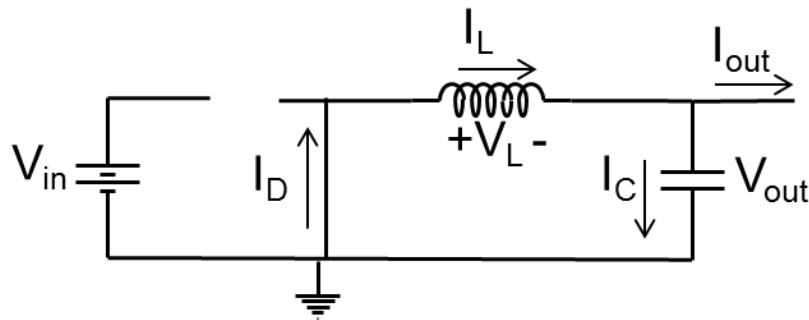
BUCK 电路工作原理



一个周期内开关器件导通时间为 DT ，此时

$$\frac{di_L}{dt} = \frac{v_L}{L} = \frac{V_{in} - V_{out}}{L}, 0 \leq t \leq DT$$

电感充电



开关器件关断时间为 $(1-D)T$ ，此时

$$\frac{di_L}{dt} = \frac{v_L}{L} = \frac{-V_{out}}{L}, DT \leq t \leq T$$

电感放电

稳态时一个周期内流入电感和流出电感的电流平均值为0

$$\frac{(V_{in} - V_{out})DT + (-V_{out})(1 - D)T}{T} = 0$$

因此

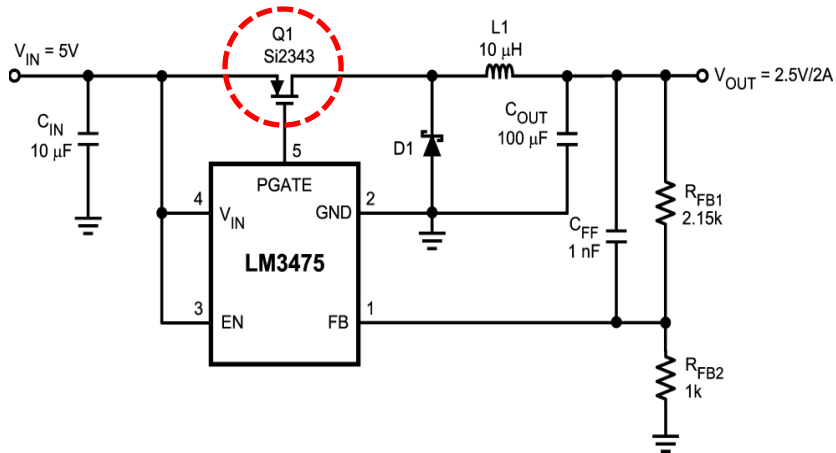
$$V_{in}D - V_{out}D - V_{out} + V_{out}D = 0$$

将上式简化可得

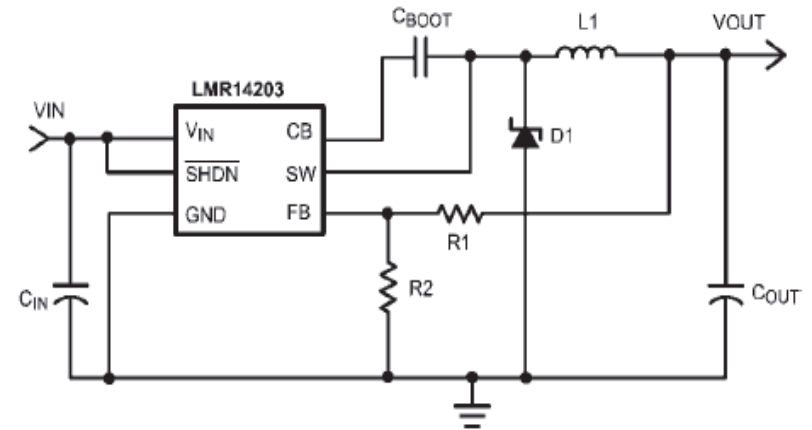
$$V_{out} = V_{in}D$$

控制器(controller)和转换器(regulator)

Controller



Regulator



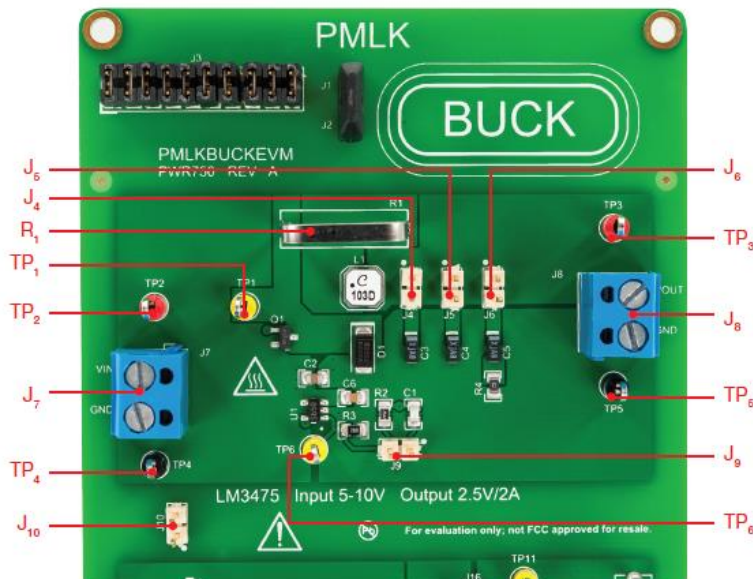
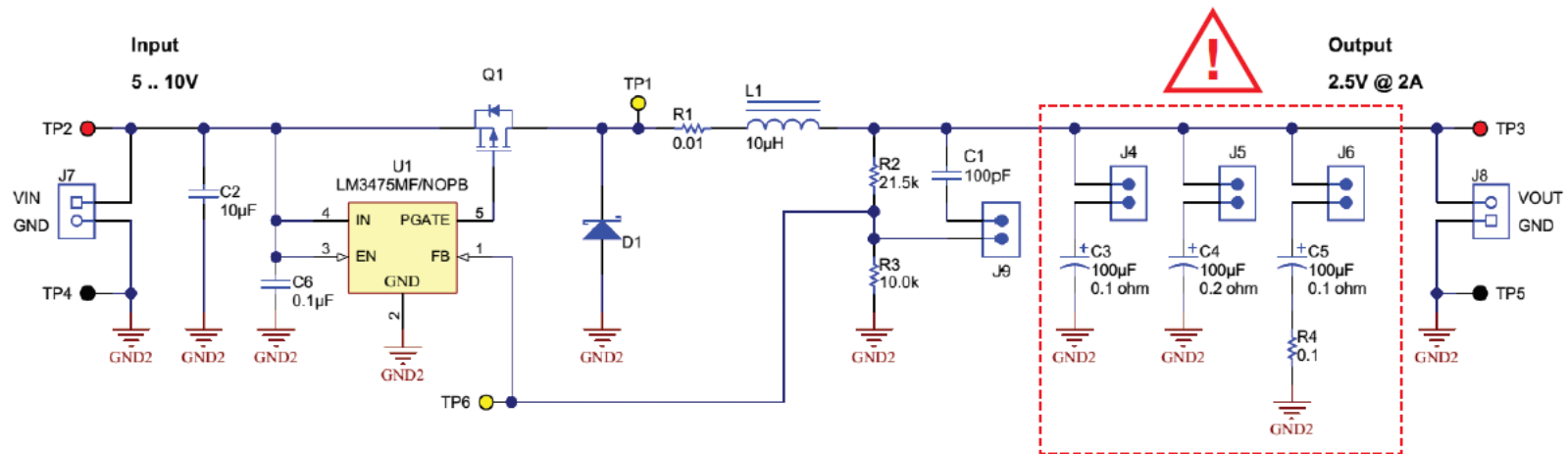
- 控制器：开关元件外置，功率不受芯片限制。
- 转换器：芯片内置开关元件，外围元件少，电路面积小，但功率受芯片体积和散热限制。

PMLK BUCK 实验板介绍



- PMLK BUCK 实验板包括2个降压芯片，分别是降压控制器TPS54160和降压转换器LM3475。
- PMLK BUCK 实验板包括以下实验：
 - 实验1 运行条件对效率的影响
 - 实验2 无源器件和开关频率对电流和电压纹波的影响
 - 实验3 穿越频率和无源器件对暂态响应的影响
 - 实验4 电感饱和对电流和电压纹波的影响
 - 实验5 电感特性对电流限制功能的影响
 - 实验6 滞环型控制器的开关频率、纹波、偏置和输入抗噪声能力

滞环控制型降压控制器LM3475



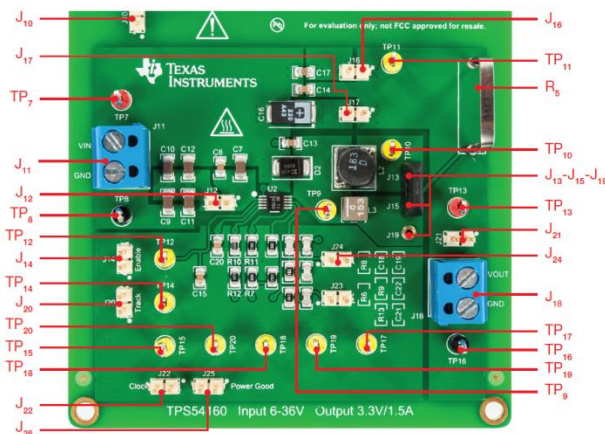
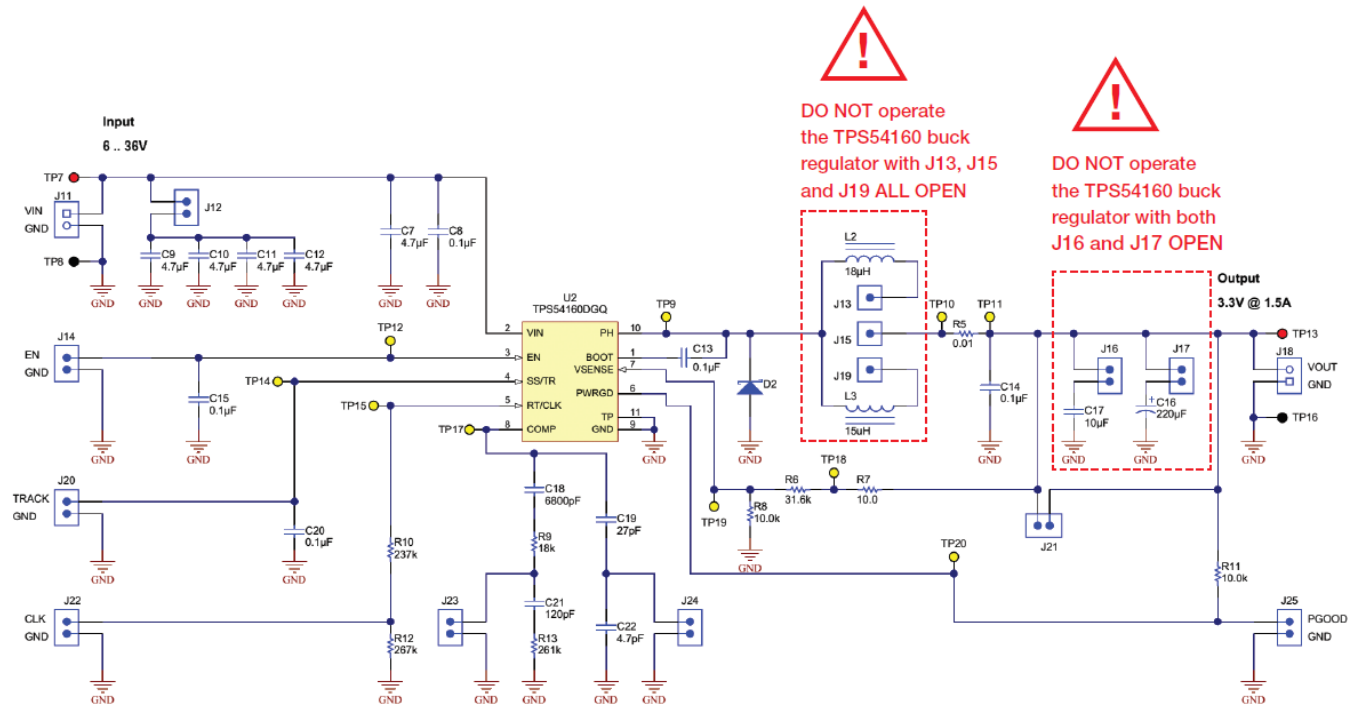
Connectors

- J₇ - input voltage screw drive connector
- J₈ - output voltage screw drive connector

Jumpers

- J₄ - connects C₃ (100μF,100mΩ) output capacitor
- J₅ - connects C₄ (100μF,200mΩ) output capacitor
- J₆ - connects C₅ (100μF,100mΩ) output capacitor in series with R₄ (100mΩ) resistor.
- J₉ - connects C₁ (100pF) switching frequency speed-up capacitor
- J₁₀ - connects grounds of LM3475 and TPS54160 board sections

电流控制型降压转换器TPS54160



Jumpers

- J₁₀ - connects grounds of TPS54160 and LM3475 board sections
- J₁₂ - connects C₉-C₁₂ (4x4.7μF) input capacitors
- J₁₄ - connects to external enable signal
- J₁₆ - connects C₁₇ (10μF) output capacitor
- J₁₇ - connects C₁₆ (220μF) output capacitor
- J₂₀ - connects to external soft-start signal
- J₂₁ - connects the output voltage to the voltage sensor R₆-R₈ through a lower impedance trace

- J₂₂ - switching frequency setup:
shorted → $f_s = 500\text{kHz}$, open → $f_s = 250\text{kHz}$
- J₂₃ - by-passes the C₂₁ and R₁₃ parts and modifies the error amplifier gain
- J₂₄ - by-passes the C₂₂ part and modifies the error amplifier gain
- J₂₅ - power good signal

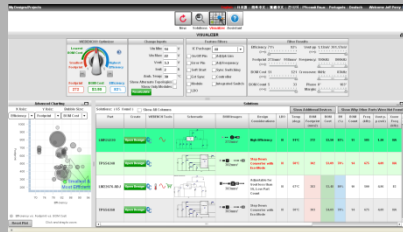
用WEBENCH®仿真PMLK

WEBENCH® Design Center

End To End Selection, Design, Prototyping

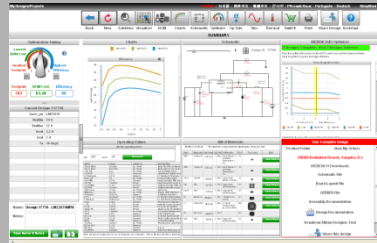
1. Select a Part

Enter Specifications



Select Part

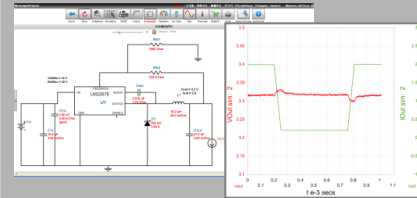
2. Create a Design



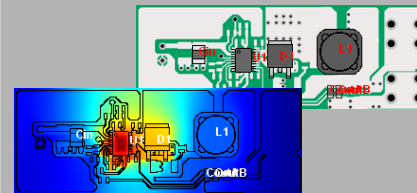
Visualize Your Design

Optimize Your Design for Efficiency, Footprint and BOM

3. Analyze a Design



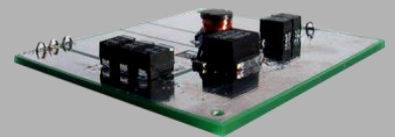
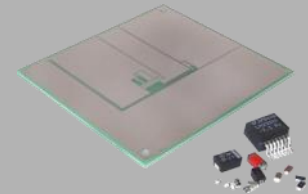
Generate Schematic
Electrical Analysis
Simulation



Generate Board Layout
Thermal Analysis

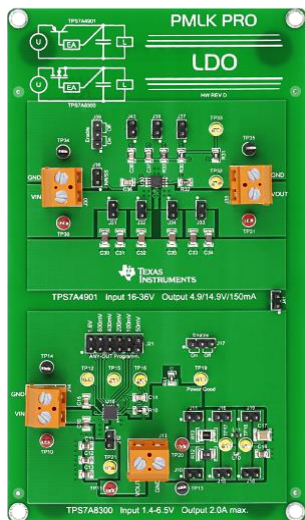
4. Build It!

Schematic Export to
CAD tools
Request Prototype Kit

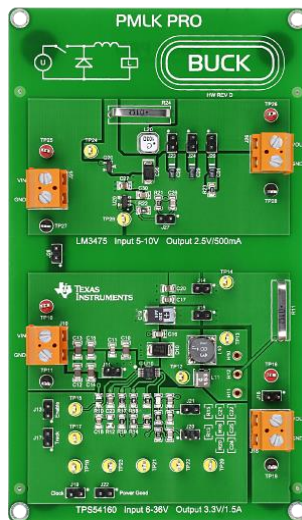


Prototype

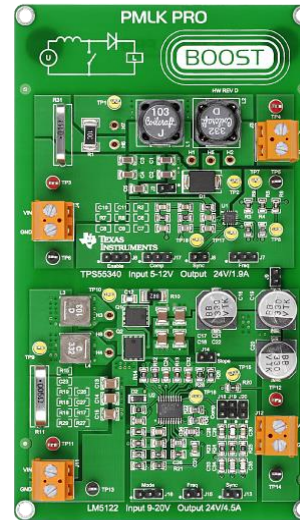
PMLK所选芯片支持WEBENCH仿真



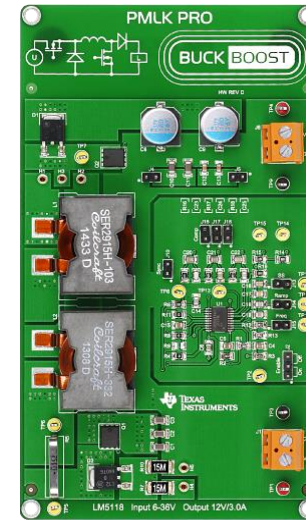
LDO
TPS7A4901 😊
TPS7A8300 😊



Buck
LM3475 😓
TPS54160 😊



Boost
LM5122 😊
TPS55340 😊



Buck-Boost
LM5118 😊

WEBENCH® Designer

Power **FPGA/μP** Sensors LED

Enter your power supply requirements:

Vin Min 14.0 V Max 22.0 V

Vout 3.3 V Iout 2.0 A

Ambient Temp 30 °C

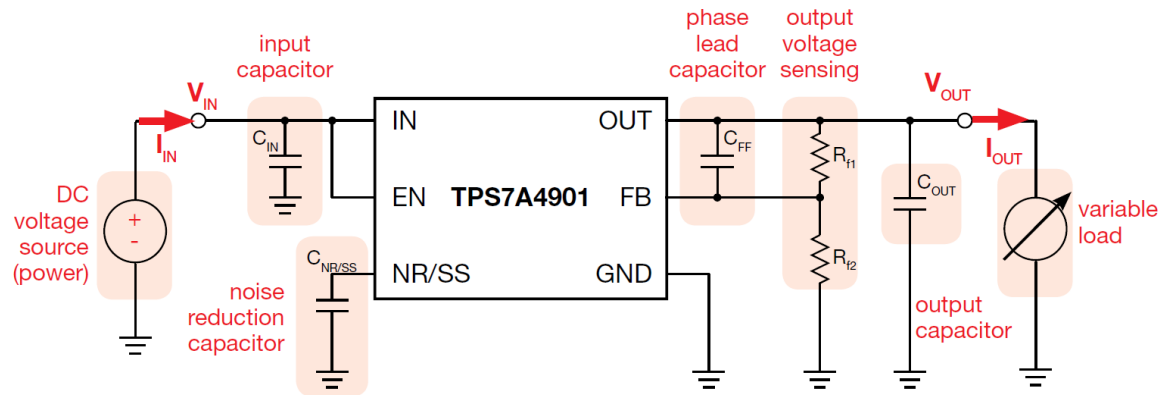
Multiple Loads Single Output

Power Architect **Start Design**



实验1 输入输出条件对最小压差的影响

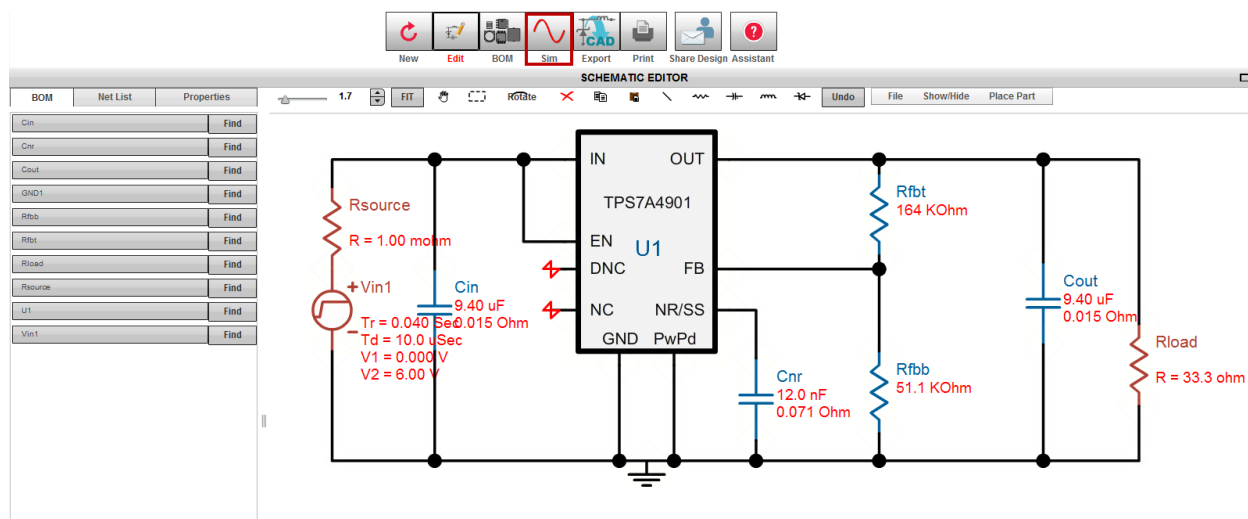
- 实验目的：研究输入输出条件如何影响LDO的最小压差和输出电压精度。



- 实验使用TPS7A4901，分别测试LDO在不同输出电流和不同输出电压时的最小压差。

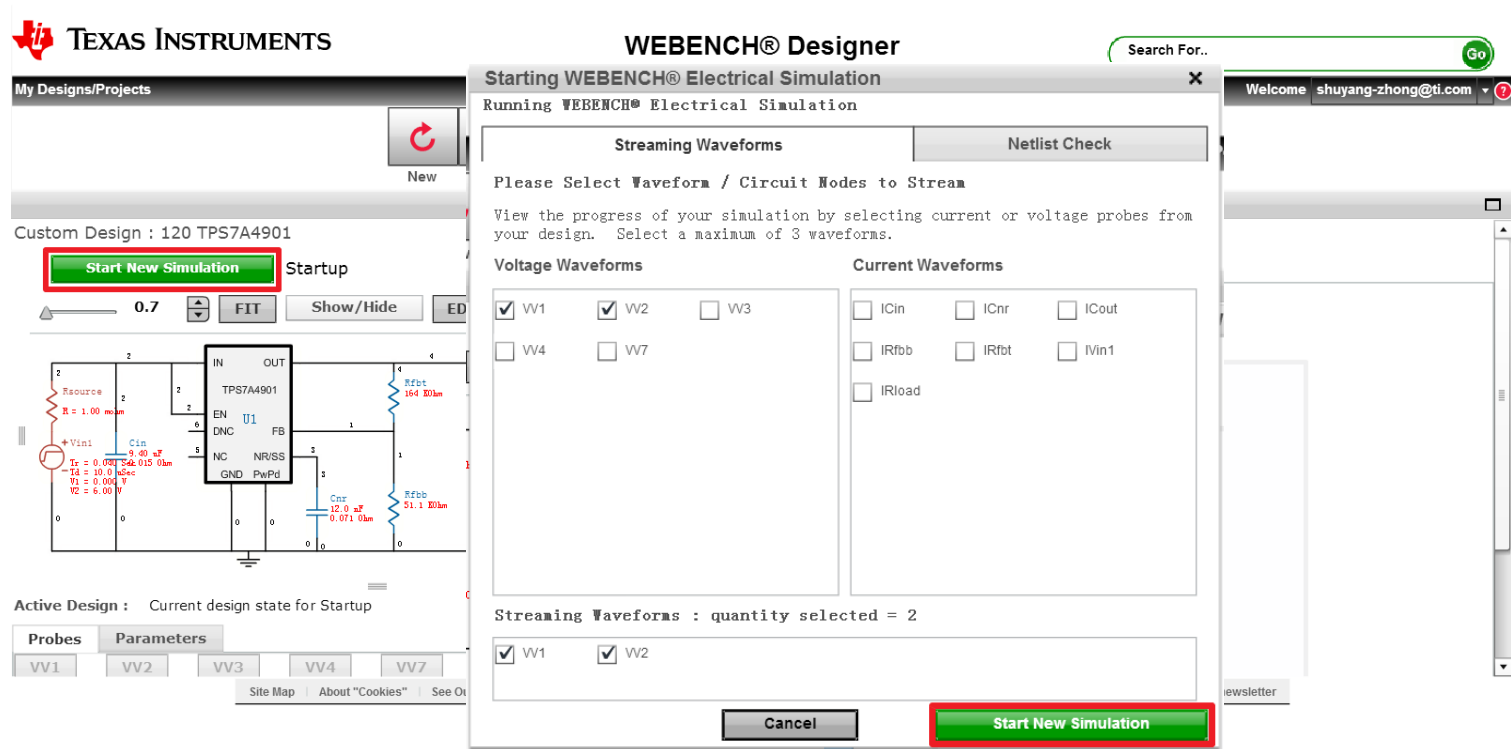
实验步骤

1. 点击此[链接](#)，浏览器将加载WEBENCH并打开TPS7A4901的仿真工程文件。可能需要注册myTI账号以使用WEBENCH。
2. 打开工程后点击上方工作条的“SIM”按钮开始仿真，注意到电路图中负载为33.3欧姆的电阻，输出电压5V，即负载电流为150mA。



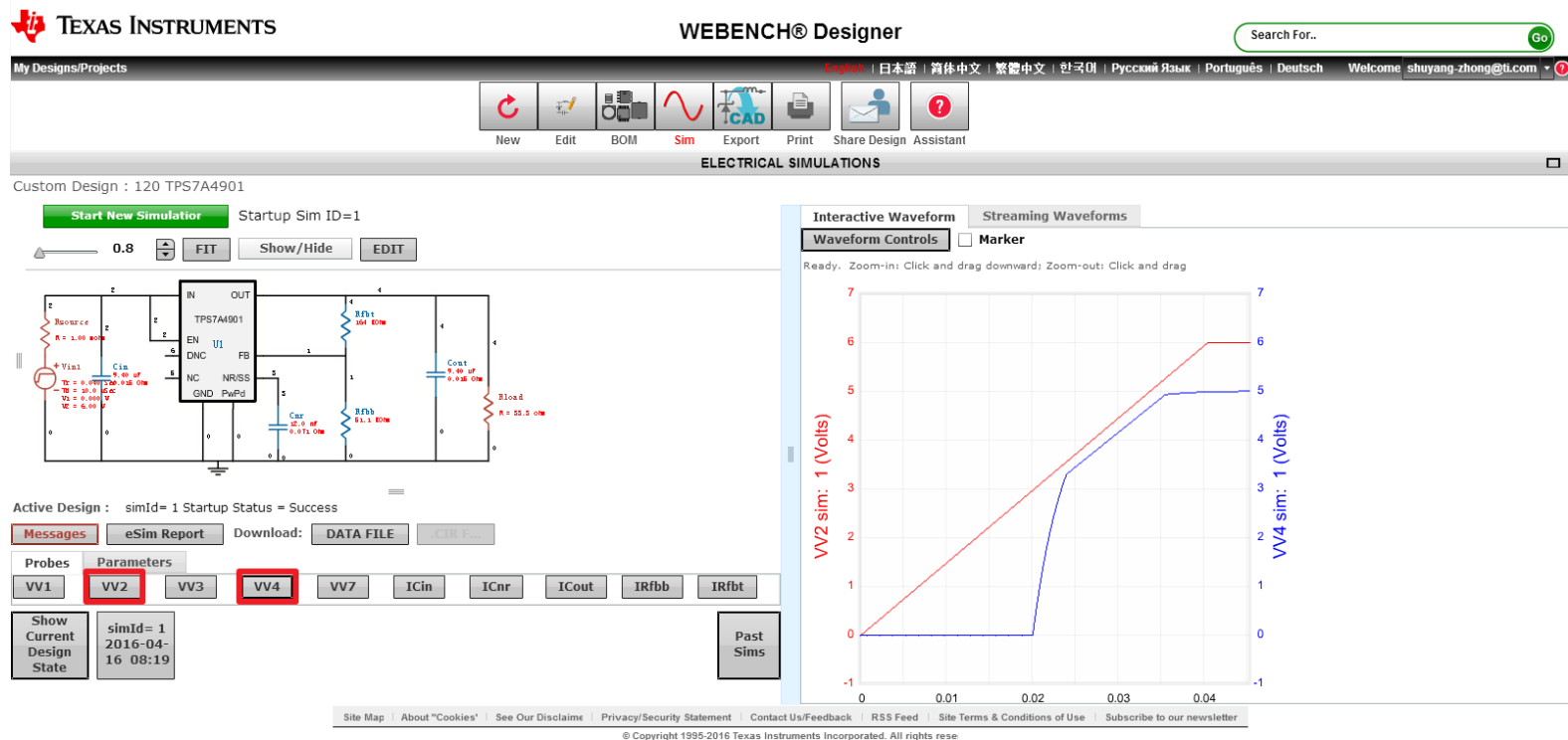
实验步骤（接上页）

3. 点击绿色的“Start New Simulation”按钮，会弹出仿真参数选择页面。在弹出窗口中保持默认选项不变，点击右下方“Start New Simulation”按钮，WEBENCH会开始仿真过程。



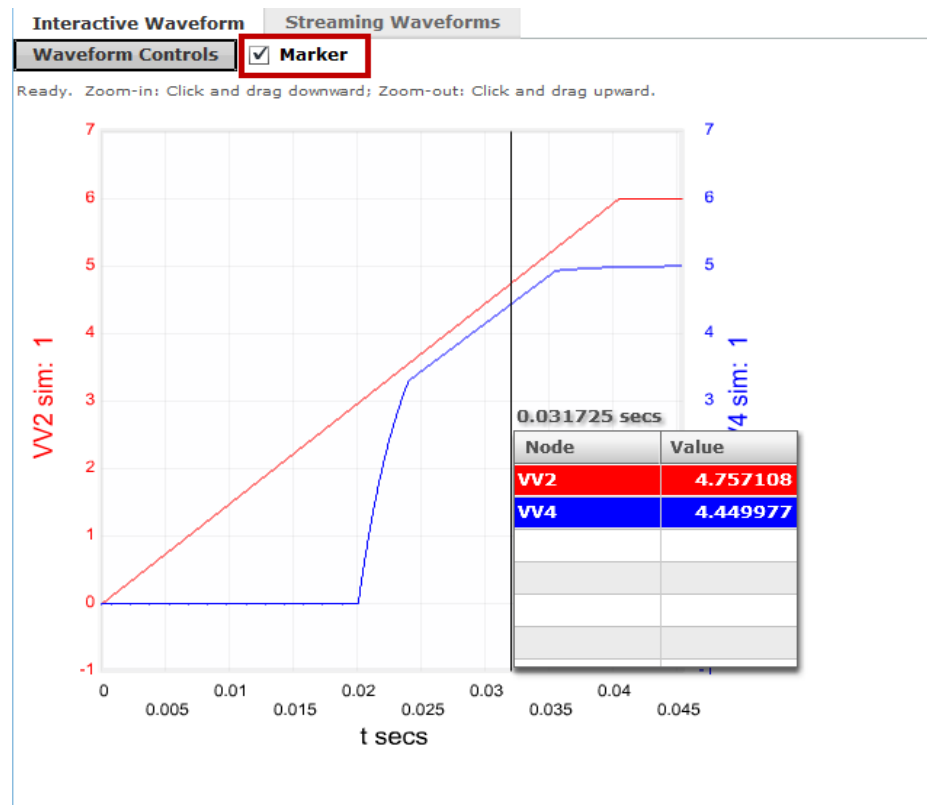
实验步骤（接上页）

4. 仿真结束之后，在左下角选中“VV2”和“VV4”，分别查看输入电压和输出电压。右方的波形界面中会出现VV2（输入电压）和VV4（输出电压）的波形。



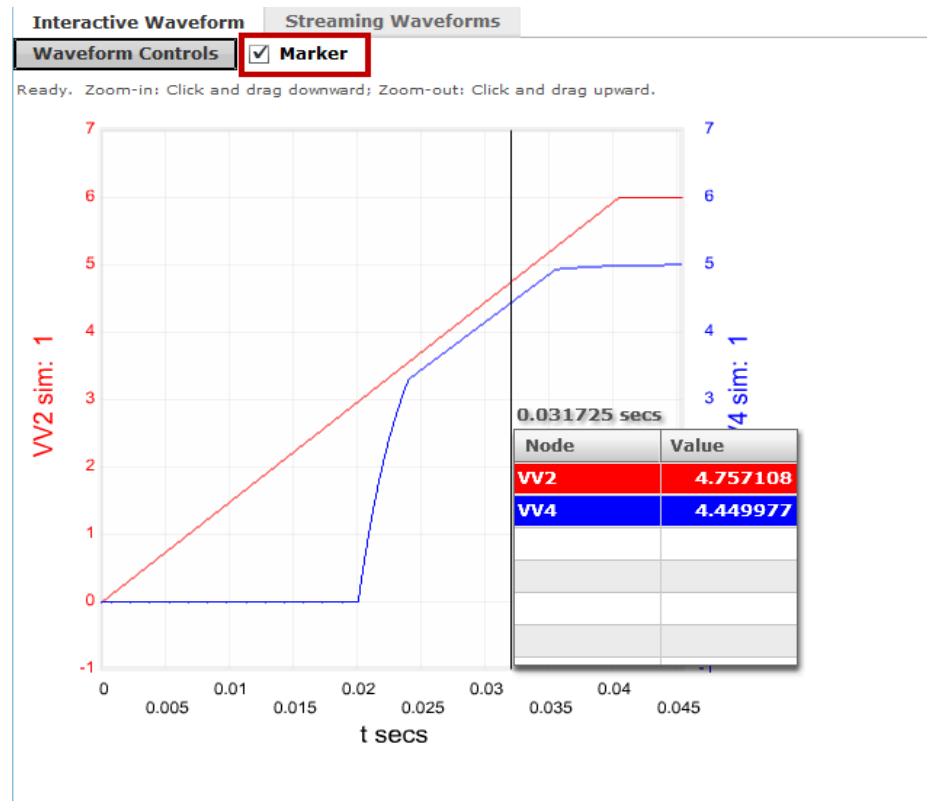
实验步骤（接上页）

5. 使用“Marker”功能来查看波形对应的具体数值。Marker类似于示波器的光标功能，移动鼠标可以看到输入电压和输出电压的值会显示在表格中。



仿真结果分析

从波形中可以看出，在输出电压达到预期的5V之前，输出电压随着输入电压的上升而上升，二者之间维持一个基本固定的差值。这个差值就是LDO的最小压差。输入电压再增大，LDO的输出就稳定在5V了。



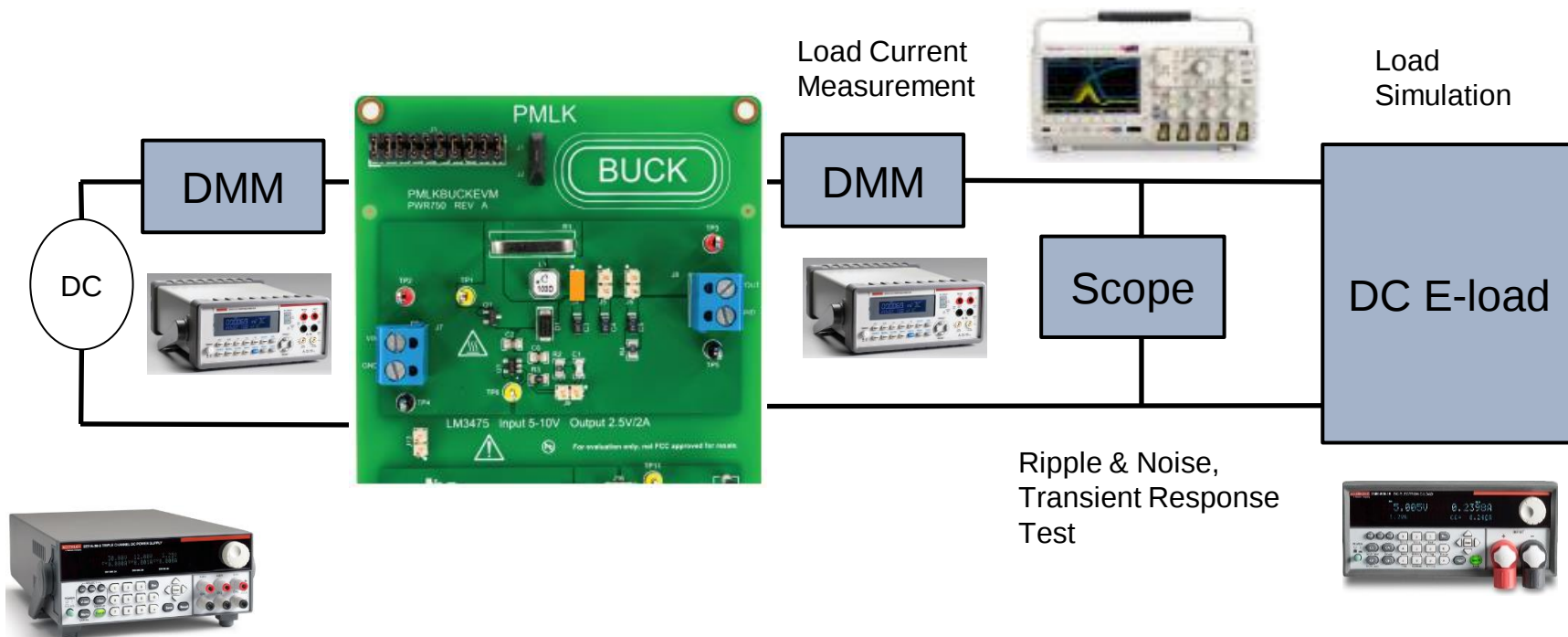
PMLK 动手实验

注意事项

- 实验结束后所有实验板卡、线材、工具均需回收，请配合，谢谢！
- PMLK实验套件需回收，请勿在实验指导书上记录及涂写，数据请记录在发放的数据记录表上。
- 电源实验如操作不当，有一定危险性，请严格按照实验步骤操作，避免短路操作，数据测量完成后请立即关闭电源和电子负载输出。
- 离开实验台前请务必关闭仪器电源。

实验仪器使用方法

- 实验用到的仪器有：
 - 直流电源
 - 数字万用表（手持式）
 - 示波器+电流探头
 - 电子负载（数字源表）



开始之前：如何使用数字源表作为电子负载

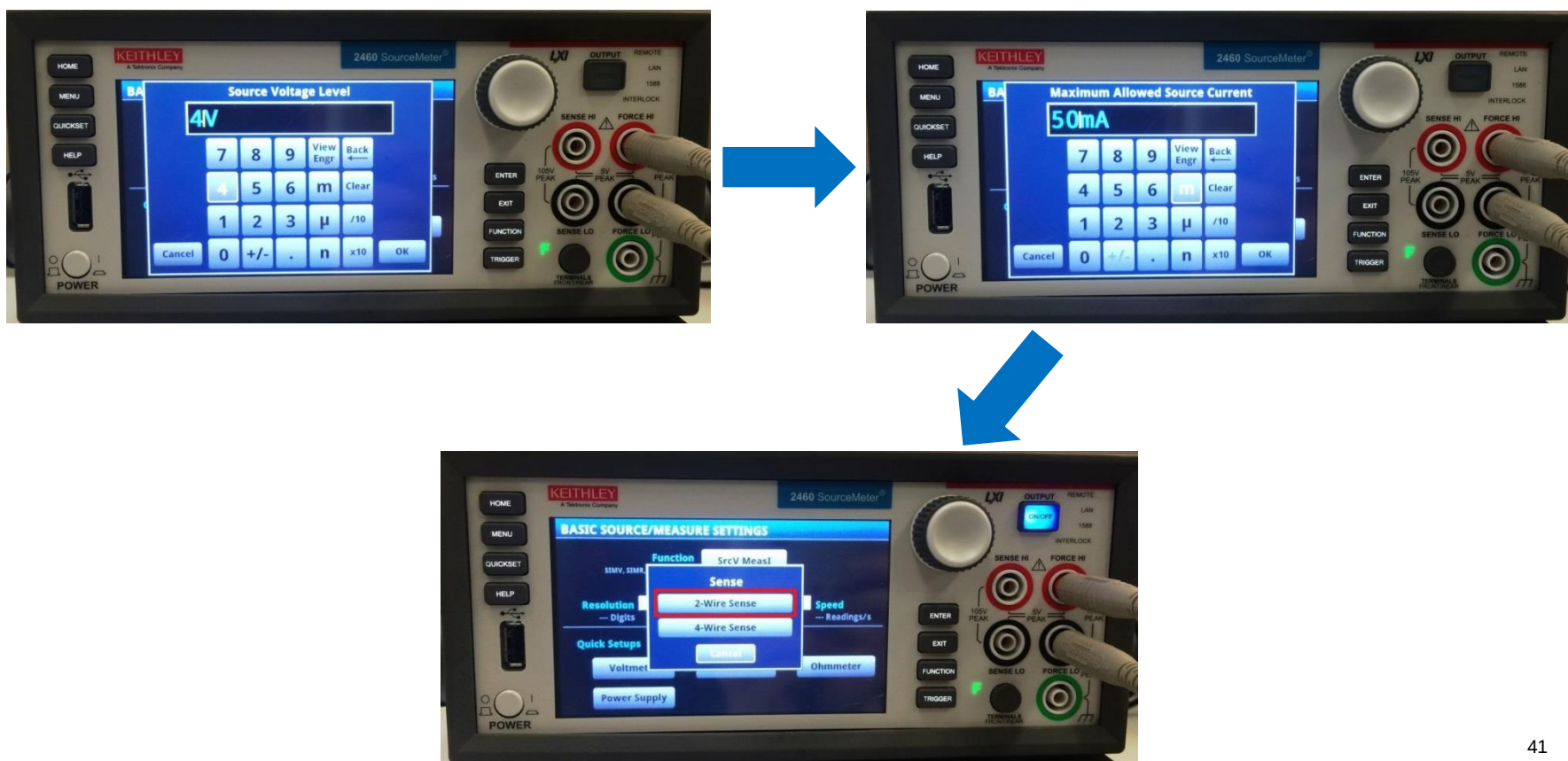
可以利用数字源表的限流功能，将其作为电子负载使用，以Keithley 2460为例，具体步骤如下：

1. 打开源表，按QUICKSET按钮进入模式设置页面，选择Power Supply模式。源表的输出线应连接FORCE HI和FORCE LO；



开始之前：如何使用数字源表作为电子负载

2. 在弹出的电压设置界面中，将电压值设为低于被测电源实验板输出电压的值。例如实验板输出为5V，可以将源表电压设为4V。在下一页面中设置限流值为所需的恒流负载的值，例如想要50mA的恒流负载，就将源表限流设置为50mA。最后设置源表的输出类型为2-wire sense输出。



开始之前：如何使用数字源表作为电子负载

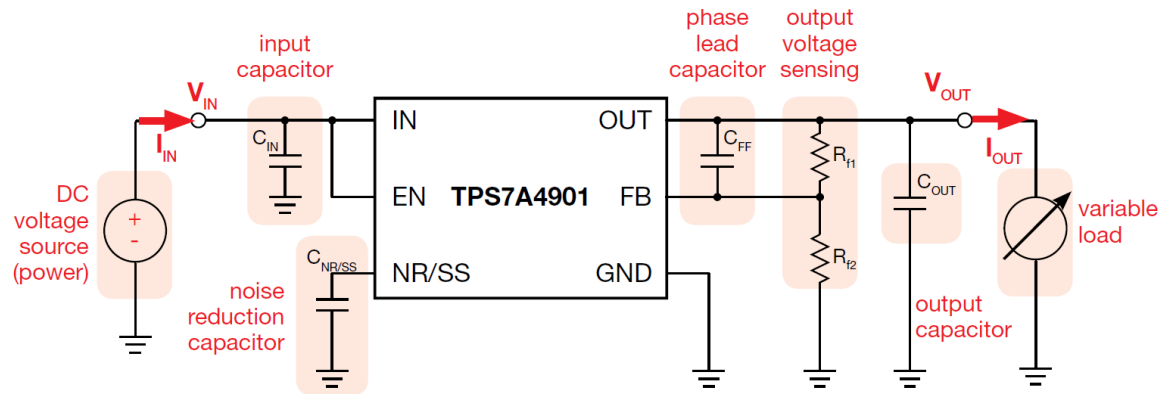
3. 至此就完成了设置，当被测电源板有电压输出时，打开源表的OUTPUT按钮，可以看到电流值变成了之前设定的50mA。这样源表就可以当作恒流电子负载来使用了。如果需要不同的电流值，重新设定限流值即可（一定要确保设置电压小于被测实验板的输出电压）。



PMLK LDO 实验

PMLK LDO实验 观测LDO的效率和纹波

- 实验目的：测量LDO的效率和纹波，并研究输入电压和输出电流对效率的影响。



- 实验使用TPS7A4901，分别测量输入电压变化和负载电流变化时LDO的效率，研究效率随输入电压和负载电流变化的趋势。另外用示波器测量LDO的输出电压纹波，以便与开关电源作对比。

理论背景

下图是PNP型LDO的内部结构。PNP管作为通流器件承受输入电压与输出电压之差。LDO的功率耗散为：

$$P_d = P_{IN} - P_{OUT} = V_{IN}I_{IN} - V_{OUT}I_{OUT}$$

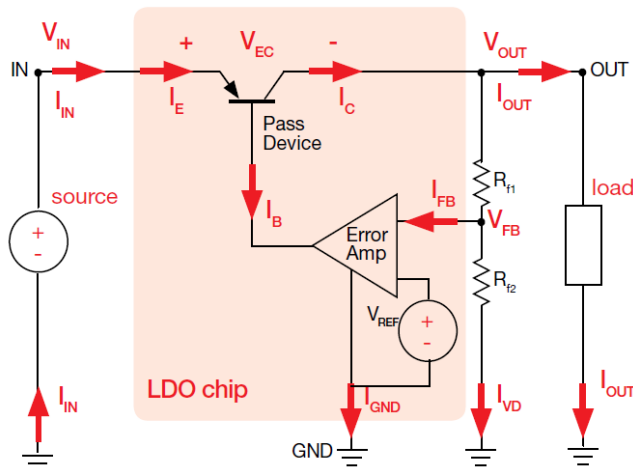
LDO的功耗主要由内部通流器件、反馈分压电阻以及芯片静态电流决定。输入电流可以由下式表示：

$$I_{IN} = I_{OUT} + I_{GND} + I_{VD}$$

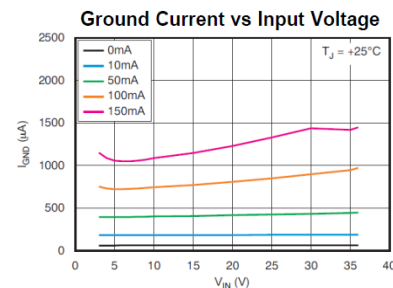
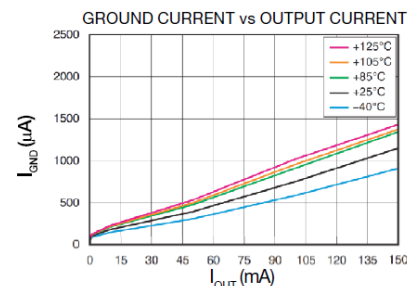
其中 I_{GND} 是芯片静态电流， I_{VD} 是流过反馈分压电阻的电流。

LDO功耗的最主要部分是通流器件的功耗。因为静态电流和分压电流非常小，几乎可以忽略，这样通流器件上的功耗等于 $(V_{IN} - V_{OUT}) \times I_{OUT}$ 。电压差越大，负载电流越大，通流器件的功耗也就越大。

I_{VD} 是流过反馈分压电阻的电流，其大小与分压电阻的阻值选择有关。在设计中应合理选择分压电阻，分压电阻过小会导致 I_{VD} 增大从而导致功耗上升，但分压电阻也不能过大，因为其数量级必须与LDO内的误差放大器的反馈电流一致。LDO芯片的数据手册中会给出建议的分压电阻值，关于分压电阻的选择也可以页面下方的参考文档。



LDO静态电流主要为了保证内部通流元件正常偏置而必须的偏置电流，以及误差放大器的电流。静态电流与负载电流，以及温度有关。下图表示了静态电流和负载电流及温度的相关性。

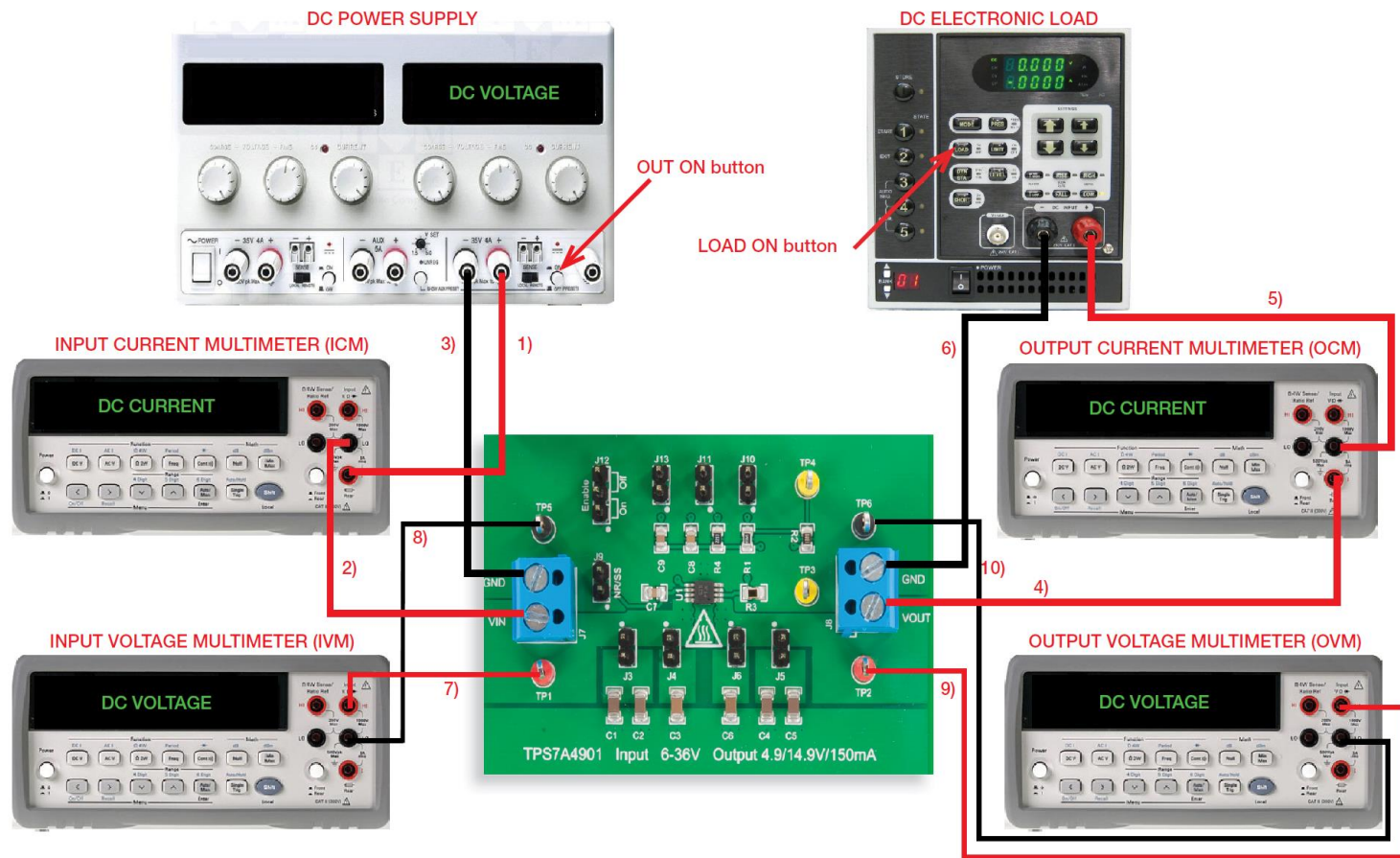


关于LDO的工作原理请参考以下文档：

- Linear Regulators: Theory of Operation and Compensation, <http://www.ti.com/lit/an/snva020b/snva020b.pdf>
- LDO Regulator Stability Using Ceramic Output Capacitors, <http://www.ti.com/lit/an/snva167a/snva167a.pdf>
- A Topical Index of TI LDO Application Notes, <http://www.ti.com/lit/an/sbva026e/sbva026e.pdf>
- Technical Review of Low Dropout Voltage Regulator Operation and Performance, <http://www.ti.com/lit/an/slva072/slva072.pdf>
- Design considerations for a resistive feedback divider in a DC/DC converter, <http://www.ti.com/lit/an/slyt469/slyt469.pdf>
- TPS7A4901 datasheet, <http://www.ti.com/lit/ds/symlink/tps7a49.pdf>

仪器连接

实验所需仪器为：一台直流稳压电源，4个万用表（万用表数量不够可以使用直流稳压电源和电子负载的读数），一台电子负载（用泰克2460源表作为负载）。





安全警告

1) 输入电压、输入电流、输出电压和输出电流不得超过实验板规定的范围。

TPS7A4901实验板输入电压范围：**6-36V**，最大输出电流**150mA**。

特别提醒：当输入电压和输出电压相差很大时，即使没有超出36V，但考虑到散热也必须减小输出电流。

2) 如果使用电子负载，那么上电/下电顺序如下：

上电：先打开输入电源输出，再打开电子负载输出

下电：先关掉电子负载输出，再关掉输入电源输出

打开电源输出和电子负载输出前请检查设定的数值，防止超出实验板所能承受的范围。

3) 不得带电插拔跳线帽，在接线或插拔跳线帽之前必须关闭电源和电子负载！

4) 使用万用表和示波器测试时，注意短路风险。

对于TPS7A4901：

1) J5和J6**不得同时开路**，电路不能在无输出电容时工作。

2) 在测量负载暂态响应时，推荐使用高压摆率（ $> 1\text{A}/\mu\text{s}$ ）的动态模式电子负载。

3) 在测量输入暂态响应时，推荐使用高压摆率（ $> 1\text{A}/\mu\text{s}$ ）的动态模式电源。

实验步骤



跳线设置（如图）：

- J12接ON位置 → 使能LDO
- 短接J10 → 设置输出电压为5V
- 短接J13 → 连接C9
- 短接J5 → 连接输出电容C4和C5
- 短接J3 → 连接输入电容C1和C2
- J4开路 → 断开输入电容C3
- J6开路 → 断开输入电容C6
- J11开路 → 断开C8
- J9开路 → 断开C7

实验步骤：

- 1) 打开万用表，将万用表分别连接以测量输入电压、输入电流、输出电压和输出电流。
- 2) 打开稳压电源（确保“OUT ON”按钮关闭），设置输出电压为6V，电流限制为500mA
- 3) 打开电子负载（确保“LOAD ON”按钮关闭），设置为恒流模式，电流设为50mA。（泰克2460源表用作电子负载的设置请见之前的仪器使用说明）
- 4) 先打开稳压电源的“OUT ON”按钮，再打开电子负载“LOAD ON”按钮，此时应看到输入电压6V，输入电流50mA左右，输出电压5V左右，输出电流50mA。
- 5) 记录输入电压、输入电流、输出电压、输出电流的精确值，填写在数据表格之中。
- 6) 将输入电压调整到8V和10V，之后重复步骤5)，分别记录输入电压8V和10V下的输入输出值。
- 7) 将输入电压重新调整为6V，将电子负载电流分别设置为100mA和150mA，记录两种情况下的输入电压、输入电流、输出电压、输出电流。
- 8) 设置输入电压10V，负载电流150mA，将万用表电压探头设置为交流耦合（打开带宽限制），测量输出电压纹波。
- 9) 关闭电子负载的“LOAD ON”按钮，在关闭稳压电源的“OUT ON”按钮，最后关闭所有仪器。

数据测量和计算

- 1) 在负载电流固定为50mA时，分别记录输入电压为6V、8V、10V时的输入电压、输入电流、输出电压、输出电流，并计算每个输入电压下LDO的效率。

负载电流 $I_{out}=50\text{mA}$ 时，不同输入电压下的LDO效率

	Vin (V)	Iin (mA)	Vout (V)	Iout (mA)	η (%)
Vin=6V					
Vin=8V					
Vin=10V					

- 2) 在输入电压固定为6V时，分别记录负载电流为50mA、100mA、150mA时的输入电压、输入电流、输出电压、输出电流，并计算每个负载电流下LDO的效率。

输入电压 $V_{in}=6\text{V}$ 时，不同负载电流下的LDO效率

	Vin (V)	Iin (mA)	Vout (V)	Iout (mA)	η (%)
Iout=50mA					
Iout=100mA					
Iout=150mA					

注：LDO功率耗散的计算公式为： $P_d = P_{IN} - P_{OUT} = V_{IN}I_{IN} - V_{OUT}I_{OUT}$

- 3) 记录输入电压10V，负载电流150mA时的输出电压纹波峰-峰值 ΔV_{outpp} ?

Vin=10V, Iout=150mA时TPS7A4901的输出电压纹波

数据测量和计算

- 1) 在负载电流固定为50mA时，分别记录输入电压、输出电流，并计算每个输入电压下LDO的效率。

负载电流Iout=50mA

	Vin (V)	Iin (mA)
Vin=6V	6.0004	50.3874
Vin=8V	8.0004	50.3896
Vin=10V	10.0003	50.3942

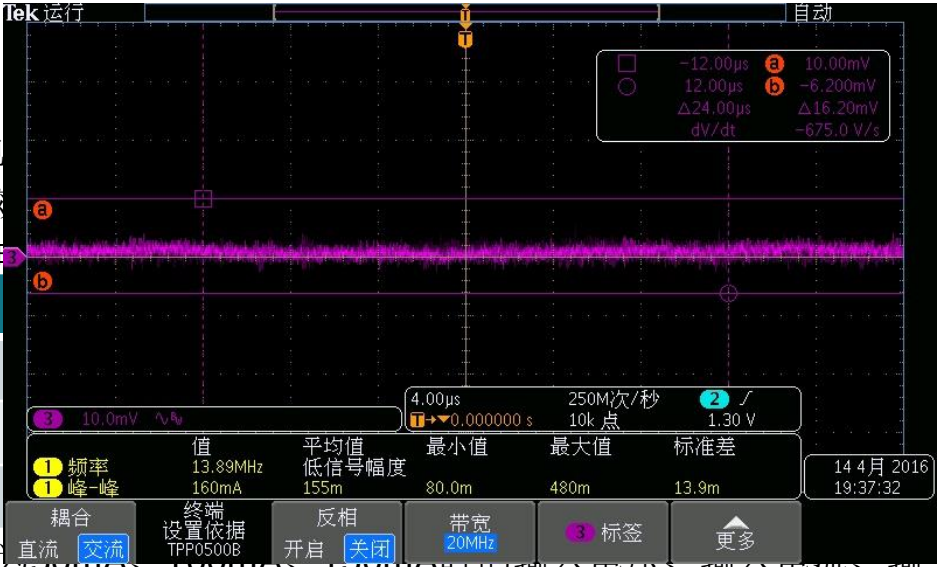
- 2) 在输入电压固定为6V时，分别记录负载电流为50mA、100mA、150mA时的输入电压、输入电流、输出电压、输出电流，并计算每个负载电流下LDO的效率。

输入电压Vin=6V时，不同负载电流下的LDO效率

	Vin (V)	Iin (mA)	Vout (V)	Iout (mA)	η (%)
Iout=50mA	6.0004	50.3877	4.9069	50.009	81.16%
Iout=100mA	6.0004	100.6049	4.9059	100.014	81.28%
Iout=150mA	6.0004	150.815	4.8995	150.12	81.28%

注：LDO功率耗散的计算公式为： $P_d = P_{IN} - P_{OUT} = V_{IN}I_{IN} - V_{OUT}I_{OUT}$

- 3) 记录输入电压10V，负载电流150mA时的输出电压纹波峰-峰值 $\Delta V_{outpp} < 5mV$



实验结果分析

1) 当输入电压增大时，LDO的效率如何变化？

从实验结果可以看出，输入电压对LDO的效率影响较大。根据理论背景中提到的分析，LDO效率计算公式为

$$\eta = \frac{P_{OUT}}{P_{IN}} = \frac{V_{OUT}I_{OUT}}{V_{IN}I_{IN}}$$

其中， $I_{IN} = I_{OUT} + I_{GND} + I_{VD}$ 。由于 I_{GND} 和 I_{VD} 很小， I_{OUT} 和 I_{IN} 几乎可以看做相等。因此输出电压不变时，输入电压的增大会导致效率成比例的下降。

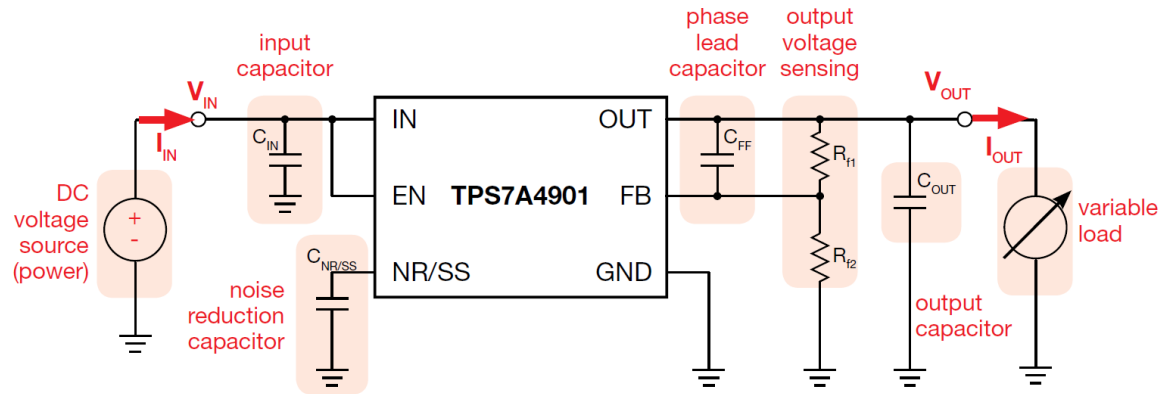
2) 当负载电流增大时，LDO的效率如何变化？

从实验结果可以看出，当输入电压不变时，负载电流对LDO效率的影响并不十分明显。这是因为根据效率的计算公式，当 V_{OUT} 和 V_{IN} 都不变时，输入电流会随着负载电流同时增大。负载电流对效率的影响只体现在 I_{GND} 和 I_{VD} 上，而由于这二者并不是影响LDO效率的主要因素，因此LDO的效率变化不大。

PMLK BUCK 实验

PMLK BUCK实验 观测BUCK的效率和纹波

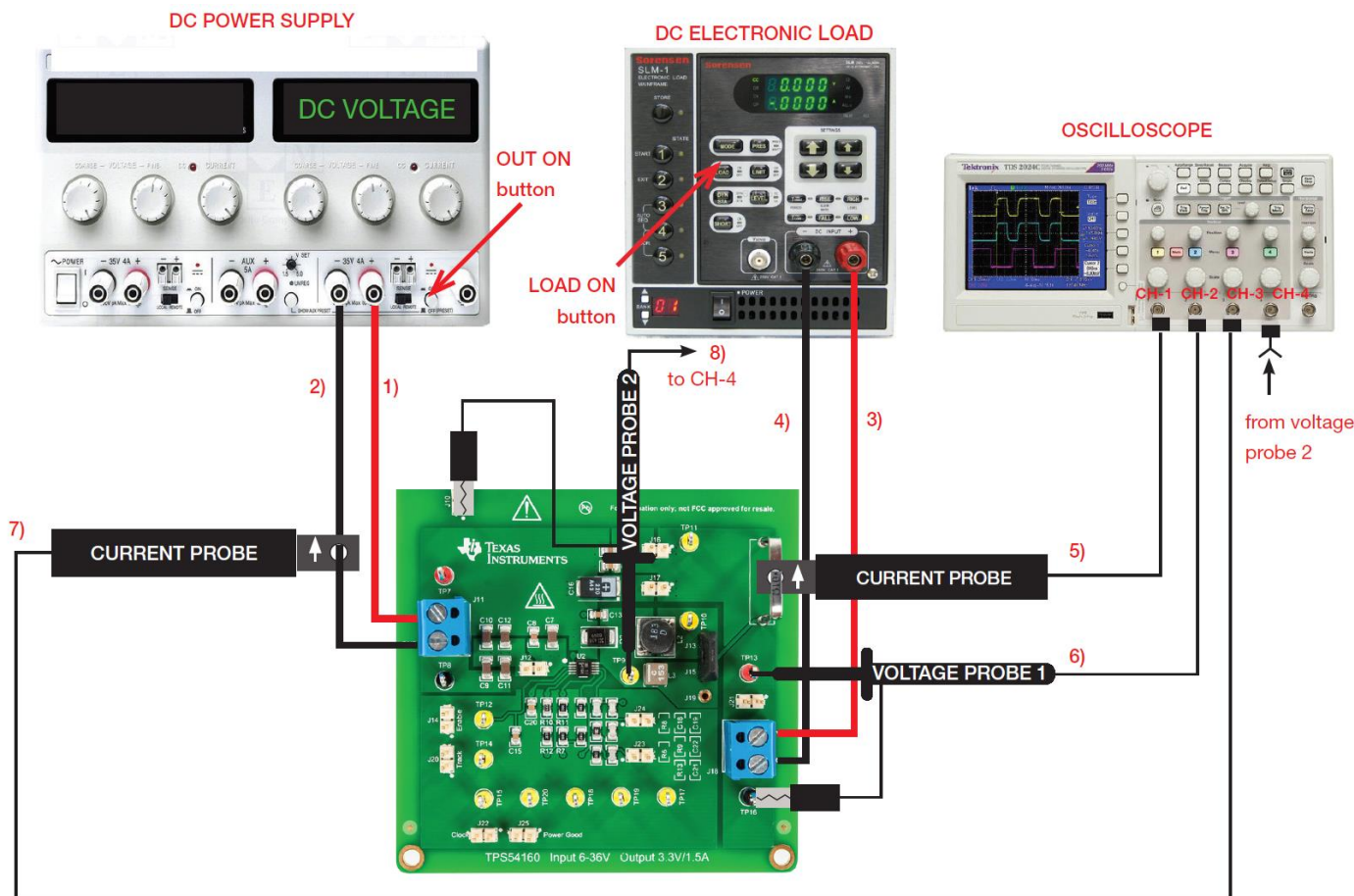
- 实验目的：测量Buck电路的效率和纹波，并与LDO作对比。



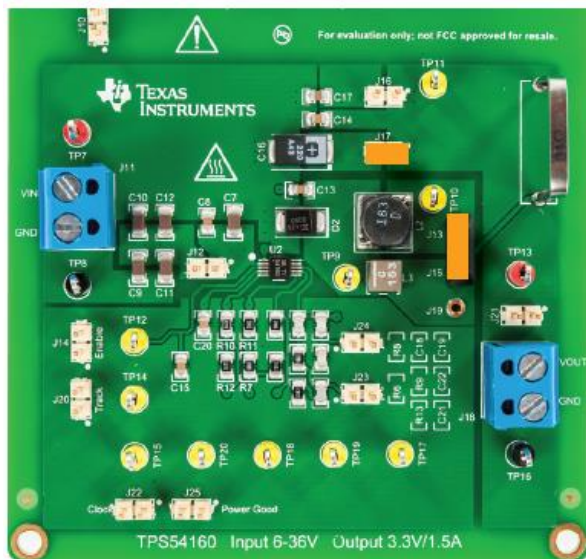
- 实验使用TPS54160，测量输入电压10V，负载电流150mA时的效率以及输出电压纹波峰-峰值，并与LDO作对比。

仪器连接

实验所需仪器为：一台直流稳压电源，4个万用表（万用表数量不够可以使用直流稳压电源和电子负载的读数），一台电子负载（用泰克2460源表作为负载），一台示波器（含电压探头和电流探头）。



实验步骤



跳线设置（如图）：

- 短接J17 → 连接输出电容C16
- 短接J13-J15 → 连接电感L2
- J14开路 → 接入内部使能信号
- J20开路 → 连接内部软启动信号
- J21开路 → 连接输出电压至反馈电阻R6-R8
- J12开路 → 断开输入电容C9-C12
- J16开路 → 断开输出电容C17
- J22开路 → 设置开关频率 $f_s=250\text{kHz}$
- J23和J24开路 → 设置输出电容C16的补偿电路
- J25开路 → 使能power good信号

实验步骤：

- 1) 打开示波器，设置CH1和CH3（若无CH3可忽略）为 50Ω 直流耦合，CH2为 $1\text{M}\Omega$ 直流耦合，选择CH1为触发源，执行电流探头的消磁操作。
- 2) 打开稳压电源（确保输出关闭），设置电压为 10V ，设置电流限制为 500mA 。
- 3) 打开电子负载（确保输出关闭），设置电子负载为恒流模式，电流值为 0.15A 。（泰克2460源表用作电子负载的设置请见之前的仪器使用说明）
- 4) 打开稳压电源的输出，再打开电子负载输出，将CH2设为交流耦合（打开带宽限制），此时应看到CH1（电感电流）波形为平均值 0.15A 的三角波，CH3（输入电流）波形为准三角波，CH2（输出电压）在0附近波动。
- 5) 记录输出电压纹波峰-峰值和输入电流纹波峰-峰值。
- 6) 记录此时的输入电压、输入电流、输出电压、输出电流，并计算效率。
- 7) 实验结束后关闭电子负载输出，再关闭稳压电源输出。然后关闭所有仪器。

数据测量和计算

1) 输出电压纹波峰-峰值为_____mV。

2) 效率计算：

$$V_{IN} = \text{_____V}, I_{IN} = \text{_____mA}, V_{OUT} = \text{_____V}, I_{OUT} = \text{_____mA},$$

$$\eta = \frac{V_{OUT} I_{OUT}}{V_{IN} I_{IN}} =$$

实验结果分析：

1) 与LDO相比，Buck电路的纹波如何？

2) 与LDO相比，Buck电路的效率如何？

思考：

开关频率变化时，Buck电路的效率和纹波如何变化？

数据测量和计算

1) 输出电压纹波峰-峰值为 16.20 mV。

2) 效率计算:

$V_{IN} = \underline{6.0004} \text{ V}$, $I_{IN} = \underline{93.0784} \text{ mA}$, $V_{OUT} = \underline{3.2913} \text{ V}$, $I_{OUT} = \underline{150.12} \text{ mA}$,

$$\eta = \frac{V_{OUT} I_{OUT}}{V_{IN} I_{IN}} = 88.47\%$$

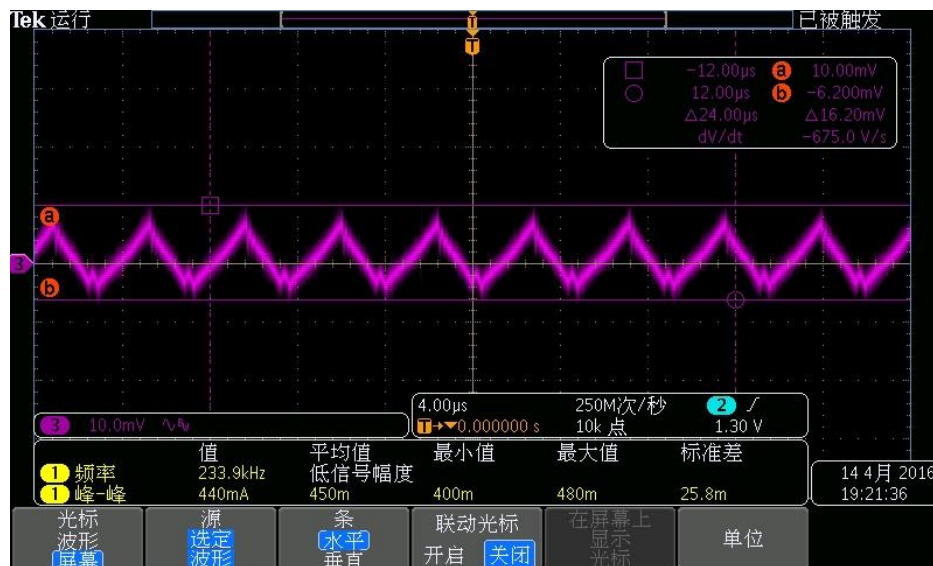
LDO在输入10V，输出5V，负载电流150mA时效率只有48.65%

实验结果分析:

1) 与LDO相比，Buck电路的纹波如何？

2) 与LDO相比，Buck电路的效率如何？

Vin=6V, Iout=150mA时TPS54160的输出电压纹波



思考:

开关频率变化时，Buck电路的效率和纹波如何变化？

更多实验请参考PMLK实验指导书

LDO

Exp 1

Impact of line and load conditions on steady-state operation

Exp 2

Impact of line and load conditions on efficiency

Exp 3

Impact of operating conditions and output capacitor on stability

Exp 4

Impact of operating conditions on Power Supply Rejection Ratio

Exp 5

Impact of line and load conditions on dropout voltage

Exp 6

Impact of output capacitor characteristics on load-transient response

Buck

Exp 7

Impact of operating conditions on efficiency

Exp 8

Impact of passive devices and switching frequency on current and voltage ripples

Exp 9

Impact of cross-over frequency and passive devices on load transient response

Exp 10

Impact of the inductor saturation on current and voltage ripples

Exp 11

Impact of inductor characteristics on current limiting operation

Exp 12

Switching frequency, ripple, offset and line immunization capabilities of hysteretic control

Boost

Exp 13

Impact of operation mode on voltage conversion ratio and duty-cycle

Exp 14

Impact of operation mode on efficiency

Exp 15

Impact of operation conditions on the dynamic response

Exp 16

Impact of operating conditions and inductor characteristics on current limiting

Exp 17

Impact of current-mode control on Power Supply Rejection Ratio

Exp 18

Impact of feedback control and operating conditions on Output impedance and reverse Power Supply Rejection Ratio

Buck-Boost

Exp 19

Impact of operating conditions on Power Supply Rejection Ratio

Exp 20

Impact of the operating conditions on Input Admittance

Exp 21

Impact of the inductor on operation mode and conversion ratio

Exp 22

Impact of silicon devices, passive devices and operating conditions on efficiency

Exp 23

Impact of the operating mode on the performances of dynamic compensation

Exp 24

Impact of cross-over frequency setup on soft start and current limiting

Thanks

TI 大学计划
chinauniv@ti.com

Backup

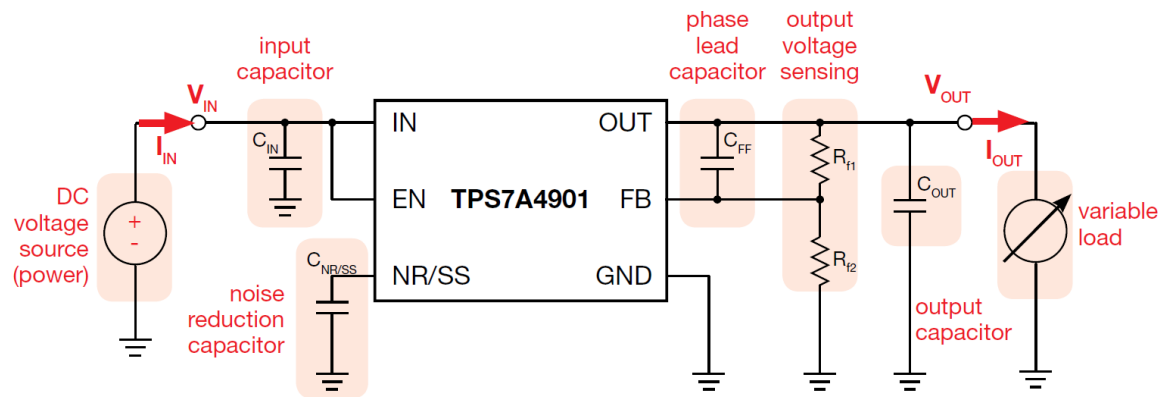
PMLK LDO 实验1：输入输出条件对最小压差的影响

PMLK BUCK 实验2：无源器件和开关频率对电流和电压纹波的影响

PMLK LDO 实验

实验1 输入输出条件对最小压差的影响

- 实验目的：研究输入输出条件如何影响LDO的最小压差和输出电压精度。



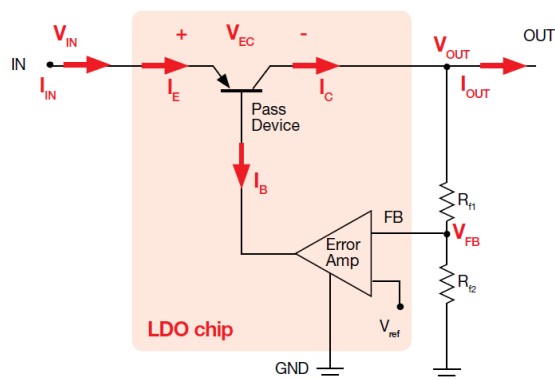
- 实验使用TPS7A4901，共包括2个测试，分别测试LDO在不同输出电流和不同输出电压时的最小压差，以及LDO的线性调整率和负载调整率。我们今天主要做第一个测试，即最小压差。

名词解释

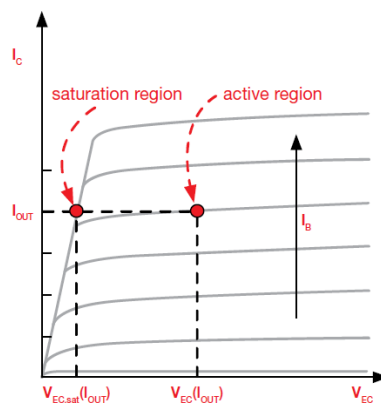
- 线性调整率：电源输出电压随输入电压的变化范围。
- 负载调整率：电源输出电压随输出电流的变化范围。

实验1 理论背景

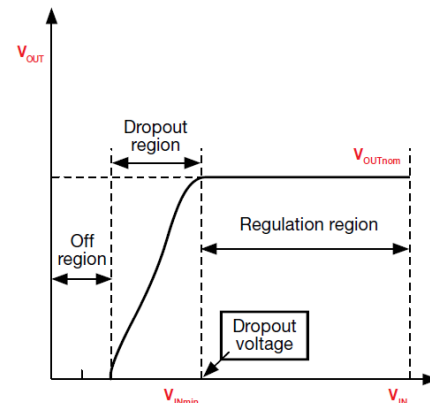
下图是PNP型LDO的内部结构。PNP管作为通流器件承受输入电压与输出电压之差。输出电压通过分压电阻反馈到LDO，LDO根据反馈量调整PNP管的工作点，从而使输出电压保持恒定。



PNP型LDO的压差等于PNP管的射级-集电极电压 V_{EC} 。为了保持正常工作，PNP管需要工作在放大区，因此其 V_{EC} 不能小于饱和的临界点 $V_{EC,sat}(I_{out})$ ，这个最小的压差就是LDO的最小压差(dropout voltage)。



下图显示了当压差低于最小压差时的情况。此时，PNP管工作在饱和区，从而无法提供输出所需的足够电流。因此，输出电压会被拉低，我们称这时的工作状态为Dropout region。



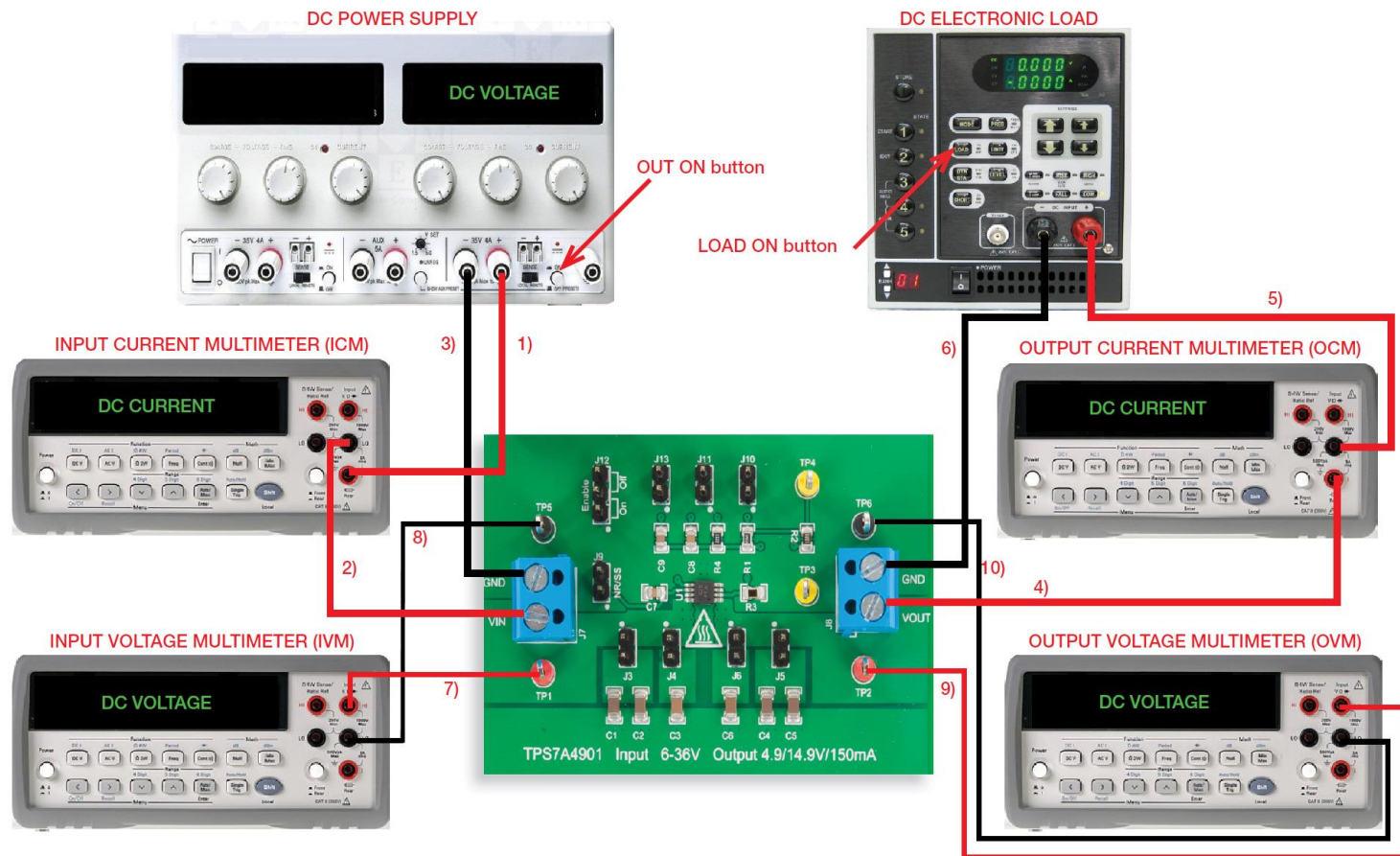
关于LDO的工作原理请参考以下文档：

- Linear Regulators: Theory of Operation and Compensation, <http://www.ti.com/lit/an/snva020b/snva020b.pdf>
- LDO Regulator Stability Using Ceramic Output Capacitors, <http://www.ti.com/lit/an/snva167a/snva167a.pdf>
- A Topical Index of TI LDO Application Notes, <http://www.ti.com/lit/an/sbva026e/sbva026e.pdf>
- Technical Review of Low Dropout Voltage Regulator Operation and Performance, <http://www.ti.com/lit/an/slva072/slva072.pdf>
- TPS7A4901 datasheet, <http://www.ti.com/lit/ds/symlink/tps7a49.pdf>

实验1 仪器连接

实验1所需仪器为：一台直流稳压电源，4个万用表，一台电子负载。

仪器连接方式如下图。





安全警告

通用 (TPS7A4901和TPS7A8300)

- 1) 输入电压、输入电流、输出电压和输出电流不得超过最大规定值。
- 2) 如果接入的电子负载工作在恒流模式下，那么：
 - a) 开机顺序：先打开输入电源，再打开电子负载
 - b) 关机顺序：先关掉电子负载，再关掉输入电源
- 3) 不得带电插拔跳线帽。

TPS7A4901请注意：

- 1) J5和J6不得同时开路。
- 2) 在测量负载暂态响应时，推荐使用高压摆率 ($>1\text{A}/\mu\text{s}$) 的动态模式电子负载。
- 3) 在测量输入暂态响应时，推荐使用高压摆率 ($>1\text{A}/\mu\text{s}$) 的动态模式电源。

TPS7A8300请注意：

- 1) 如果J16开路，C16和C17二者中的一个必须连接到输出（通过J22或J23），并与R7或R8（通过J14和J15），以及L1或L2（通过J19和J20）相连。
- 2) 在测量负载暂态响应时，推荐使用高压摆率 ($>1\text{A}/\mu\text{s}$) 的动态模式电子负载。

实验1 实验步骤



跳线设置（如图）：

- J12接ON位置 → 使能LDO
- 短接J10 → 设置输出电压为5V
- 短接J13 → 连接C9
- 短接J5 → 连接输出电容C4和C5
- 短接J3 → 连接输入电容C1和C2
- J4开路 → 断开输入电容C3
- J6开路 → 断开输入电容C6
- J11开路 → 断开C8
- J9开路 → 断开C7

实验步骤：

- 1) 打开万用表，将万用表分别连接以测量输入电压、输入电流、输出电压和输出电流。
- 2) 打开稳压电源（确保“OUT ON”按钮关闭），设置输出电压为6V，电流限制为200mA
- 3) 打开电子负载（确保“LOAD ON”按钮关闭），设置为恒流模式，电流设为25mA。
- 4) 打开稳压电源的“OUT ON”按钮，此时应看到输入电压为6V，输出电压5V左右，输入电流和输出电流应为0。如果没有显示以上值，请重新检查连线和仪器设置。
- 5) 打开电子负载“LOAD ON”按钮，此时应看到输出电流变为25mA，输入电流略大于25mA。
- 6) 缓慢降低输入电压（使用稳压电源的微调功能），观察输出电压，当看到输出电压下降超过正常值的0.1%（5V输出时为5mV）时，记录输入电压和输出电压。
- 7) 重设输入电压为6V，根据实验数据记录表中的要求改变输出电流，之后重复步骤6）。
- 8) 关闭电子负载的“LOAD ON”按钮，在关闭稳压电源的“OUT ON”按钮。
- 9) 将J10开路以设置输出电压为15V，重复步骤3)到6)，分别记录不同输出电流时的最小压差。
- 10) 关闭电子负载的“LOAD ON”按钮，在关闭稳压电源的“OUT ON”按钮，最后关闭所有仪器。

实验1 数据测量和计算

针对输出电压**5V**和**15V**，分别记录以下实验数据：

- 1) 根据公式 $V_{out}=V_{ref}(1+R_{f1}/R_{f2})$ ，计算LDO的正常输出电压 V_{outnom} ，将结果记录在表格中。其中 V_{ref} ， R_{f1} 和 R_{f2} 分别使用下表中的值。
- 2) 在输出电流为**25mA**时，设置输入电压比输出电压高**1V**，测量此时的输出电压 $V_{out,1V}$
- 3) 针对表格中每一个输出电流，逐渐调低输入电压，当输出电压降低幅度超过正常值的**0.1%**（输出电压**5V**时为**5mV**）时，记录此时的输入电压 V_{inmin} 和输出电压 $V_{out,0.1\%}$ ，并计算TPS7A4901的最小压差 $V_{drop}=V_{inmin}-V_{out,0.1\%}$

	I_{OUT} [mA]	25	50	75	100	125	150
J₁₀ shorted ($V_{outnom} \approx 5V$) (a) $V_{outnom} = V_{ref}(1+R_{f1@J10sh}/R_{f2}) = \underline{4.95} \text{ V}$ (b) $V_{out,1V} @ \{V_{IN}=V_{outnom}+1V, I_{OUT}=25mA\} = \dots\dots\dots V$	(1) V_{INmin} [V]	(1)	(1)	(1)	(1)	(1)	(1)
	(2) $V_{OUT,0.1\%}$ [mV]	(2)	(2)	(2)	(2)	(2)	(2)
	(3) $V_{drop} = V_{INmin} - (2)V_{OUT,0.1\%}$ [mV]	(3)	(3)	(3)	(3)	(3)	(3)
J₁₀ open ($V_{outnom} \approx 15V$) (a) $V_{outnom} = V_{ref}(1+R_{f1@J10op}/R_{f2}) = \underline{14.98} \text{ V}$ (b) $V_{out,1V} @ \{V_{IN}=V_{outnom}+1V, I_{OUT}=25mA\} = \dots\dots\dots V$	(1) V_{INmin} [V]	(1)	(1)	(1)	(1)	(1)	(1)
	(2) $V_{OUT,0.1\%}$ [mV]	(2)	(2)	(2)	(2)	(2)	(2)
	(3) $V_{drop} = V_{INmin} - (2)V_{OUT,0.1\%}$ [mV]	(3)	(3)	(3)	(3)	(3)	(3)

Sensing resistors:

J₁₀ open ($V_{OUT} = 15V$):

$R_{f1} = R_1 = 590k\Omega, \pm 1.0\%$ tolerance
 $R_{f2} = R_3 = 51.1k\Omega, \pm 0.1\%$ tolerance

J₁₀ shorted ($V_{OUT} = 5V$):

$R_{f1} = R_1(590k\Omega, \pm 1.0\%$ tolerance) in parallel to $R_4(221k\Omega, 1.0\%$ tolerance)
 $= 160.8k\Omega, \pm 0.5\%$ tolerance
 $R_{f2} = R_3 = 51.1k\Omega, \pm 0.1\%$ tolerance

TPS7A4901 reference voltage:

$V_{ref} = 1.194V \pm 1.5\%$ tolerance

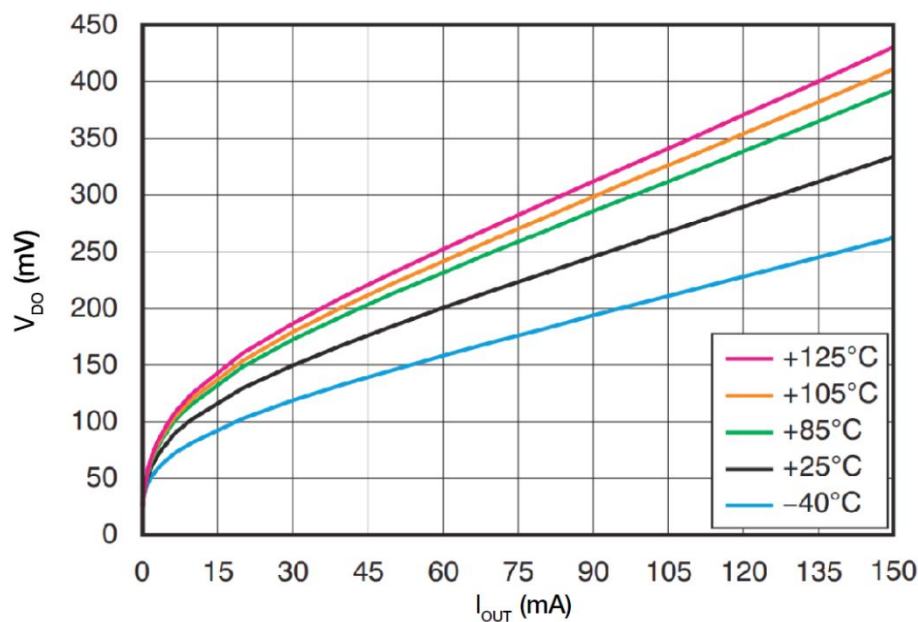
思考题:

- 1) 当输出电流增大时，最小压差是增大还是减小？
- 2) 当输出电压变大时，最小压差是增大还是减小？

实验1 实验结果分析

当LDO输出电流增大时，最小压差也增大，如下图所示。这是因为当流过LDO内部PNP晶体管的电流增大时，PNP管饱和所需的射级-集电极电压 V_{EC} 变大了。

LDO的最小压差越低，其正常工作所需的输入电压就可以越小。实验5中的TPS7A8300就可以提供更低的最小压差。最小压差降低可以带来以下好处：LDO的稳压区增大，以及LDO的最大效率提高。



LDO的最小压差还与芯片的晶片结温（chip junction temperature） T_j 有关。 T_j 取决于环境温度和LDO的功率。请阅读TPS7A4901 datasheet中的thermal characteristics部分以获得更详细的解释。

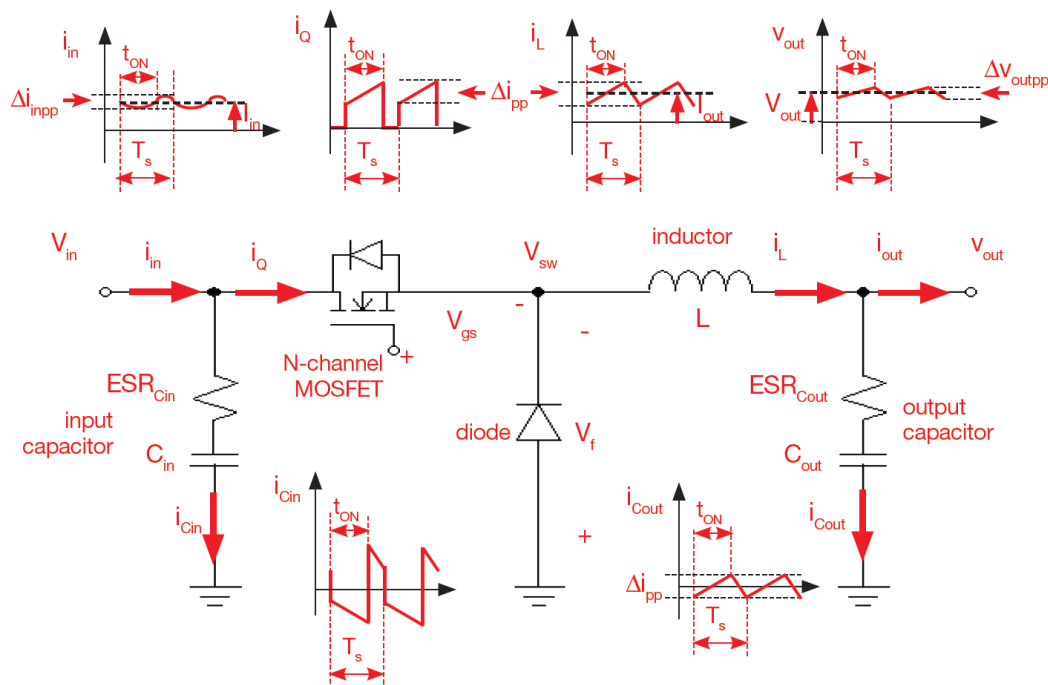
PMLK BUCK 实验

实验2 无源器件和开关频率对电流和电压纹波的影响

实验目的：研究滤波电容和开关频率对输出电压纹波和输入电流纹波的影响。

在开关电源中，由于开关器件在导通和关断状态间不断切换，导致输出电压和输入电流会由于元器件的寄生参数产生交流分量，这个交流分量就是纹波。

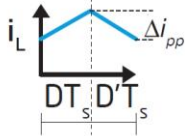
从右图可以看到Buck电路电感电流波形是一个三角波，这个电流流过输出电容，会带来输出电压纹波 ΔV_{outpp} 。输入电流纹波 Δi_{inpp} 则是由MOSFET的电流纹波造成的。



实验2 理论背景

在Buck转换器中，为了得到平滑的输出电压，必须在输出端添加滤波电容。同样的，输入电容可以将输入电流纹波控制在较小水平。输出电压纹波和输入电流纹波的形状和幅度取决于两个因素：一是电感电流和MOSFET电流的纹波，二是输入/输出滤波电容的容值和等效串联电阻(Equivalent Series Resistance, 简称ESR)。在连续导通模式下，Buck转换器的电压和电流纹波计算公式如下。

Unsaturated inductor

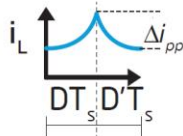


电感不饱和时，电感电流纹波峰-峰值 Δi_{pp} 由开关频率 f_s 和电感值 L ，以及输入电压 V_{in} 决定。

(1) $D = V_{out}/V_{in}$, $D' = 1 - D$

$\Delta i_{pp} = V_{out} D' / (f_s L)$

Saturated inductor

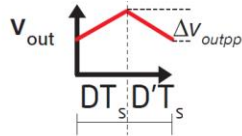


当负载电流很大时，电感饱和导致电感量下降，电感电流纹波峰-峰值 Δi_{pp} 与不饱和时相比变大。

(2)

$\Delta i_{pp} > V_{out} D' / (f_s L)$

High ESR output filter capacitor

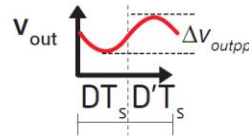


使用电解电容时，等效串联电阻ESR远大于电容的阻抗 $1/(2\pi f_s C_{out})$ ，电流纹波 Δi_{pp} 主要由ESR决定。

(3)

$\Delta v_{outpp} = ESR \Delta i_{pp}$

Low ESR output filter capacitor

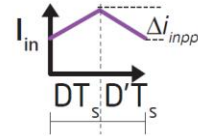


使用陶瓷电容时，ESR很小，输出电压纹波由开关频率 f_s 、输出电容 C_{out} 和电感电流纹波 Δi_{pp} 共同决定。

(4)

$\Delta v_{outpp} = \Delta i_{pp} / (8 f_s C_{out})$

High capacitance input filter capacitor

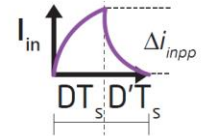


输入电容足够大时，输入电流纹波由开关频率 f_s 、输入电容值 C_{in} 、负载电流 I_{out} 和输入电压 V_{in} 决定。

(5)

$\Delta i_{inpp} = I_{out} D' / (f_s C_{in})$

Low capacitance input filter capacitor



输入电容很小时，输入电流纹波峰-峰值受负载电流和电感电流纹波 Δi_{pp} 影响。

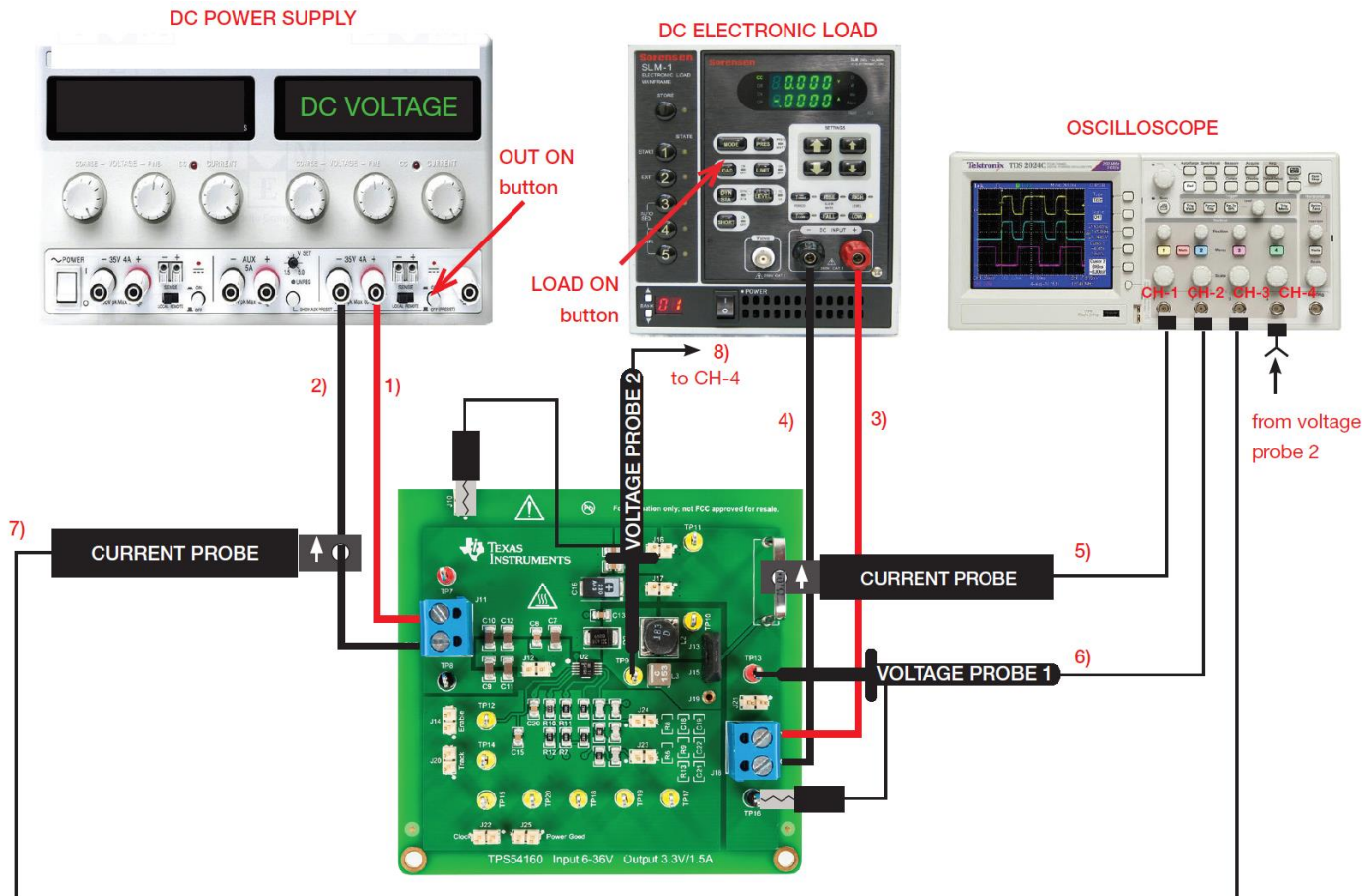
(6)

$\Delta i_{inpp} = I_{out} + \Delta i_{pp} / 2$

实验2 仪器连接

实验1所需仪器为：一台直流稳压电源，一台示波器，一台电子负载。

仪器连接方式如下图。





注意事项及安全警告

注意事项

- 输入电容C7和C8过滤了输入电流的高频分量。在分析输入纹波时，0.1 μ F的C8可忽略不计。
- 0.1 μ F的C14电容过滤了负载动态变化时的高频电流分量。C14的电阻很小，可以忽略。其等效串联电阻ESR很低，对输出电容的ESR有降低作用，从而使输出电压的过冲只与等效电容相关。
- 反馈回路设置：输出电容 $C_{out}=C17=10\mu$ F时，应将J23和J24同时短接时； $C_{out}=C16=220\mu$ F时，应将J23和J24同时断开时。两种情况下环路增益均在15kHz出有约45°的相位裕度（在36V输入，1.5A输出电流时）。
- 当 $C_{out}=C16$ 时，如果将J23和J24同时短接，此时电源仍然稳定，但交越频率降为2kHz和60°相位裕度。
- 当 $C_{out}=C17$ 时，如果将J23和J24同时断开，电源将失去稳定状态，在3.3V左右振荡。
- 其它输出电容和J23、J24的组合方式可能导致电源稳定或不稳定，取决于输入电压和负载电流。实验3中理论背景部分提供的公式可用来判断电路是否稳定。如果让电路工作在不稳定状态下，建议维持不稳定状态的时间不要超过几秒钟，这一小段时间的足以用示波器记录波形。

安全警告

通用（TPS54160和LM3475）

- 1) 不得超过最大输入电压。
- 2) 不得超过最大输出电流，除非实验需要。
- 3) 如果接入的电子负载工作在恒流模式下，那么：
 - a) 开机顺序：先打开输入电源，再打开电子负载
 - b) 关机顺序：先关掉电子负载，再关掉输入电源
- 4) 不得带电插拔跳线帽。
- 5) 不得使电路长时间工作在不稳定状态下（超过几秒钟）

TPS54160请注意：

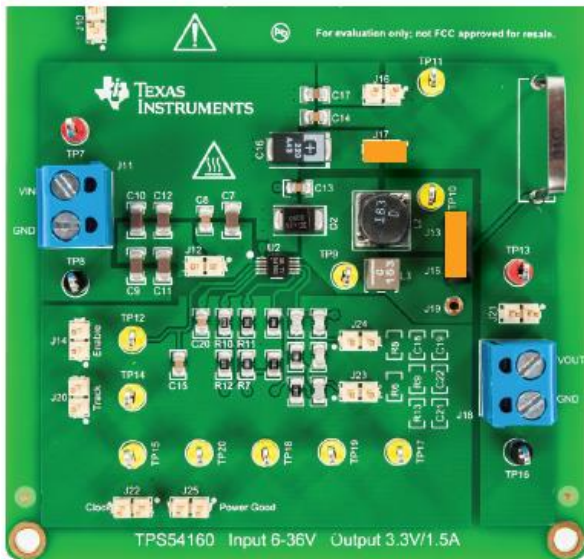
- 1) J16和J17不得同时开路。
- 2) J13-J15和J15-J19不得同时开路。

LM3475请注意：

- 1) J4、J5、J6不得同时开路。
- 2) J4、J5、J6不得同时短接。



实验2 实验步骤



跳线设置（如图）：

- 短接J17 → 连接输出电容C16
- 短接J13-J15 → 连接电感L2
- J14开路 → 接入内部使能信号
- J20开路 → 连接内部软启动信号
- J21开路 → 连接输出电压至反馈电阻R6-R8
- J12开路 → 断开输入电容C9-C12
- J16开路 → 断开输出电容C17
- J22开路 → 设置开关频率 $f_s=250\text{kHz}$
- J23和J24开路 → 设置输出电容C16的补偿电路
- J25开路 → 使能power good信号

实验步骤：

- 1) 打开示波器，设置CH1和CH3为50 Ω 直流耦合，CH2和CH4为1M Ω 直流耦合，选择CH4为触发源，执行电流探头的消磁操作。
- 2) 打开稳压电源（确保输出关闭），设置电压为6V，设置电流限制为1A。
- 3) 打开电子负载（确保输出关闭），设置电子负载为恒流模式，电流值为0.15A。
- 4) 打开稳压电源的输出，此时应看到示波器CH2（输出电压）为3.3V的水平线，CH4（开关节点电压）为输入电压和极小负电压之间波动的方波，如果没有看到上述波形，请重新检查连线 and 仪器设置。
- 5) 打开电子负载输出，将CH2设为交流耦合，此时应看到CH1（电感电流）波形为平均值0.15A的三角波，CH3（输入电流）波形为准三角波，CH2（输出电压）在0附近波动。
- 6) 记录输出电压纹波峰-峰值和输入电流纹波峰-峰值，按照数据记录表格中的参数改变输出电流和输入电压，重复本步骤。（改变电流和电压时无需下电）
- 7) 关闭电子负载输出，再关闭稳压电源输出。短接J19将开关频率设为500kHz，重复步骤4)到6)。
- 8) 实验结束后关闭电子负载输出，再关闭稳压电源输出。然后关闭所有仪器。

实验2 数据测量和计算

- 1) 测量输出电压纹波峰-峰值和输入电流纹波峰-峰值，将结果填写在表格中。
- 2) 分析结果，并回答思考题。

(1) ΔV_{outpp}	(2) Δi_{inpp}	$J_{22} \text{ op } (f_s = 250\text{kHz})$						$J_{22} \text{ sh } (f_s = 500\text{kHz})$					
		$I_{out}=0.15\text{A}$		$I_{out}=0.5\text{A}$		$I_{out}=1.5\text{A}$		$I_{out}=0.15\text{A}$		$I_{out}=0.5\text{A}$		$I_{out}=1.5\text{A}$	
$V_{in}=6\text{V}$		(1) 4.95	(2)	(1)	(2)	(1)	(2)	(1)	(2)	(1)	(2)	(1)	(2)
$V_{in}=18\text{V}$		(1)	(2)	(1)	(2)	(1)	(2)	(1)	(2)	(1)	(2)	(1)	(2)
$V_{in}=36\text{V}$		(1)	(2)	(1)	(2)	(1)	(2)	(1)	(2)	(1)	(2)	(1)	(2)

思考题：

- 1) 输出电压纹波是否随负载电流增大而增大？
- 2) 输入电流纹波是否随输入电压增大而增大？
- 3) 开关频率增大时，纹波是否减小？
- 4) 输出电压纹波的形状如何？

实验2 实验结果分析

输入电压和开关频率是电感电流纹波的主要决定因素。根据电感不饱和时的计算公式(1)，电感电流纹波随输入电压上升而增大，随开关频率上升而减小。负载电流对电感电流纹波的影响很小。

根据公式(5)，输入电流纹波与负载电流成正比，与开关频率成反比，当占空比 $D=0.5$ 时达到最大值，此时输入电压是输出电压的2倍。输入电流的实验波形受输入线路的等效电感影响，当输入等效电感达到一定值时，公式(5)不再适用。

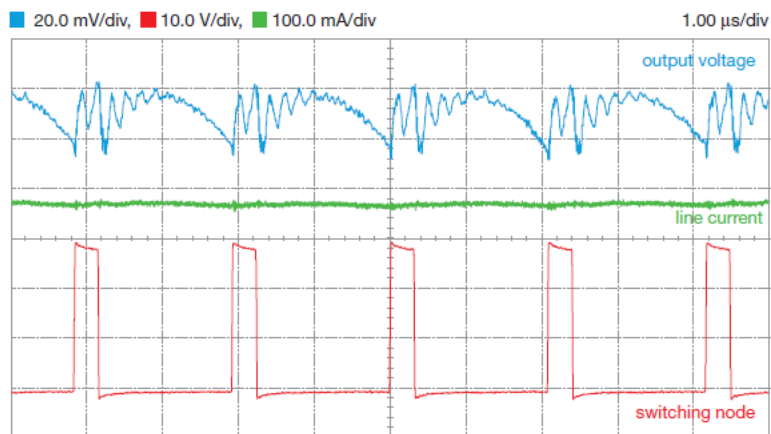


Figure 7. $V_{in}=24V$, $I_{out}=0.4A$, $f_s=500kHz$, $C_{out}=10\mu F$ (ceramic capacitor)

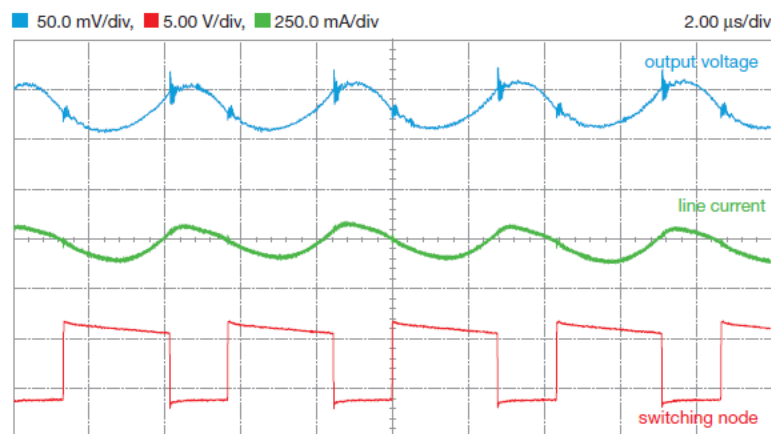


Figure 8. $V_{in}=6V$, $I_{out}=1.5A$, $f_s=250kHz$, $C_{out}=10\mu F$ (ceramic capacitor)

图7和图8显示了在使用陶瓷电容时输入电压和开关频率对输出电压纹波的影响。可以看到开关频率从250kHz上升到500kHz时，输出电压纹波明显增大，即使输入电压从6V增大到24V也无法抵消开关频率的作用。