

VDSタイプ

高速可変ディレイライン

特 長

VDSタイプは、当社独自の高性能・高密度ディレイライン素子20区間に、高分解能可変機構を組み合わせることにより、変則40ステップで遅延時間の変化が得られる高速可変ディレイラインです。

主に、高速論理素子ECL10KH、10KシリーズをはじめTTL FAST、CMOS FACT及び、同等のスイッチング速度のものに充分適合できると共に、通常の変動素子としてのディレイラインと同様にアナログ信号回路等広範囲の用途にも使用できます。

共通仕様

残留遅延時間	450ps以下(可変範囲最小の位置)
波形歪	オーバーシュート/プリシュート±20%未満
使用温度範囲	-10°C~+80°C
保存温度範囲	-40°C~+120°C
接点寿命	ツマミを端から端まで移動する動作を1回として100回以内において異常ありません。

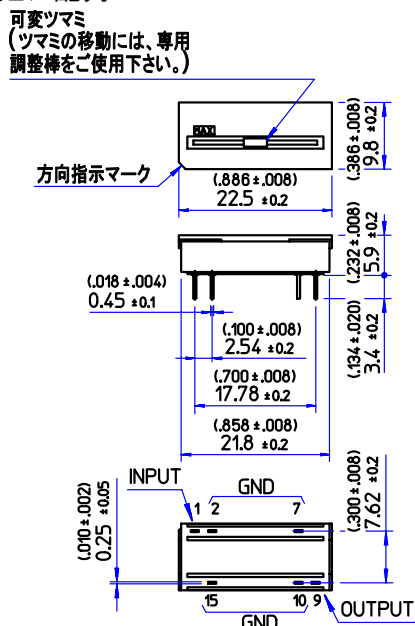


仕 様

品 番	遅延時間 可変範囲 (+20%、-0%)	(1)*可変ステップと変化率 (変則40段)		出力立上り 時間 ns以下	入カインピー ダンス	出カインピー ダンス	印加電圧	適合IC	適用例 P18参照
		1.75%	3.25%						
VDS5010	0~5ns	88ps	163ps	(2)*0.8	50Ω±10%	100Ω±10%	(4)* DC3V MAX常時	ECL10KH ECL10K TTL-FAST	1,2,3,4
VDS1110	0~10ns	175ps	325ps	(2)*1.3					
VDS2110	0~20ns	350ps	650ps	(2)*2.3					
VDS3110	0~30ns	525ps	975ps	(2)*4.0					
VDS5020	0~5ns	88ps	163ps	(3)*2.0	100Ω±10%	200Ω±10%	(4)* DC4.5V MAX常時	CMOS- FACT	1,2,3,5,6
VDS1120	0~10ns	175ps	325ps	(3)*2.5					
VDS2120	0~20ns	350ps	650ps	(3)*3.5					

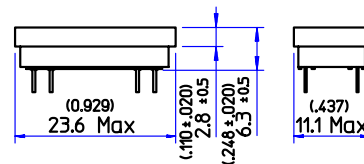
- (1)* 1.75%と3.25%の変化が交互に得られます(2ステップで5%変化します)。
- (2)* 20%~80%のポイント
- (3)* 10%~90%のポイント
- (4)* 信号ピン-GNDピン間
遅延時間温度係数 ±100ppm/°C(但し、VDS1110・VDS2110・VDS2120・VDS3110は-400±200ppm/°C)

外形寸法とピン配列



単位:mm (inch)

●VDSタイプは防塵キャップが装着されると、
下図の寸法となります。
基板設計の際には充分御配慮願います。



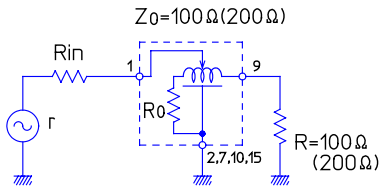
- 使用上の注意
内部は密閉されておりませんので、洗浄には十分注意をお願いします。
半田付け工程は、後付けをお勧めいたします。
尚、上部には防塵キャップが装着されています。

VDSタイプ

高速可変ディレイライン

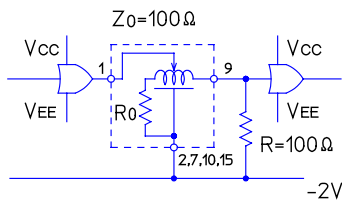
適用例とその終端方法

(1) アナログ回路

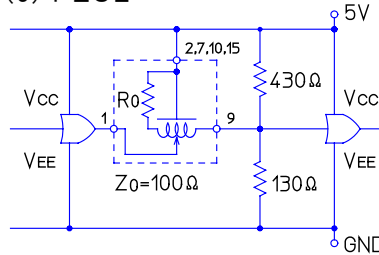


r : 信号源のインピーダンス
 R_{in} : 入力整合抵抗
 Z_o : 内部素子の特性インピーダンス
 (= 出力インピーダンス)
 R_o : 内部整合抵抗 (= Z_o)
 $2(r + R_{in}) = Z_o = R$

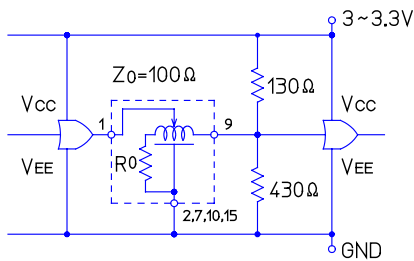
(2) ECL (-2V終端ライン使用)



(3) PECL

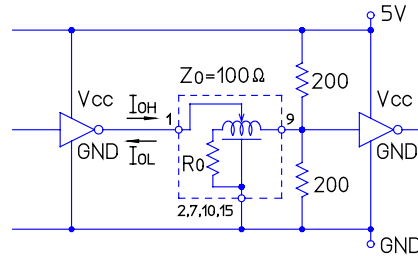


(4) LVPECL



(5) TTL (FAST)

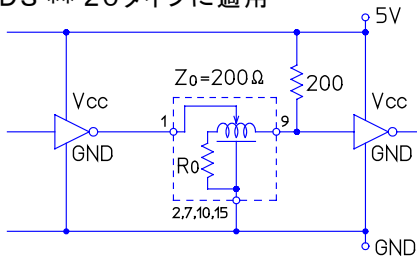
VDS ** 10タイプに適用



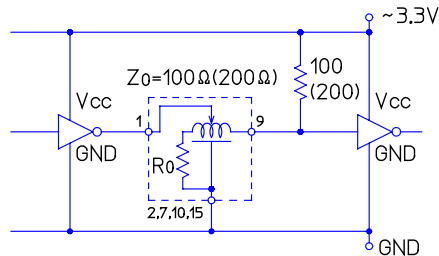
I_{OH} は45mA、 I_{OL} は約15mAです。

(6) TTL (FAST)

VDS ** 20タイプに適用



(7) CMOS、LVCMOS



RoHS 対応状況

対応状況

RoHS対応品の供給は可能です。