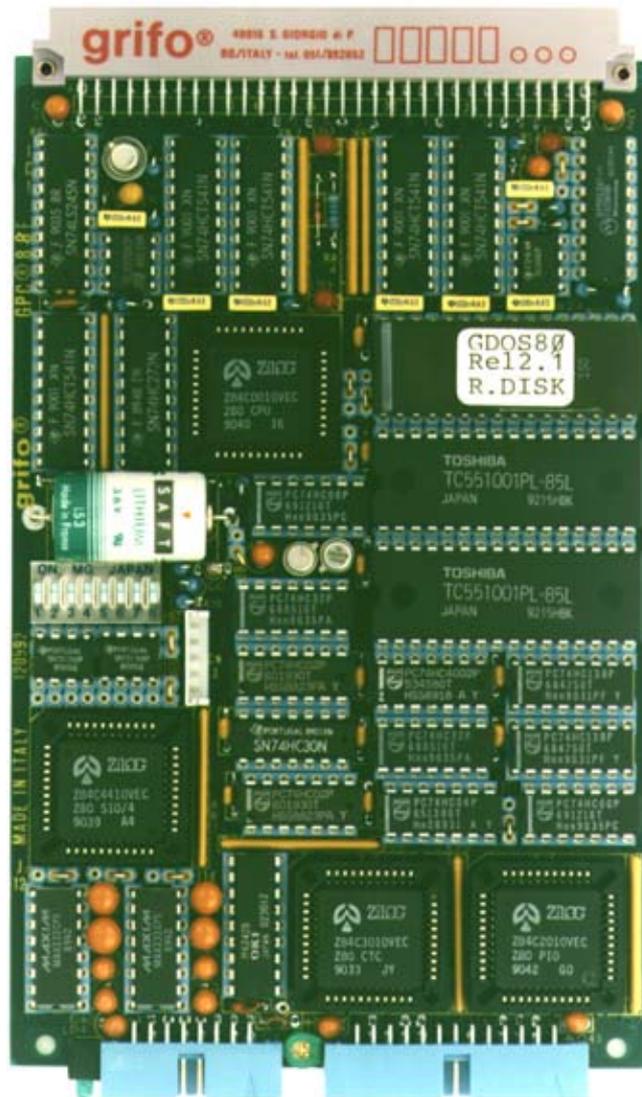


# GPC® 80F

General Purpose Controller 84C00

## MANUALE TECNICO



**grifo®**

ITALIAN TECHNOLOGY

Via dell' Artigiano, 8/6  
40016 San Giorgio di Piano  
(Bologna) ITALY

E-mail: [grifo@grifo.it](mailto:grifo@grifo.it)

<http://www.grifo.it>

Tel. +39 051 892.052 (r.a.)

<http://www.grifo.com>

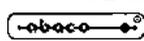
FAX: +39 051 893.661

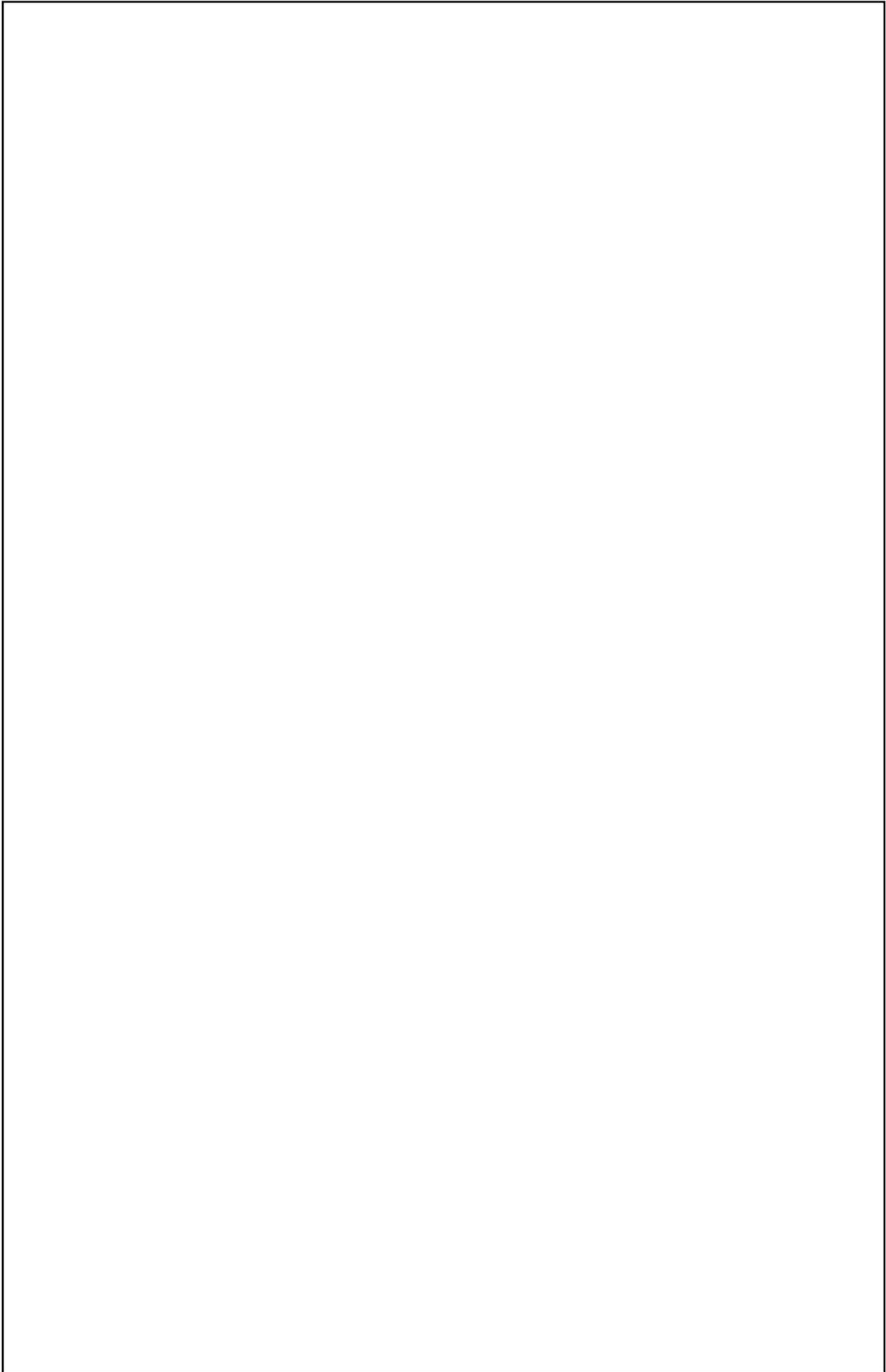


GPC® 80F

Rel. 2.10

Edizione 01 Marzo 1992

, GPC®, grifo®, sono marchi registrati della ditta grifo®



# GPC<sup>®</sup> 80F

General Purpose Controller 84C00

## MANUALE TECNICO

General Purpose Controller Full CMOS; 8 MHZ 84C00 **ZILOG** CPU; 256K SRAM Lithium battery backed; 256K EPROM or FLASH; Real Time Clock battery backed; 8K serial EEPROM; 2 serial lines: 1 RS 232 line; 1 RS 232, RS 422, RS 485 or Current Loop line. 16 TTL I/O lines; 1 status LED; CTC witch 4 8 bits Timer Counter; Watch Dog; 8 dip switch; **Abaco**<sup>®</sup> **BUS** interface.

**grifo**<sup>®</sup>

ITALIAN TECHNOLOGY

Via dell' Artigiano, 8/6  
40016 San Giorgio di Piano  
(Bologna) ITALY

E-mail: grifo@grifo.it

<http://www.grifo.it>

<http://www.grifo.com>

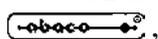
Tel. +39 051 892.052 (r.a.) FAX: +39 051 893.661



GPC<sup>®</sup> 80F

Rel. 2.10

Edizione 01 Marzo 1992



, GPC<sup>®</sup>, grifo<sup>®</sup>, sono marchi registrati della ditta grifo<sup>®</sup>

Nessuna parte del presente manuale può essere riprodotta, trasmessa, trascritta, memorizzata in un archivio o tradotta in altre lingue, con qualunque forma o mezzo, sia esso elettronico, meccanico, magnetico ottico, chimico, manuale, senza il permesso scritto della **grifo®**.

## IMPORTANTE

Tutte le informazioni contenute sul presente manuale sono state accuratamente verificate, ciononostante **grifo®** non si assume nessuna responsabilità per danni, diretti o indiretti, a cose e/o persone derivanti da errori, omissioni o dall'uso del presente manuale, del software o dell' hardware ad esso associato.

**grifo®** altresì si riserva il diritto di modificare il contenuto e la veste di questo manuale senza alcun preavviso, con l' intento di offrire un prodotto sempre migliore, senza che questo rappresenti un obbligo per **grifo®**.

Per le informazioni specifiche dei componenti utilizzati sui nostri prodotti, l'utente deve fare riferimento agli specifici Data Book delle case costruttrici o delle seconde sorgenti.

## LEGENDA SIMBOLI

Nel presente manuale possono comparire i seguenti simboli:



Attenzione: Pericolo generico

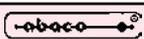


Attenzione: Pericolo di alta tensione



Attenzione: Dispositivo sensibile alle cariche elettrostatiche

## Marchi Registrati



, GPC®, **grifo®** : sono marchi registrati della **grifo®**.

Altre marche o nomi di prodotti sono marchi registrati dei rispettivi proprietari.

# INDICE GENERALE

INTRODUZIONE.....	1
1. INFORMAZIONI GENERALI.....	3
1.1. NOTE GENERALI.....	3
2. CARATTERISTICHE GENERALI DELLA SCHEDA.....	3
2.1. Processore di bordo.....	5
2.2. Dispositivi di memoria.....	5
2.3. Dispositivi di clock.....	5
2.4. Comunicazione seriale.....	5
2.5. Dispositivi periferici di bordo.....	7
3. SPECIFICHE TECNICHE DELLA SCHEDA.....	9
3.1. Caratteristiche generali.....	9
3.2. Caratteristiche fisiche.....	9
3.3. Caratteristiche elettriche.....	9
4. INSTALLAZIONE DELLA SCHEDA.....	11
4.1. Introduzione.....	11
4.2. Connessioni con il mondo esterno.....	11
4.2.1. CN3 - Connettore RS 422-485 o COURRENT LOOP.....	11
4.2.2. CN2 - Connettore RS 232, CTC.....	13
4.2.3. CN1 - Connettore PIO.....	15
4.2.4. K1 - Connettore per BUS ABACO(R).....	17
4.3. Input di bordo.....	19
4.4. Segnalazioni Visive.....	19
4.5. Test Point.....	21
4.6. Taratura orologio di bordo.....	21
4.7. Jumpers.....	22
4.7.1. Jumpers a 2 vie.....	23
4.7.2. Jumpers a 3 vie.....	25
4.8. Note.....	27
4.8.1. Selezione del tipo di comunicazione seriale.....	27
4.8.2. Selezione del tipo di Watch Dog.....	28
4.8.3. Gestione interrupt di bordo.....	28
5. DESCRIZIONE HARDWARE.....	29
5.1. Introduzione.....	29
5.2. Mappaggio delle risorse.....	29
5.2.1. Mappaggio delle memorie.....	30
5.2.2. Mappaggio delle periferiche di bordo.....	33
5.2.3. Mappaggio dell' I/O su Bus.....	35
6. DESCRIZIONE SOFTWARE.....	36

7. DESCRIZIONE SOFTWARE DELLE PERIFERICHE DI BORDO.....	37
7.1. Watch-Dog.....	37
7.2. Dip Switch.....	37
7.3. PIO 84C20.....	38
7.4. CTC 84C30.....	41
7.5. SIO 84C44.....	43
7.6. LED di attivita`.....	48
7.7. RTC OKI MSM 6242.....	49
7.8. COM 8116.....	51
8. PERIFERICHE PER GPC® 80F.....	52

#### APPENDICE

A. DISPOSIZIONE JUMPERS.....	55
GLOSSARIO DEI TERMINI.....	59



# INDICE DELLE FIGURE

2-1: Pianta componenti.....	4
2-2: Schema a blocchi.....	6
3-1: Foto scheda GPC® 80F.....	10
4-1: Connettore CN3.....	11
4-2: Schema di comunicazione seriale.....	12
4-3: Connettore CN2.....	13
4-4: Schema di input output PIO 84C20.....	14
4-5: Connettore CN1.....	15
4-6: Schema di input output CTC 84C30.....	16
4-7: Connettore K1.....	17
4-8: Disposizione connettori, test point, dip, compensatore e.	20
4-9: Disposizione jumpers lato componenti.....	24
4-10: Disposizione jumpers lato stagno.....	26
5-1: Indirizzamento memorie con R/E = 1.....	31
5-2: Indirizzamento memorie con R/E = 0.....	32
9-1: Disposizione jumpers per comunicazione seriale.....	55
9-2: Disposizione jumpers per selezione memorie.....	56
9-3: Disposizione jumpers per Watch Dog, indirizzamento.....	57

# INDICE DELLE TABELLE

4-1: Tabella riassuntiva jumpers.....	22
4-2: Tabella jumpers a 2 vie.....	23
4-3: Tabella jumpers a 3 vie.....	25
5-1: Indirizzamento I/O di bordo con J11 in posizione 2-3.....	33
5-2: Indirizzamento I/O di bordo con J11 in posizione 1-2.....	34
7-1: Tabella dati per selezione Baud Rate.....	51

## INTRODUZIONE

L'uso di questi dispositivi è rivolto - **IN VIA ESCLUSIVA** - a personale specializzato.  
Questo prodotto non è un **componente di sicurezza** così come definito dalla direttiva **98-73/CE**.



I pin del Mini Modulo non sono dotati di protezione contro le cariche elettrostatiche. Esiste un collegamento diretto tra i pin del Mini Modulo e i rispettivi pin del microcontrollore. Il Mini Modulo è sensibile ai fenomeni ESD.

Il personale che maneggia i Mini Moduli è invitato a prendere tutte le precauzioni necessarie per evitare i possibili danni che potrebbero derivare dalle cariche elettrostatiche.

Scopo di questo manuale è la trasmissione delle informazioni necessarie all'uso competente e sicuro dei prodotti. Esse sono il frutto di un'elaborazione continua e sistematica di dati e prove tecniche registrate e validate dal Costruttore, in attuazione alle procedure interne di sicurezza e qualità dell'informazione.

I dati di seguito riportati sono destinati - **IN VIA ESCLUSIVA** - ad un utenza specializzata, in grado di interagire con i prodotti in condizioni di sicurezza per le persone, per la macchina e per l'ambiente, interpretando un'elementare diagnostica dei guasti e delle condizioni di funzionamento anomale e compiendo semplici operazioni di verifica funzionale, nel pieno rispetto delle norme di sicurezza e salute vigenti.

Le informazioni riguardanti installazione, montaggio, smontaggio, manutenzione, aggiustaggio, riparazione ed installazione di eventuali accessori, dispositivi ed attrezzature, sono destinate - e quindi eseguibili - sempre ed in via esclusiva da personale specializzato avvertito ed istruito, o direttamente dall'**ASSISTENZA TECNICA AUTORIZZATA**, nel pieno rispetto delle raccomandazioni trasmesse dal costruttore e delle norme di sicurezza e salute vigenti.

I dispositivi non possono essere utilizzati all'aperto. Si deve sempre provvedere ad inserire i moduli all'interno di un contenitore a norme di sicurezza che rispetti le vigenti normative. La protezione di questo contenitore non si deve limitare ai soli agenti atmosferici, bensì anche a quelli meccanici, elettrici, magnetici, ecc.

Per un corretto rapporto coi prodotti, é necessario garantire leggibilità e conservazione del manuale, anche per futuri riferimenti. In caso di deterioramento o più semplicemente per ragioni di approfondimento tecnico ed operativo, consultare direttamente l'Assistenza Tecnica autorizzata.

Al fine di non incontrare problemi nell'uso di tali dispositivi, é conveniente che l'utente - **PRIMA DI COMINCIARE AD OPERARE** - legga con attenzione tutte le informazioni contenute in questo manuale. In una seconda fase, per rintracciare più facilmente le informazioni necessarie, si può fare riferimento all'indice generale e all'indice analitico, posti rispettivamente all'inizio ed alla fine del manuale.

# INFORMAZIONI GENERALI

## 1. NOTE GENERALI

Questo manuale fornisce tutte le informazioni hardware e software per consentire all'utente il miglior utilizzo della scheda General Purpose Controller **GPC® 80F**.

## 2. CARATTERISTICHE GENERALI DELLA SCHEDA

La scheda **GPC® 80F** è un potentissimo modulo di controllo e di gestione nel formato unificato standard **Singola Europa** da 100X160 mm. Essa opera sul potente BUS industriale **ABACO®** da 16 bit di cui sfrutta la ricca serie di periferiche industriali e di moduli intelligenti di cui questo bus è dotato.

La scheda è basata sulla famiglia **Z80** di CPU e periferiche nella versione CMOS da 8 a 10 MHz e può anche interfacciarsi alle schede di FIO per un'eventuale gestione di un floppy disk.

La sua modularità la rende il componente ideale per poter costruire architetture con logica distribuita, con buone risorse locali in termini di I/O ed ottime risorse in termini elaborativi. La notevole potenza elaborativa della scheda fa sì che, in accoppiamento con opportune schede periferiche, sia in grado di risolvere il problema della gestione di macchine od automazioni di medio-alta complessità. La scheda può comunque effettuare già da sola il comando ed il controllo di sistemi di media complessità.

Tra le caratteristiche peculiari della **GPC® 80F** ricordiamo la grossa quantità di memoria gestita e la totale implementazione CMOS che abbassa notevolmente il consumo in lavoro della scheda.

Una vasta serie di risorse software e firmware facilitano l'utilizzo della scheda, anche per chi non abbia mai utilizzato sistemi con questa struttura.

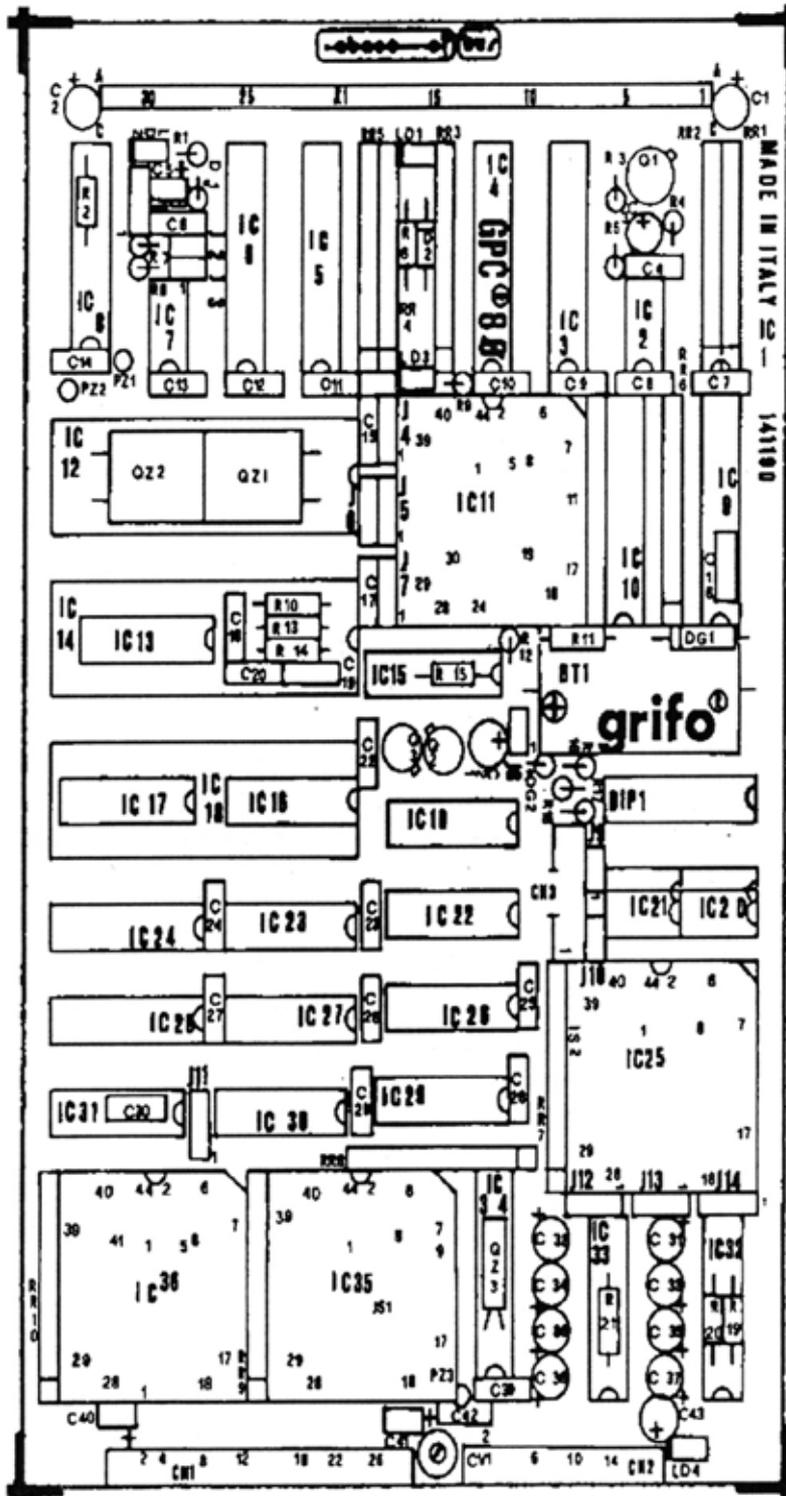


Fig. 2-1: Pianta componenti



## 2.1. Processore di Bordo.

La scheda **GPC® 80F** e' predisposta per accettare il processore ad 8 bit Z80 da 8 a 10 MHz tipo 84C00. Tale processore e' caratterizzato da un esteso set di istruzioni (158), da una alta velocita' di esecuzione e di manipolazione dati e da un sistema vettorizzato per la gestione delle interrupts. L'architettura interna, le principali caratteristiche e l'elenco delle istruzioni dell'84C00 possono essere trovate negli appositi dati tecnici della casa costruttrice.

## 2.2. Dispositivi di Memoria.

E' possibile dotare la scheda di un massimo di 512K di RAM/EPROM, di cui 256K RAM (provvisi di circuiteria di Back Up con batteria al Litio). Tale memorie possono essere montate sugli zoccoli IC 12, IC 14, IC 18 e vengono selezionate tramite una serie di jumpers presenti sulla scheda. Il mappaggio delle risorse in termini di memoria avviene tramite l'apposita logica di controllo e di gestione che si occupa di riconfigurare le varie risorse in funzione delle specifiche esigenze dei vari linguaggi usati.

## 2.3. Dispositivi di Clock.

Il segnale di clock e' generato da un circuito ibrido presente nella scheda che fornisce una frequenza variabile da 8 a 10 MHz a seconda della configurazione richiesta; lo stesso segnale di clock, va' a pilotare le rimanenti parti della scheda e viene inoltre portato direttamente sul BUS, in modo da poter comandare eventuali periferiche esterne.

La **GPC® 80F** e' dotata di un secondo oscillatore che comanda, direttamente il circuito di generazione del Baud Rate per entrambe le linee di comunicazione seriale della scheda stessa. Tale metodo e' stato adottato in modo da rendere del tutto indipendente il segnale di clock dalla parte che riguarda la comunicazione seriale.

Un terzo segnale di clock, sempre indipendente, gestisce direttamente la sezione RTC della scheda.

## 2.4. Comunicazione Seriale.

La comunicazione seriale e' completamente settabile da software per quanto riguarda sia il protocollo, sia la velocita' che puo' raggiungere un massimo di 19.200 KBaud.

La scheda e' provvista di due linee seriali indipendenti in Full Duplex di cui una utilizza il protocollo di comunicazione RS 232 e la rimanente puo' essere settata o in RS 232 o in RS 422-485 o in current loop.

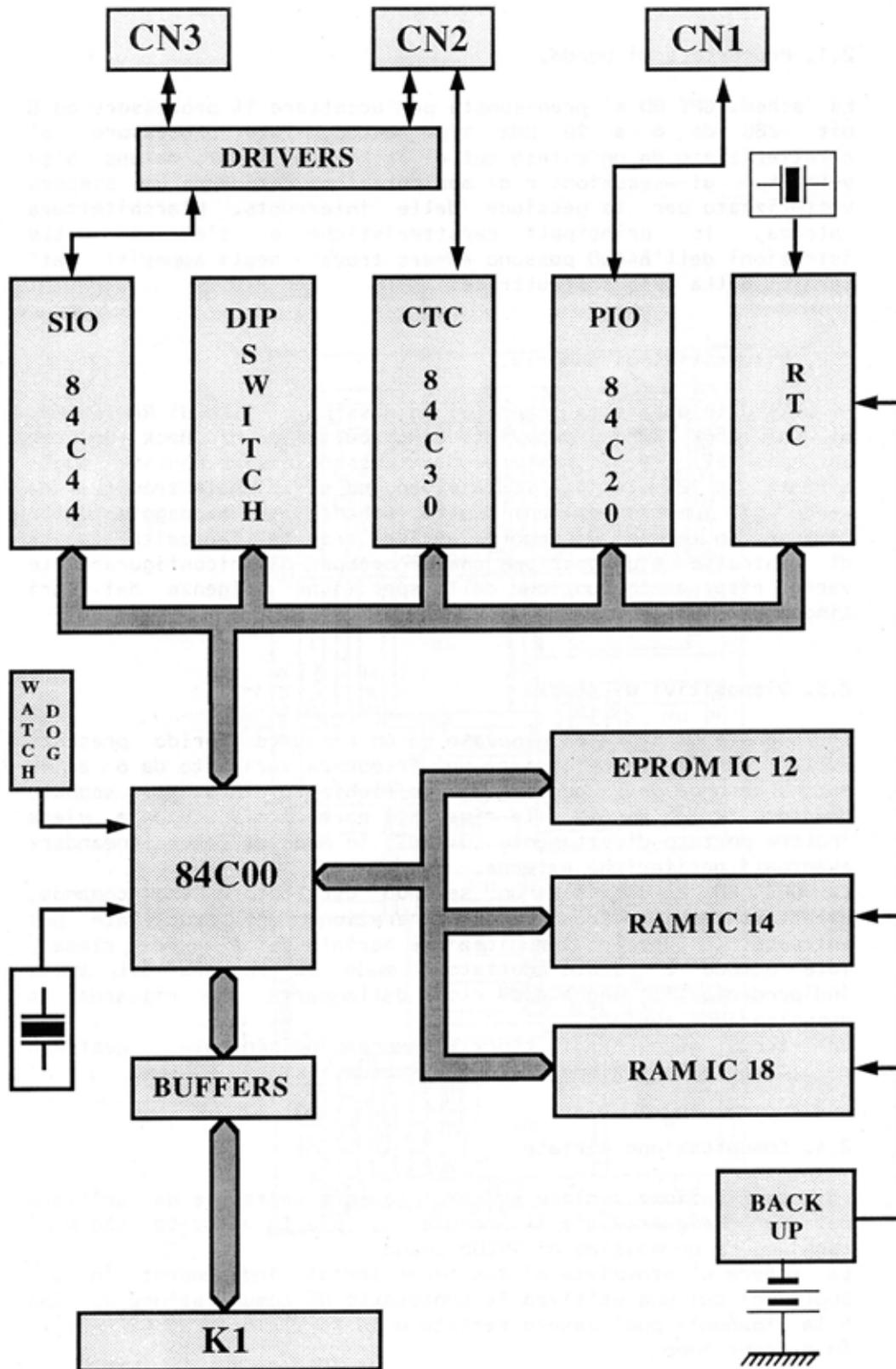


Fig. 2-2: Schema a blocchi

## 2.5. Dispositivi periferici di bordo.

La scheda **GPC® 80F**, nata per risolvere molteplici problemi di controllo e comando di automatismi, e' dotata di un certo numero di componenti atti all'interfacciamento con il mondo esterno:

- **Un Parallel Input/Output Controller 84C20** e' adibito all' I/O parallelo con i port A e B ad 8 bit direttamente disponibili sul connettore CN1 ed e' totalmente gestibile da software. Ogni port oltre ad avere 8 linee di I/O, ha due linee di handshake che consentono alla periferica di riconoscere quando puo' essere effettuata la lettura del port, oppure di comunicare quando e' avvenuta la scrittura sul port. Tale periferica e' molto potente sia dal punto di vista elettrico (uscite che possono pilotare transistor Darlington) che dal punto di vista della programmazione ( direzionalita' delle linee dei port settabile a livello di bit o di byte ). Le linee di I/O aprono ulteriori possibilita' di impiego della **GPC® 80F** ( ad esempio nella gestione di periferiche non intelligenti ) anche quando l' handshake delle comunicazioni e' completamente da gestire via software.

Il chip **84C20** viene gestito tramite 4 byte o registri situati in altrettante locazioni di I/O dedicate al dispositivo durante l'operazione di mappaggio dello stesso I/O da parte della logica di controllo.

- **Un Counter Timer Circuit 84C30** dotato di 4 contatori a 8 bit programmabili indipendenti. La periferica e' completamente gestibile via software, infatti da programma puo' essere gestito il modo di conteggio ( periferica usata come contatore ) oppure la durata e la sucessione dei conteggi ( periferica usata come timer ). Nel caso gli 8 bit di un contatore siano insufficienti e' possibile collegare 2 contatori in cascata ottenendone uno a 16 bit.

Tale periferica e' vista in 4 byte di I/O indirizzati dalla logica di controllo della scheda.

- **Un Serial Input/Output controller 84C44** in grado di gestire separatamente la comunicazione seriale tramite due canali. Come e' gia' stato detto per questi canali e' definibile sia il protocollo che la velocita' di comunicazione.

Il **SIO 84C44** e' gestito tramite 4 registri corrispondenti ad altrettanti byte di I/O, dedicati al dispositivo durante l'operazione di mappaggio da parte della logica di controllo.

- **Un Real Time Clock OKI MSM 6242** che permette di gestire l'orario ( ore, minuti, secondi ) ed il calendario (giorno, mese, anno, giorno della settimana ).

La periferica descritta e' vista in 16 byte o registri allocati nel I/O della scheda dalla logica di controllo.

La scheda e' inoltre provvista di altri dispositivi che anche se non possono essere definiti periferiche, sono comunque parti molto importanti.

Tra queste ricordiamo:

- **Un Dip Switch a 8** vie e la relativa elettronica che lo rende leggibile da software.
- **Un Baud Rate Generator** che comanda entrambe le linee seriali della scheda, completamente gestibile da software.
- **LED** di attivita', e relativa elettronica, che lo rende gestibile da software.
- **Circuiteria di Watch Dog**, con funzionamento astabile o monostabile e temporizzazione programmabile.

Per ulteriori informazioni a riguardo dell'interfacciamento con il campo ed alla programmazione di questi dispositivi, si faccia rispettivamente riferimento al paragrafo **4.2** ed al capitolo **7**.

### 3. SPECIFICHE TECNICHE DELLA SCHEDA

#### 3.1. Caratteristiche generali.

Tipo di BUS	<b>ABACO®</b>
Numero di linee di I/O	16 I/O programmabili TTL (PIO) 4 counter 1 linea RS 232 bidirezionale 1 linea RS 232 o RS 422-485 o CURRENT LOOP.
Memoria Indirizzabile	<b>IC12: EPROM</b> da 32 a 256 KByte <b>IC14, IC18: RAM Tamponata</b> da 32 a 256 KByte
CPU di bordo	<b>Z80 CMOS</b> da 8 a 10 MHz (84C00)

#### 3.2. Caratteristiche fisiche.

Dimensioni	Formato <b>Singola Europa</b> : 100 X 160 mm
Peso	160 g.
Connettori	BUS 64 pin DIN 41612 Corpo C CN1:26 vie scatolino 90 gradi M CN2:16 vie scatolino 90 gradi M CN3: 5 vie verticale
Range di temperatura	da 10 a 40 gradi Centigradi.
Umidità relativa	20% fino a 90% (senza condens.)

#### 3.3. Caratteristiche elettriche.

Tensione di alimentazione	+5 Vdc
Corrente assorbita	160 mA con un quarzo da 8MHz



## 4. INSTALLAZIONE DELLA SCHEDA

### 4.1. Introduzione.

In questo capitolo saranno illustrate tutte le operazioni da compiere per il corretto utilizzo della scheda. A questo scopo e' previsto un certo numero di jumpers con cui e' possibile settare la scheda a seconda delle esigenze dell'utente. Di seguito e' riportata l'ubicazione e la funzione di tali strip, dei connettori e di tutti i componenti che possono modificare il funzionamento della scheda.

### 4.2. Connessioni con il mondo esterno.

#### 4.2.1. CN3 - Connettore RS 422-485 o COURRENT LOOP

Il connettore CN3 e' composto da un insieme di 5, pin con cui si puo' usufruire della linea seriale in RS 422-485 o in COURRENT LOOP presente sulla **GPC® 80F** in alternanza ad una delle due linee RS 232. Questa linea e' settabile via software e via hardware, tramite la programmazione del SIO 84C44 e lo strippaggio dei jumpers J9, J10, J12, J13, e J14.

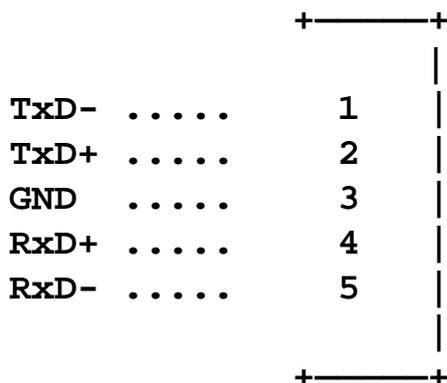


Fig. 4-1: Connettore CN3

#### LEGENDA:

- TxD-** = O - Trasmit Data negative: linea bipolare negativa per trasmissione seriale.
- TxD+** = O - Trasmit Data positive: linea bipolare positiva per trasmissione seriale.
- GND** = Linea di massa per trasmissione seriale.
- RxD+** = I - Receive Data positive: linea bipolare positiva per ricezione seriale.
- RxD-** = I - Receive Data negative: linea bipolare negativa per ricezione seriale.

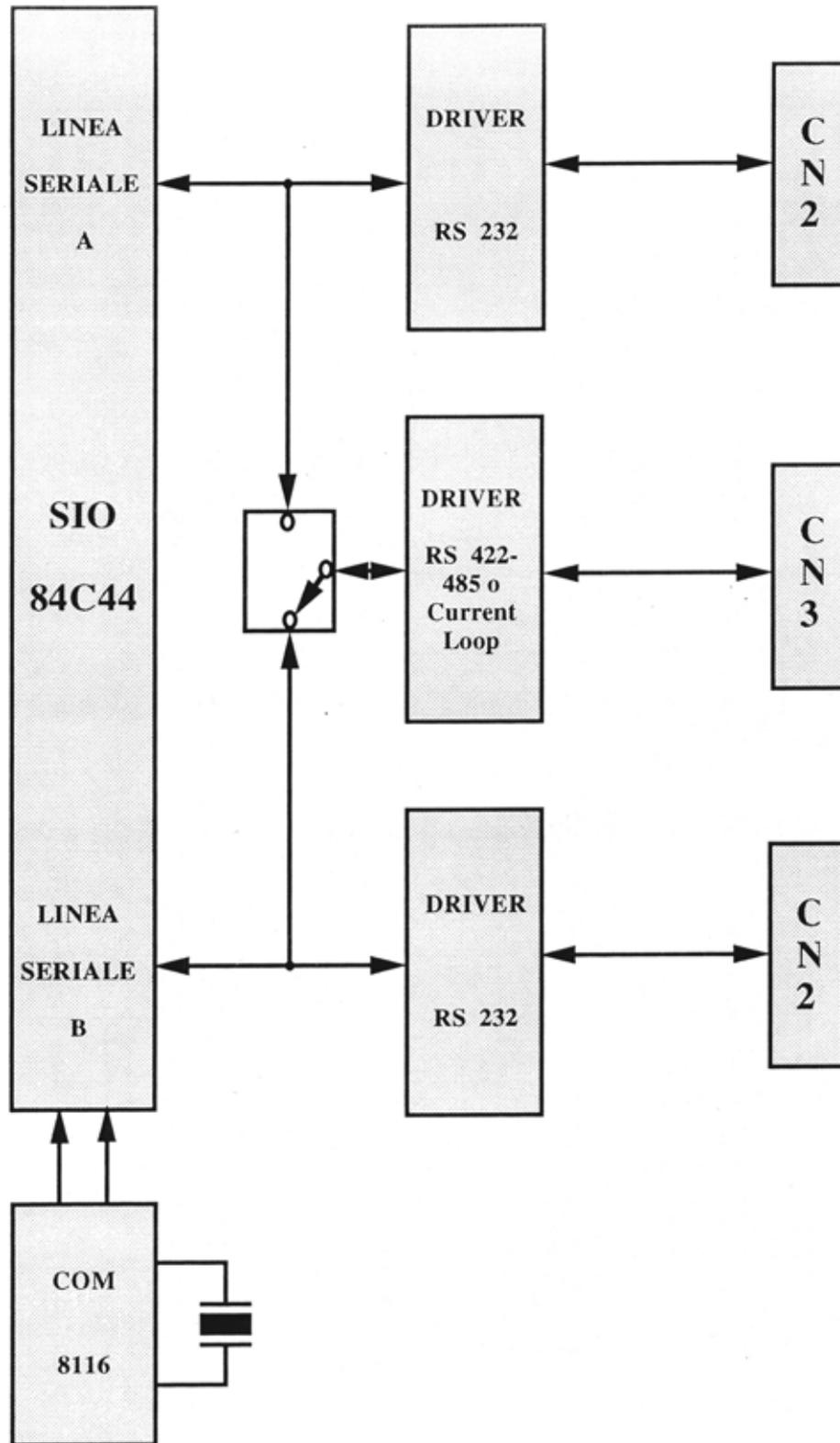


Fig. 4-2: Schema di comunicazione seriale

### 4.2.2. CN2 - Connettore RS 232, CTC

Il connettore CN2 e' composto da un insieme di 16 pin con cui si possono utilizzare le due linee RS 232 ed i 4 contatori del CTC 84C30. Le due linee seriali sono gestibili via software e via hardware tramite la programmazione del SIO 84C44 e lo strippaggio dei jumpers J9, J10, J12, J13 e J14, mentre i 4 counter-timer sono completamente gestibili via software tramite la programmazione del CTC 84C30.

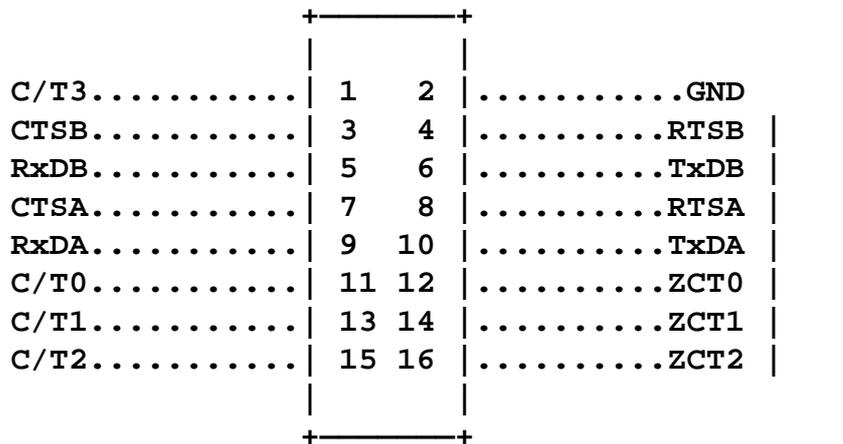


Fig. 4-3: Connettore CN2

**LEGENDA:**

- C/Tn = I - Clock/Trigger del contatore n
- ZCTn = O - Zero Count Timer Output del contatore n
- CTSA/B = I - Clear To Send A/B: linea di abilitazione della trasmissione sulla linea seriale A o B
- RTSA/B = O - Request To Send A/B: linea di richiesta di trasmissione sulla linea seriale A o B
- RxDA/B = I - Receive Data A/B: linea di ricezione della linea seriale A o B
- TxDA/B = O - Transmit Data A/B: linea di trasmissione della linea seriale A o B
- GND = - Linea di massa.



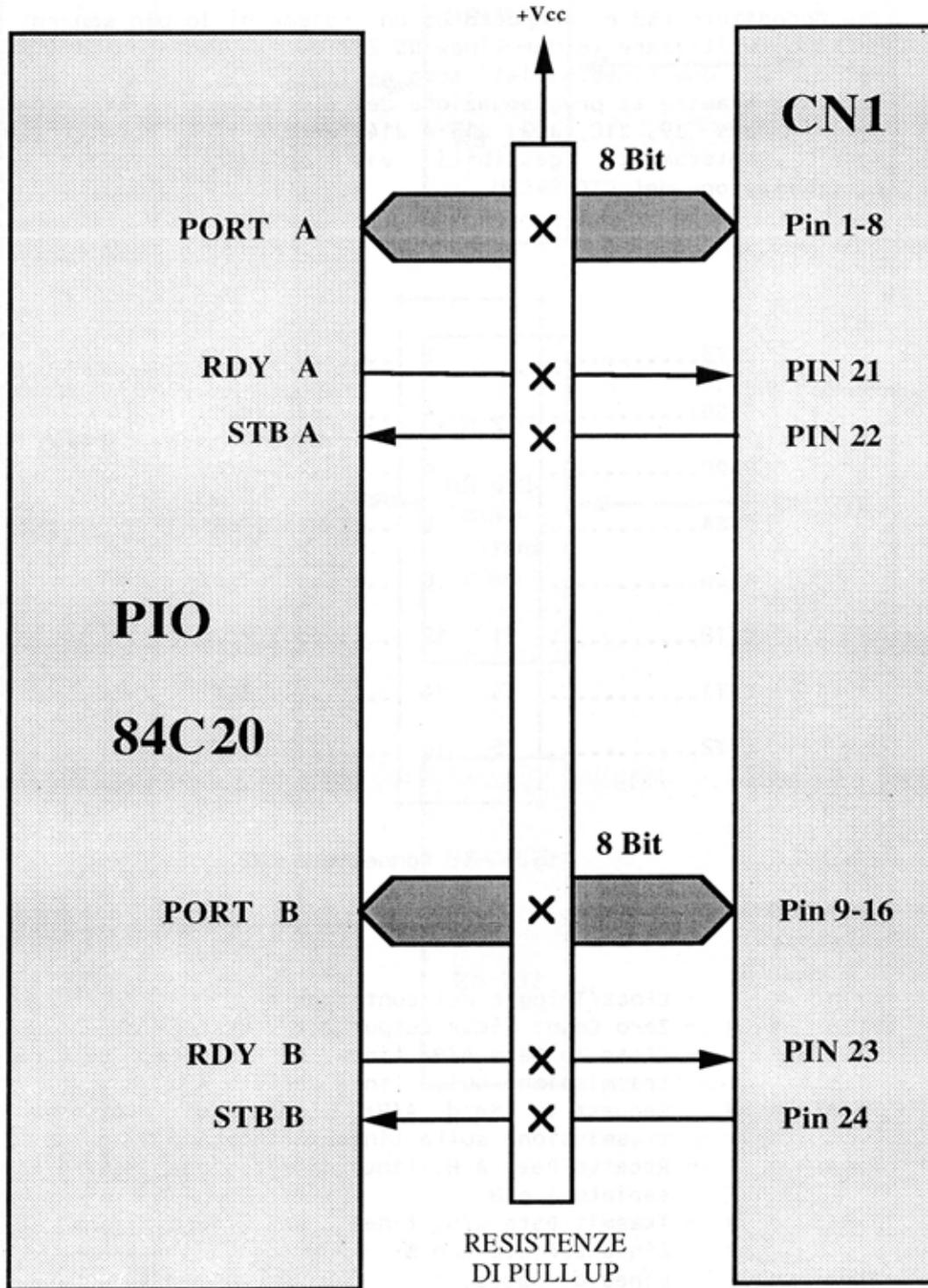


Fig. 4-4: Schema di input output PIO 84C20

### 4.2.3. CN1 - Connettore PIO

Il connettore CN1 e' formato da un insieme di 26 pin con cui si possono utilizzare le linee dei due port paralleli gestiti dal PIO 84C20. Tutti i parametri che riguardano l'uso di questa periferica sono definibili da software tramite la programmazione della stessa.

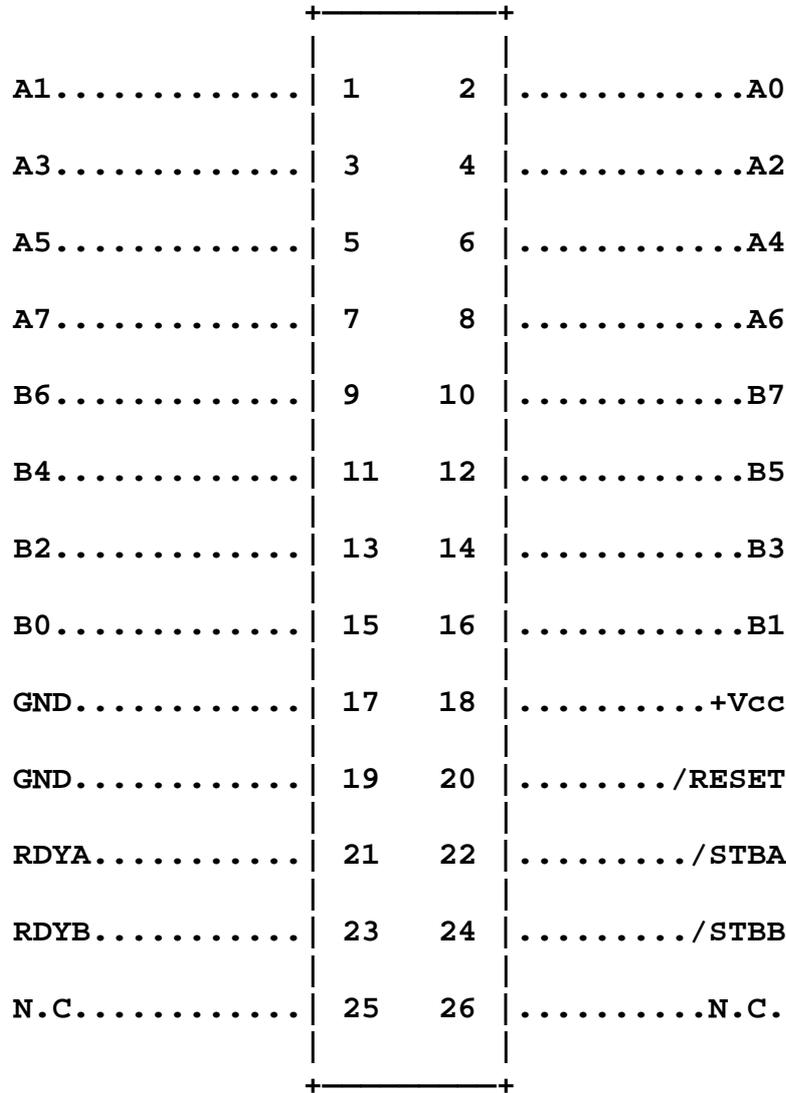


Fig. 4-5: Connettore CN1

**LEGENDA:**

- A0-7 = I/O - Linee del port A
- B0-7 = I/O - Linee del port B
- RDYA = O - A Ready: linea che segnala il ready del port A
- RDYB = O - B Ready: linea che segnala il ready del port B
- /STBA = I - A Strobe: linea di abilitazione del port A /STBB = I - B Strobe: linea di abilitazione del port B
- /RESET = O - Linea di reset generato dalla scheda
- GND = Linea di massa
- +Vcc = Linea per eventuale alimentazione esterna (+5V)



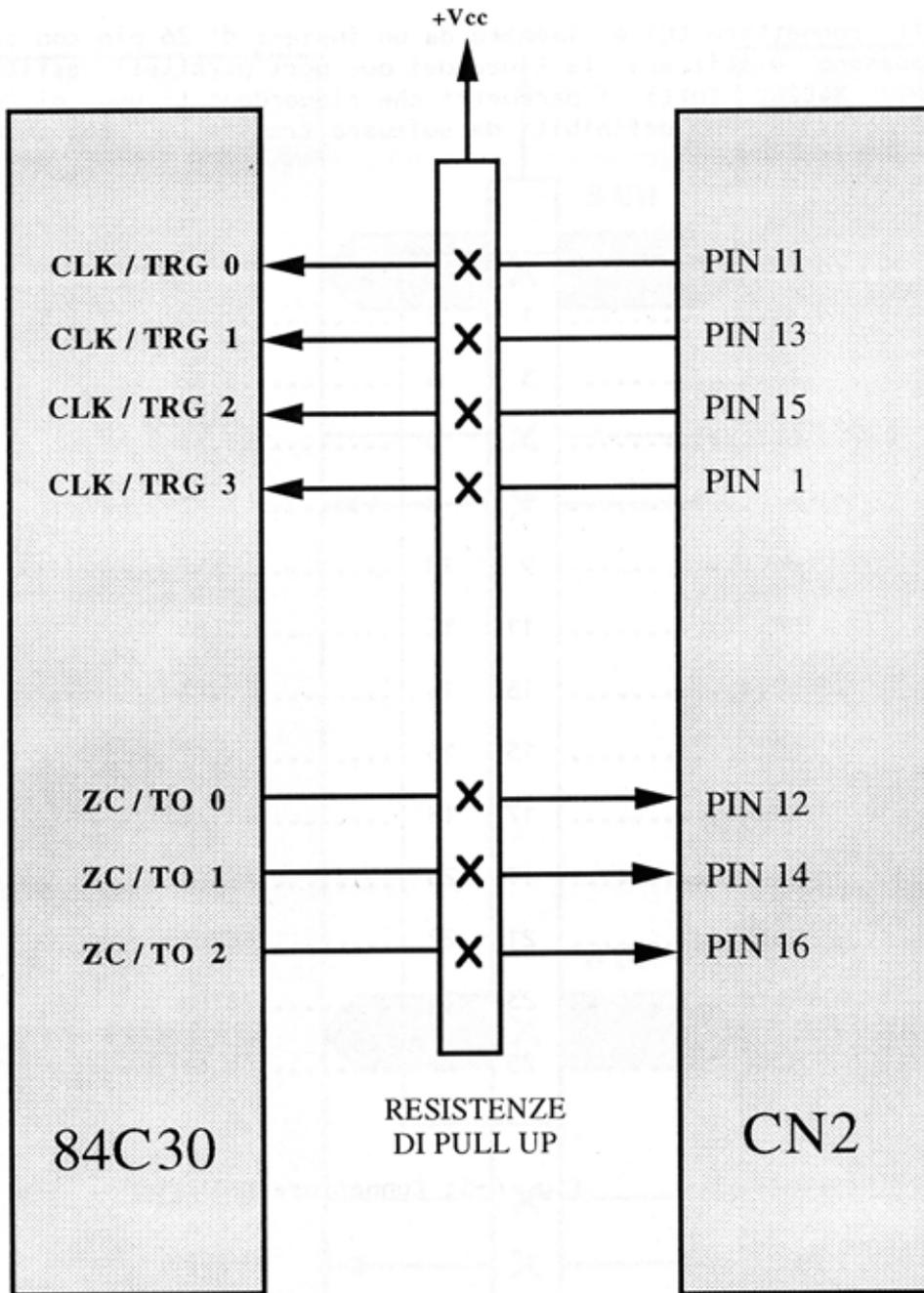


Fig. 4-6: Schema di input output CTC 84C30

#### 4.2.4. K1 - Connettore per BUS ABACO®

Il connettore K1 e' formato da un insieme di 64 pin con cui e' possibile effettuare il collegamento della scheda con il **BUS ABACO®**. Nella tabella seguente e' rappresentato il Pin-out del Bus e quindi anche del relativo connettore, con le variazioni per l' utilizzo di CPU a 16 bit rispetto a quelle a 8 bit.

A	A	A	pin	C	C	C
CPU 16 bit	CPU 8 bit	GPC 80		GPC 80	CPU 8 bit	CPU 16 bit
	GND	GND	1	GND	GND	
	+5V	+5V	2	+5V	+5V	
	D0	D0	3		*	D8
	D1	D1	4		*	D9
	D2	D2	5		*	D10
	D3	D3	6	/INT	/INT	
	D4	D4	7	/NMI	/NMI	
	D5	D5	8	/HALT	/HALT	D11
	D6	D6	9	/MREQ	/MREQ	
	D7	D7	10	/IORQ	/IORQ	
	A0	A0	11	/RD	/RD	/RD LDS
	A1	A1	12	/WR	/WR	/WR LDS
	A2	A2	13	/BUSAK	/BUSAK	D12
	A3	A3	14	/WAIT	/WAIT	
	A4	A4	15	/BUSRQ	/BUSRQ	D13
	A5	A5	16	/RESET	/RESET	
	A6	A6	17	/M1	/M1	/IACK
	A7	A7	18	/RFSH	/RFSH	D14
	A8	A8	19	/MEMDIS	/MEMDIS	
	A9	A9	20	VDUSEL	VDUSEL	A22
	A10	A10	21	/IEI	/IEI	D15
	A11	A11	22		*	Ris.
	A12	A12	23	CLK	CLK	
	A13	A13	24		*	/RD UDS
	A14	A14	25		*	/WR UDS
	A15	A15	26		*	A21
A16	*		27		*	A20
A17	*		28		*	A19
A18	*		29	R.T.	R.T.	
	+12V		30		-12V	
	+5V	+5V	31	+5V	+5V	
	GND	GND	32	GND	GND	

Fig. 4-7: Connettore K1

## LEGENDA:

Le denominazioni dei pin in neretto nella configurazione del bus sono relative all' uso di una CPU a 16 bit.

### CPU A 8 BIT

A0-A15	= Address Bus - Bus degli indirizzi;
D0-D7	= Data Bus - Bus dei dati;
INT	= Interrupt request - Richiesta di interruzione;
NMI	= Non Mascherable Interrupt - Richiesta di interruzione non mascherabile;
HALT	= Halt State - Stato di Halt;
MREQ	= Memory Request - Richiesta di memoria;
IORQ	= Input/Output Request - Richiesta di Input/Output;
RD	= Read Cycle Status - Richiesta di lettura;
WR	= Write Cycle Status - Richiesta di scrittura;
BUSAK	= Bus Acknowledge - Riconoscimento del Bus;
WAIT	= Wait - Attesa;
BUSRQ	= Bus Request - Richiesta del Bus;
RESET	= Azzeramento;
M1	= Machine Cycle One - Primo Ciclo Macchina;
RFSH	= Refresh - Rinfresco;
MEMDIS	= Memory Display - Viene emesso dal dispositivo periferico che si sta mappando nell' area di memoria;
VDUSEL	= VDU Selection - Abilita il dispositivo periferico ad ad essere mappato nell' area di memoria;
IEI FIO 02,03	= Abilitazione interrupt FIO 02 , 03 CLK= Clock di sistema
R.T.	= Tasto di Reset

### CPU A 16 BIT

A0-A22	= Address Bus - Bus degli indirizzi
D0-D15	= Data Bus - Bus dei Dati
RD UDS	= Read Upper Data Strobe - Lettura del byte superiore bus dati;
WR UDS	= Write Upper Data Strobe - Scrittura del byte superiore bus dati;
IACK	= Interrupt Acknowledge - Riconoscimento della richiesta di Interrupt da parte della CPU;
RD LDS	= Read Lower Data Strobe - Lettura del byte inferiore bus dati;
WR LDS	= Write Lower Data Strobe - Scrittura del byte inferiore bus dati;

### 4.3. Input di bordo.

La scheda **GPC® 80F** e' provvista di un dip switch a 8 vie, i cui valori possono essere acquisiti via software; questa caratteristica ne permette un utilizzo per operare un minimo di colloquio utente programma, direttamente a bordo della scheda. Le applicazioni piu' immediate possono essere quelle di variare delle condizioni di lavoro o selezionare una serie di parametri al firmware di bordo. La lettura della combinazione fissata sul dip switch avviene leggendo ad un determinato indirizzo dell'I/O dedicatogli dalla logica di controllo della scheda. Per ulteriori informazioni si faccia riferimento al **Capitolo 5.2.2** dedicato al mappaggio della scheda.

### 4.4. Segnalazioni Visive

La scheda **GPC® 80F**, segnala, tramite 4 led, alcune particolari condizioni di stato.

Da notare che solo un led puo' essere gestito da software, gli altri tre led, non sono gestibili dall'utente, in quanto vengono attivati al verificarsi di particolari condizioni.

La seguente tabella, indica, la funzione e il tipo di ogni LED:

**LD1 di colore ROSSO** : viene attivato, quando la CPU, entra nella condizione di HALT, e rimane acceso finche' la CPU non cambia di stato.

**LD2 di colore ROSSO** : visualizza lo stato del segnale in uscita dalla circuiteria di Watch Dog.

**LD3 di colore ROSSO** : visualizza lo stato del segnale di INT.

**LD4 di colore VERDE** : questo led, denominato, LED DI ATTIVITA', e' gestibile via software

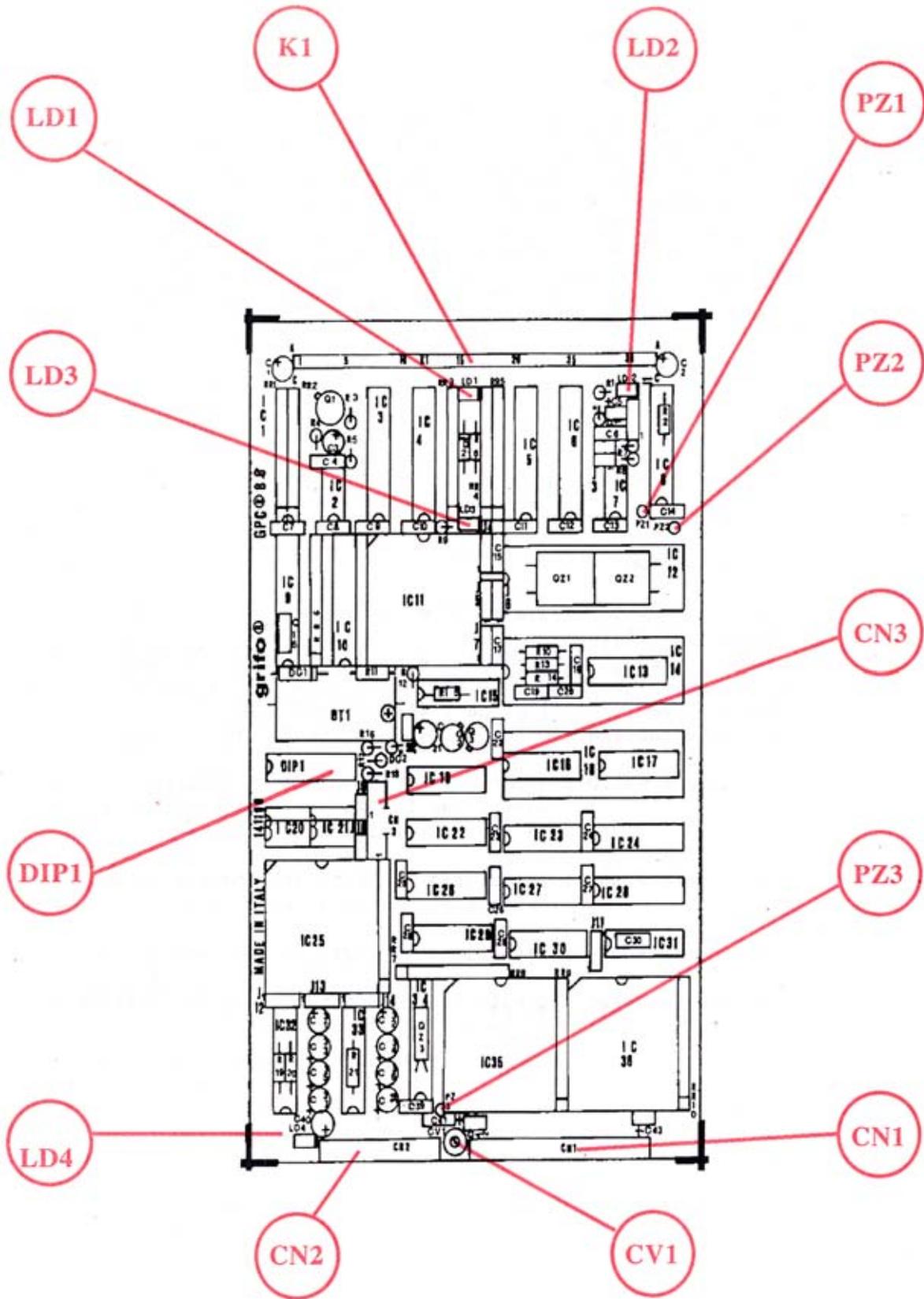


Fig. 4-8: Disposizione connettori, test point, dip, compensatore e LEDs

#### 4.5. Test Point.

Sulla scheda **GPC® 80F** sono previsti tre test point a torretta di cui due collegati direttamente alle uscite del Baud Generator, ed il rimanente collegato al pin 1 del **RTC**. In questo modo e' possibile misurare la frequenza dei segnali generati dalle due periferiche e quindi verificare l'esattezza della programmazione dei dispositivi. La disposizione dei tre test point e' illustrata in **figura 4.8** mentre di seguito e' indicata la corrispondenza tra le tre torrette e le linee collegatevi.

**PZ1** -> Segnale di Baud Rate per linea seriale A

**PZ2** -> Segnale di Baud Rate per linea seriale B

**PZ3** -> Segnale di Standard Pulse in uscita dal pin 1 dell'**RTC**

Quest' ultimo segnale riporta una pulsazione ad ogni avanzamento del contatore interno dell'**RTC**, quindi la sua frequenza puo' essere programmata via software ed utilizzata per la taratura del relativo segnale di clock.

#### 4.6. Taratura orologio di bordo.

Sulla scheda **GPC® 80F** e' presente un compensatore che puo' effettuare una regolazione particolarmente precisa della frequenza del segnale di clock che va' a comandare l'**RTC OKI MSM 6242**. L'uso di questo compensatore e' necessario per applicazioni particolari in cui l'orologio deve lavorare a frequenze leggermente diverse da quella fissata in fase di progetto e montaggio della stessa scheda.

La taratura descritta deve avvenire tramite la rotazione dello stesso compensatore, da effettuarsi tramite un cacciavite plastico di appropriate dimensioni. In particolare:

**Rotazione oraria** -> diminuzione della frequenza

**Rotazione antioraria** -> aumento della frequenza

## 4.7. Jumpers.

Esistono a bordo della **GPC® 80F** 16 strip, di cui 2 a stagno, con cui e' possibile effettuare alcune selezioni che riguardano il modo di funzionamento della scheda. In seguito ne e' riportato l'elenco, l'ubicazione e la loro funzione.

JUMPER	N.VIE	UTILIZZO
J1	3	Connette il segnale di reset della CPU al Bus ABACO(R) o alla circuiteria di Watch Dog
J2	2	Seleziona il tempo di intervento della circuiteria di Watch Dog
J3	2	Gestisce il funzionamento monostabile o astabile, della circuiteria di Watch Dog
J5	3	Predisporre IC18 per RAM da 8K fino a 128K
J6	3	Predisporre IC14 per RAM da 8K fino a 128K
J7	3	Gestisce VDUSEL tramite segnale interno
J8	2	Collega la circuiteria di Back Up all'RTC ed alle RAM di IC18 e IC14
J9	2	Collega la resistenza di terminazione al driver di ricezione RS 422-485
J10	2	Seleziona trasmissione in H.D o F.D. per la linea seriale RS 422-485
J11	3	Permette di variare il mappagio delle periferiche di bordo
J12	3	Seleziona linea seriale A o B per il RTS da usare per la direzionalita' della linea RS 422-485 in Half Duplex
J13	3	Seleziona linea seriale A o B per l' RxD della linea RS 422-485 o CURRENT LOOP
J14	3	Seleziona linea seriale A o B per il TxD della linea RS 422-485 o CURRENT LOOP
JS1	2	Permette di chiudere la catena di Daisy Chain nel caso manchi il CTC 84C30
JS2	2	Collega il segnale M1, alla logica di controllo della scheda

**Table 4-1: Tabella riassuntiva jumpers**

I jumpers JS1 e JS2 sono caratterizzati da una denominazione diversa da quella dei rimanenti jumpers in quanto sono gli unici strip a stagno della scheda.

Di seguito e' riportata la descrizione delle possibili connessioni dei 16 jumpers con la relativa funzione. Per riconoscere tali connessioni sulla scheda si faccia riferimento alla serigrafia della stessa dove viene riportata una numerazione dei pin dei jumpers che coincide con quella adottata nella seguente descrizione.

### 4.7.1. Jumpers a 2 vie

JUMPERS	CONNESSIONE	UTILIZZO	DEF.
JS2	connesso	Ristabilisce la catena di Daisy Chain nel caso manchi il CTC	*
	non connesso	La catena di Daisy Chain collega Bus, SIO, CTC e PIO	
JS1	connesso	Collega il segnale M1 alla logica di controllo della scheda	*
	non connesso	Il segnale M1 non e' collegato alla logica di controllo	
J2	connesso	Seleziona un tempo di Watch Dog corrispondente a 1,47 sec	*
	non connesso	Seleziona un tempo di Watch Dog corrispondente a 0,125 sec	
J3	connesso	Seleziona il funzionamento mono-stabile del Watch Dog	*
	non connesso	Seleziona il funzionamento a-stabile del Watch Dog	
J8	connesso	Circuiteria di Back Up collegata all'RTC e alle RAM	*
	non connesso	Circuiteria di Back Up non collegata all'RTC e alle RAM	
J9	connesso	Collega resistenza di terminazione al driver di ricezione RS 422-485	*
	non connesso	Resistenza di terminazione, non collegata al driver di ricezione RS 422-485	
J10	connesso	Selezione comunicazione in FULL DUPLEX per RS 422-485	*
	non connesso	Selezione comunicazione in HALF DUPLEX per RS 422-485	

Table 4-2: Tabella jumpers a 2 vie

L' \* indica la connessione di default, ovvero la connessione effettuata al momento del montaggio e collaudo della scheda.

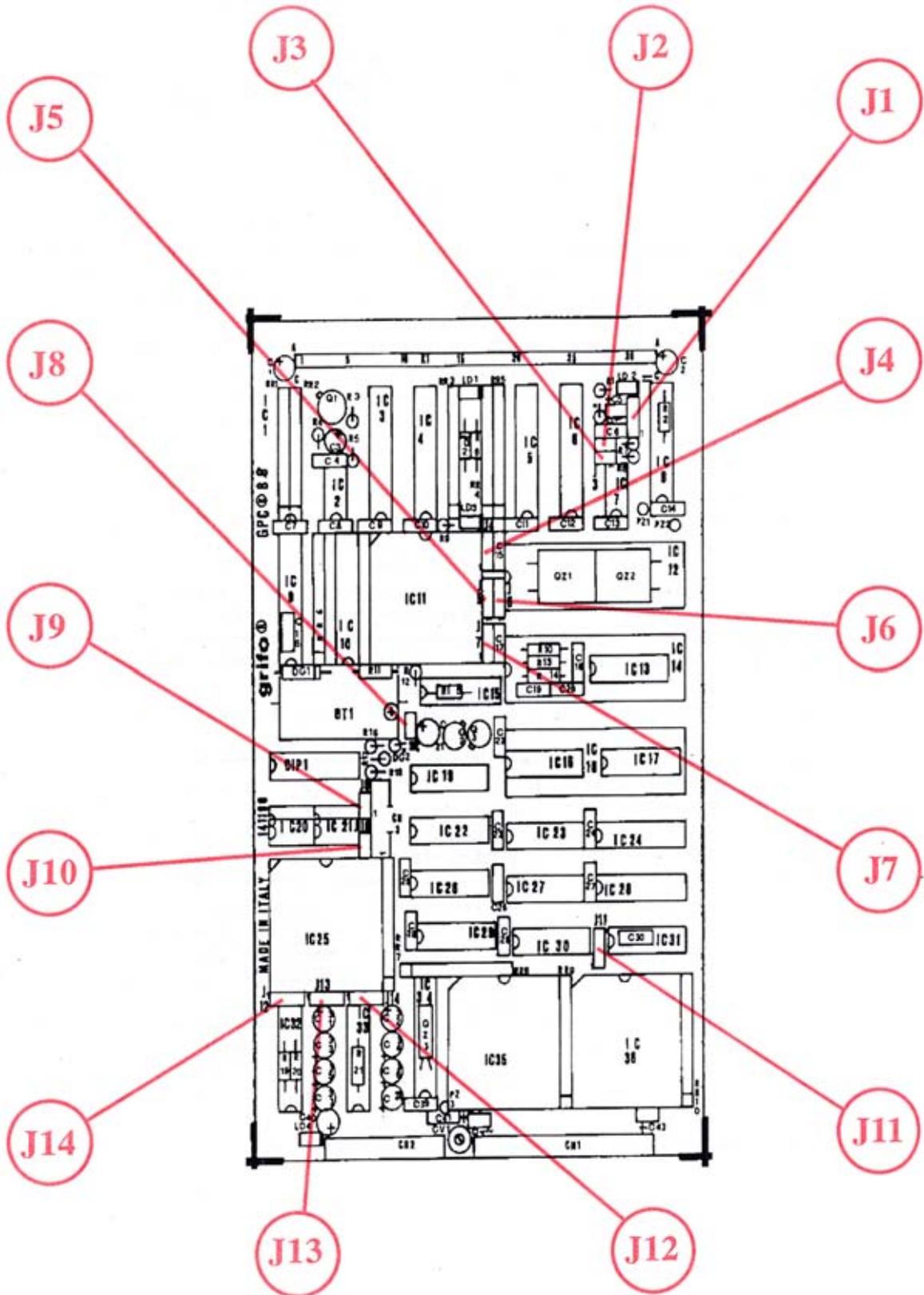


Fig. 4-9: Disposizione jumpers lato componenti.

#### 4.7.2. Jumpers a 3 vie

JUMPERS	CONNESSIONE	UTILIZZO	DEF.
J1	1-2	Collega il segnale di reset della CPU, alla circuiteria di Watch Dog	*
	2-3	Collega il segnale di reset della CPU, al reset (29C) del bus ABACO	
J4	1-2	Predisporre IC12 per EPROM da 256K	*
	2-3	Predisporre IC12 per EPROM da 64K e 128K	
J5	2-3	Predisporre IC18 per RAM da 8K	*
	1-2	Predisporre IC18 per RAM da 32K e da 128K	
J6	2-3	Predisporre IC14 per RAM da 8K	*
	1-2	Predisporre IC14 per RAM da 32K e da 128K	
J7	1-2	Collega VDUSEL (pin 20C Bus) alla logica di controllo scheda	*
	2-3	Collega logica di indirizzamento memorie alla logica di controllo	
J11	1-2	Mappa le periferiche di bordo, a partire dall'indirizzo 40H	*
	2-3	Mappa le periferiche di bordo, a partire dall'indirizzo 00H	
J12	1-2	Preleva RTS per RS 422-485 o CURRENT LOOP alla linea seriale A	
	2-3	Preleva RTS per RS 422-485 o CURRENT LOOP alla linea seriale B	
J13	1-2	Preleva RxD per RS 422-485 o CURRENT LOOP alla linea seriale A	
	2-3	Preleva RxD per RS 422-485 o CURRENT LOOP alla linea seriale B	
J14	1-2	Preleva TxD per RS 422-485 o CURRENT LOOP alla linea seriale A	
	2-3	Preleva TxD per RS 422-485 o CURRENT LOOP alla linea seriale B	

Table 4-3: Tabella jumpers a 3 vie

L' \* indica la connessione di default, ovvero la connessione effettuata al momento del montaggio e collaudo della scheda.

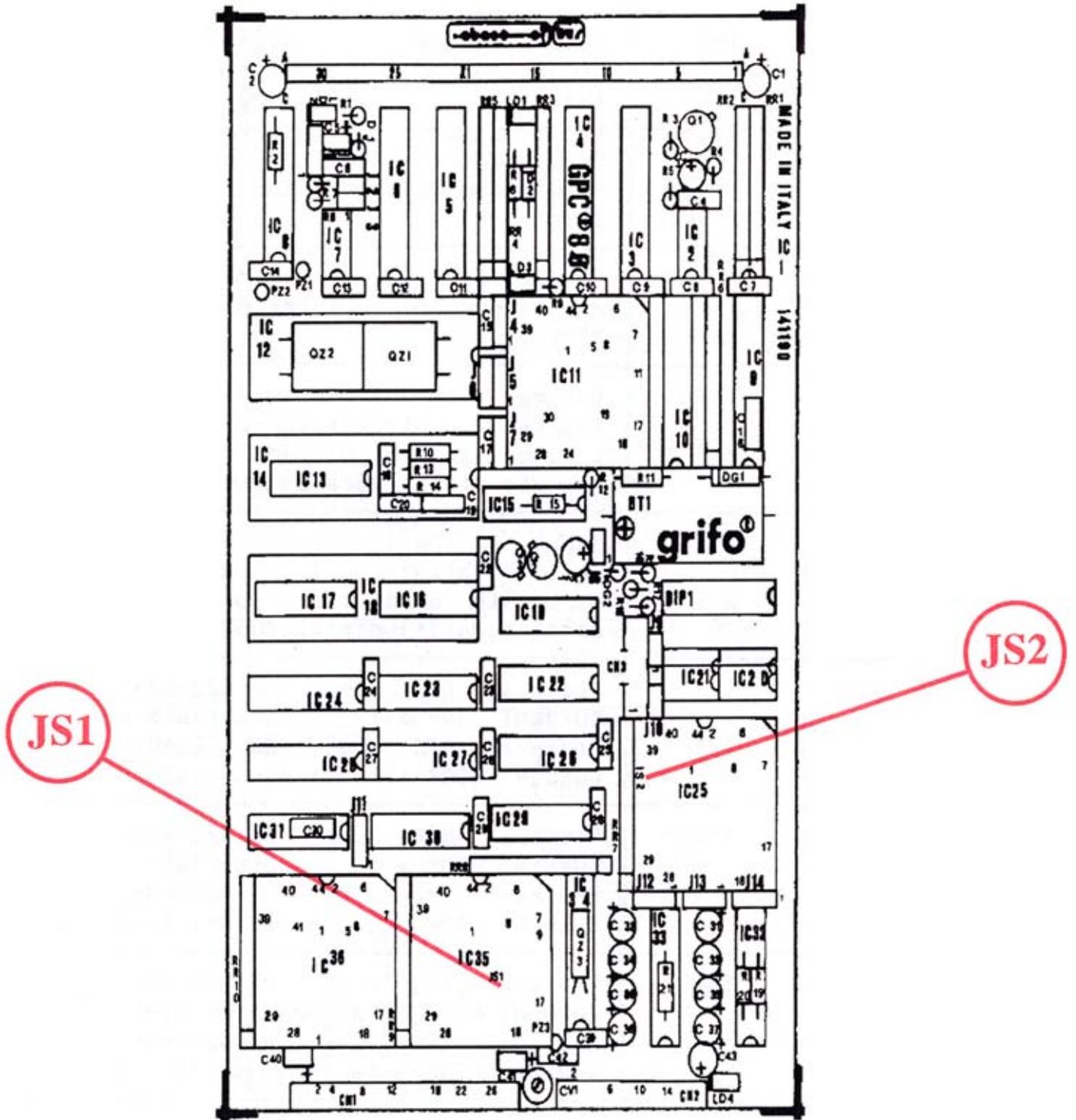


Fig. 4-10: Disposizione jumpers lato stagno

## 4.8. Note.

Vengono riportate di seguito una serie di indicazioni con cui descrivere in modo piu' dettagliato quali sono le operazioni da eseguire per effettuare il giusto strippaggio della scheda.

### 4.8.1. Selezione del tipo di comunicazione seriale

La scheda **GPC® 80F** ha la possibilita' di comunicare serialmente tramite due linee RS 232 oppure tramite una linea RS 422-485 o Current Loop.

Dal punto di vista hardware e' selezionabile il protocollo elettrico che riguarda il tipo di comunicazione che si intende adottare, mentre dal punto di vista software e' selezionabile la velocita' di trasmissione, la direzione, ecc. ovvero il protocollo della comunicazione. La parte software e' completamente gestita dal SIO 84C44, quindi per ulteriori informazioni si fa riferimento agli appositi manuali. La parte Hardware puo' invece essere illustrata come segue:

— **Se J14,J13,J12** sono scollegati su tutte le tre vie (default), la scheda utilizza le due linee RS 232. Devono essere quindi montati i driver di IC32 ed IC 33.

— **Se J14,J13,J12** sono collegati in una delle due possibili posizioni, viene commutata la linea seriale prescelta da RS 232 a RS 422-485 o CURRENT LOOP. In particolare:

— **J14,J13,J12** in connessione 1-2 -> linea seriale A in RS 422- 485 o CURRENT LOOP.

— **J14,J13,J12** in connessione 2-3 -> linea seriale B in RS 422- 485 o CURRENT LOOP. In questi due casi, per evitare collisioni di dati sulla scheda, e' necessario togliere il Driver RS 232 corrispondente alla linea prescelta. In particolare:

— **J14,J13,J12** in connessione 1-2 -> scollegare IC32.

— **J14,J13,J12** in connessione 2-3 -> scollegare IC33.

— **La Selezione** tra RS 422-485 e CURRENT LOOP, si puo' effettuare, posizionando in modo opportuno, i driver, sui rispettivi zoccoli (IC20 e IC21), in particolare:

— **COMUNICAZIONE SERIALE IN CURRENT LOOP:** posizionare i driver, HCPL4100 e HCPL4200 sui rispettivi IC20 e IC21, in modo che i pin 5,6,7,8 di ciascuno, siano inseriti nella parte di zoccolo adiacente al Dip Switch.

— **COMUNICAZIONE SERIALE IN RS 422-485:** posizionare i driver, SN75176 sui rispettivi IC20 e IC21, in modo che i pin 1,2,3,4 di ciascuno, siano inseriti, nella parte di zoccolo, adiacente alla SIO (IC25).

— **Se** una delle due linee e' stata commutata in RS 422-485 con J10 e' possibile selezionare se tale linea deve operare in Full Duplex o in Half Duplex. Nel caso venga scelta la comunicazione in Half Duplex, la direzionalita' della stessa linea viene automaticamente determinata dal segnale di handshake RTS della linea commutata.

## 4.8.2. Selezione del tipo di Watch Dog

La scheda **GPC® 80F** è dotata di una circuiteria di Watch-dog, molto articolata e molto efficiente, ma di facile gestione.

Il seguente schema, riporta lo strippaggio dei jumper relativi, al funzionamento del Watch Dog, in modo, che si abbia una visione chiara, delle opportunità offerte da questa circuiteria:

<b>J2</b>	<b>J3</b>	<b>J1</b>	
<b>x</b>	<b>x</b>	<b>2-3</b>	– Circoiteria di W.D. scollegata: RESET da BUS.
<b>NC</b>	<b>NC</b>	<b>1-2</b>	– W.D. collegato in funzionamento astabile
<b>NC</b>	<b>C</b>	<b>1-2</b>	– W.D. collegato in funzionamento monostabile e con un tempo d'intervento pari a 0,125 sec
<b>C</b>	<b>C</b>	<b>1-2</b>	– W.D. collegato in funzionamento monostabile e con un tempo d'intervento pari a 1,47 sec

Per quanto riguarda l'operazione di retrigger della circuiteria di Watch Dog, si faccia riferimento al paragrafo 7.1.

## 4.8.3. Gestione interrupt di bordo

Una caratteristica fondamentale della **GPC® 80F** è la notevole potenza nella gestione degli interrupt. Tutte le richieste di interrupt possono essere gestite via software, anche vettorizzandole, con una notevole facilitazione d'uso della scheda. Gli interrupts generati dalle tre periferiche SIO, CTC, PIO (l'RTC non genera segnali di int.) e da Bus, sono gestite tramite una catena di Daisy Chain. Tale metodo risulta vantaggioso in quanto semplifica la gestione degli interrupts ma nello stesso tempo stabilisce una priorità tra le periferiche collegate con questa catena. Nella **GPC® 80F** è stato fissato il seguente ordine: 1= Bus ABACO(R); 2=SIO; 3=CTC; 4=PIO.

Nel caso la scheda debba essere utilizzata senza una o più di queste periferiche, la catena risulta essere interrotta e per ripristinarne il funzionamento deve essere richiusa. Tramite il jumper JS2 è possibile effettuare questa chiusura nei confronti del CTC, mentre la chiusura per le rimanenti periferiche dovrà essere effettuata tramite un collegamento esterno.

## 5. DESCRIZIONE HARDWARE

### 5.1. Introduzione.

In questo capitolo ci occuperemo di fornire tutte le informazioni sull'hardware della scheda, utili per un corretto sfruttamento della stessa.

### 5.2. Mappaggio delle risorse.

La gestione delle risorse della scheda e' affidata ad una logica di controllo completamente realizzata con porte CMOS che si occupa, con un minimo assorbimento, del mappaggio delle zone di RAM/EPROM, delle periferiche di bordo e delle risorse di I/O su **BUS Industriale ABACO®**.

La logica di controllo e' realizzata in modo da gestire separatamente il mappaggio delle memorie di bordo ed il mappaggio delle periferiche e del BUS. Nella fase di indirizzamento delle memorie e' possibile gestire, da software, quali memorie utilizzare ed in quali indirizzi vederle; nel caso vengano poi montate RAM o EPROM impaginate, e' possibile selezionare la pagina in uso sempre via software.

I 512 KByte di memoria di cui puo' essere dotata la **GPC® 80F**, sono variamente suddivisi. Un'apposita logica di controllo ed indirizzamento, presente sulla scheda, provvede a gestire questo spazio fisico d'indirizzamento, facendolo rientrare nello spazio logico caratteristico dello Z80 (64 K per memorie e 256 byte per l'I/O).

Per quanto riguarda l'I/O di bordo e' stata prevista la possibilita' di variare gli indirizzi in cui sono visti i dispositivi periferici di bordo (tramite J11) in modo da poter sempre utilizzare il vettore di interrupt con cui opera la scheda.

### 5.2.1. Mappaggio delle memorie

La scheda **GPC® 80F** gestisce i 512 KByte massimi di memoria, organizzandoli con una impaginazione logica effettuata all'interno dello spazio di memoria dalla logica di controllo. In particolare la scheda puo' indirizzare direttamente o due RAM (8K- 128K) oppure una RAM (8K-128K) ed una EPROM (64K-256K).

La selezione di quali memorie utilizzare avviene via software, programmando opportunamente la logica di controllo della scheda. Questa operazione avviene scrivendo all'indirizzo MEM in cui e' vista la stessa logica (si veda **Paragrafo 5.2.2** dedicato al mappaggio delle periferiche di bordo), dove la corrispondenza tra la parola scritta ed i segnali generati e' la seguente:

**D7 -> R/E**  
**D6 -> A16 x IC18**  
**D5 -> A15 x IC18**  
**D4 -> A16 x IC14**  
**D3 -> A15 x IC14**  
**D2 -> A17 x IC12 + VDUSEL D1 -> A16 x IC12**  
**D0 -> A15 x IC12**

#### Dove:

**R/E** = Seleziona RAM o EPROM in corrispondenza degli indirizzi bassi ( 0000H-7FFFH ): 0 -> EPROM 1 -> RAM

**A17,A16,A15** = Seleziona la pagina in uso per le RAM/EPROM montate sullo zoccolo indicato

**VDUSEL** = Segnale collegato al pin 20C del BUS ABACO(R) da utilizzare per la gestione di memorie esterne

La selezione della memoria con cui lavorare all'interno dello spazio di indirizzamento, ovvero la selezione della RAM vista negli indirizzi alti o della RAM/EPROM vista negli indirizzi bassi, avviene tramite il bit piu' significativo del Bus degli indirizzi A15. Se tale bit e' a 0, con i rimanenti bit si indirizzera' la memoria a partire da 0000H fino a 7FFFH, viceversa si indirizzera' quella da 8000H fino a FFFFH.

Sulla scheda **GPC® 80F** le memorie possono essere disabilitate nel caso che il segnale MEMDIS proveniente dal Bus ABACO(R) sia abilitato. In questo modo e' possibile gestire eventuali memorie esterne, infatti collegando VDUSEL alla logica di controllo, tramite il jumper J4 (si veda paragrafo 4.7.2), si puo' gestire indirettamente lo stesso MEMDIS e cosi' stabilire se lavorare con le memorie di bordo oppure quelle esterne.

Nella pagina seguente e' riportata una schematizzazione di come vengono indirizzate le memorie della **GPC® 80F**.

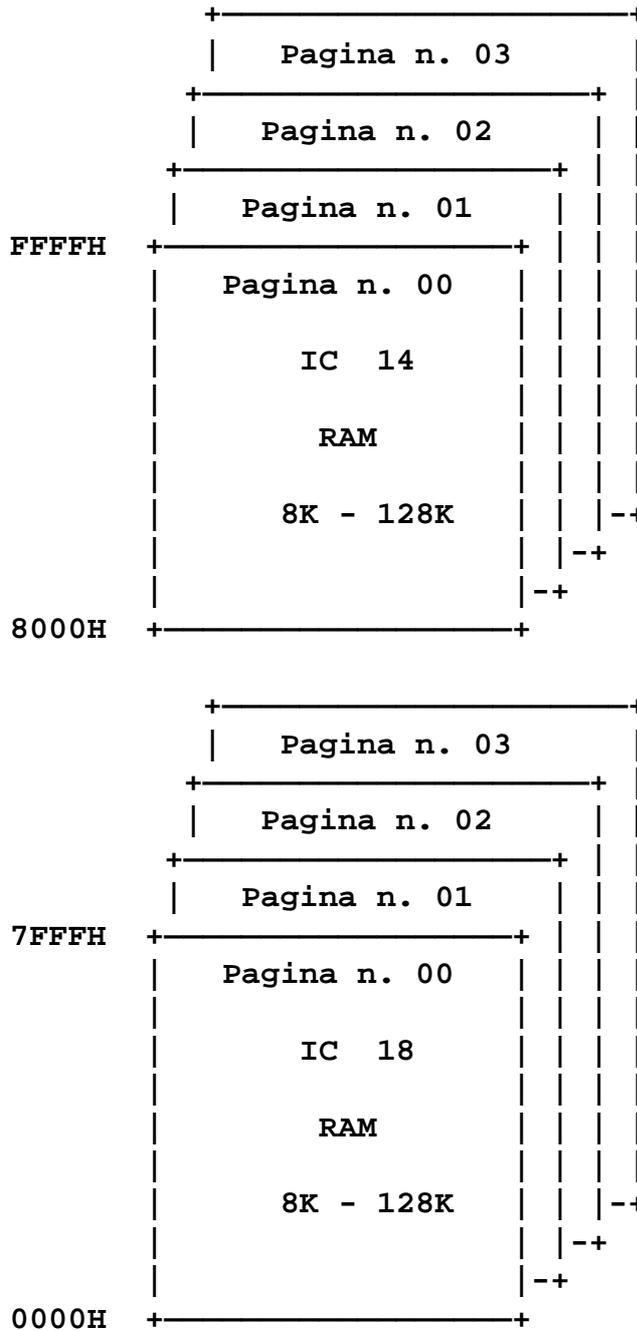


Fig. 5-1: Indirizzamento memorie con R/E = 1

Questa configurazione la si ottiene programmando la logica di controllo, effettuando un'operazione di output all'indirizzo di allocazione del registro MEM. Ad esempio:

MEM	PAGINA BASSA	PAGINA ALTA
1 0 0 0 0 X X XB	Pagina n. 0 RAM IC 18	Pagina n. 0 RAM IC 14
1 0 1 0 0 X X XB	Pagina n. 1 RAM IC 18	Pagina n. 0 RAM IC 14
1 1 1 1 1 X X XB	Pagina n. 3 RAM IC 18	Pagina n. 3 RAM IC 14

ecc.



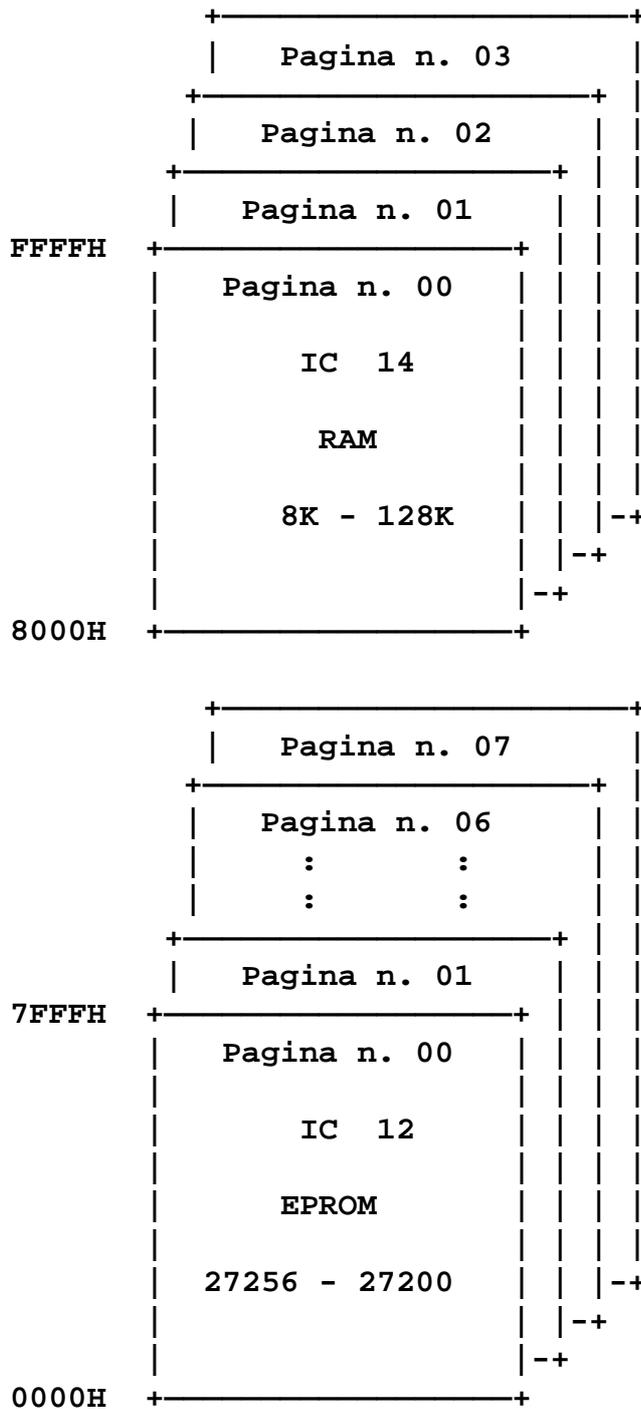


Fig. 5-2: Indirizzamento memorie con R/E = 0.

Questa configurazione la si ottiene programmando la logica di controllo, effettuando un'operazione di output all'indirizzo di allocazione del registro MEM. Ad esempio:

MEM	PAGINA BASSA	PAGINA ALTA
0 X X 0 0 0 0 0B	Pagina n. 0 EPROM IC 12	Pagina n. 0 RAM IC 14
0 X X 0 1 0 1 0B	Pagina n. 2 EPROM IC 12	Pagina n. 1 RAM IC 14
0 X X 1 1 1 1 1B	Pagina n. 7 EPROM IC 12	Pagina n. 3 RAM IC 14

ecc.



## 5.2.2. Mappaggio delle periferiche di bordo.

Viene di seguito riportato l'indirizzamento delle periferiche di bordo, tenendo conto dello strappaggio del jumpers J11:

PERIFERICA	REG.	INDIRIZZO	R/W	SIGNIFICATO
SIO 84C44	RDA	00H	R/W	Reg. dati linea seriale A
	RSA	01H	R/W	Reg. stato linea seriale A
	RDB	02H	R/W	Reg. dati linea seriale B
	RSB	03H	R/W	Reg. stato linea seriale B
PIO 84C20	PAD	04H	R/W	Reg. dati del port A
	PBD	05H	R/W	Reg. dati del port B
	PAS	06H	W	Reg. di stato del port A
	PBS	07H	W	Reg. di stato del port B
LED LD4	LD4	14H	W	Reg. gestione del led LD4
WATCH DOG	RWD	14H, 15H	R/W	Reg. retrigger Watch Dog
CTC 84C30	RC0	18H	R/W	Reg. stato/dati canale 0
	RC1	19H	R/W	Reg. stato/dati canale 1
	RC2	1AH	R/W	Reg. stato/dati canale 2
	RC3	1BH	R/W	Reg. stato/dati canale 3
BAUD RATE COM 8116	RAB	1CH	W	Reg. prog. linea A e B
	RA	1DH	W	Reg. prog. linea A
	RB	1EH	W	Reg. prog. linea B
DIP SWITCH	DIP	1FH	R	Reg. dati Dip Switch
IND.MEMORIE	MEM	1FH	W	Reg. selezione memorie
RTC -> MSM 6242	S1	20H	R/W	Reg. unita' secondi
	S10	21H	R/W	Reg. decine secondi
	MI1	22H	R/W	Reg. unita' minuti
	MI10	23H	R/W	Reg. decine minuti
	H1	24H	R/W	Reg. unita' ore
	H10	25H	R/W	Reg. decine ore e PM/AM
	G1	26H	R/W	Reg. unita' giorno
	G10	27H	R/W	Reg. decine giorno
	ME1	28H	R/W	Reg. unita' mese
	ME10	29H	R/W	Reg. decine mese
	A1	2AH	R/W	Reg. unita' anno
	A10	2BH	R/W	Reg. decine anno
	GS	2CH	R/W	Reg. giorno settimana
	RD	2DH	R/W	Reg. di stato D
RE	2EH	R/W	Reg. di stato E	
RF	2FH	R/W	Reg. di stato F	

Table 5-1: Indirizzamento I/O di bordo con J11 in posizione 2-3

PERIFERICA	REG.	INDIRIZZO	R/W	SIGNIFICATO
SIO 84C44	RDA	40H	R/W	Reg. dati linea seriale A
	RSA	41H	R/W	Reg. stato linea seriale A
	RDB	42H	R/W	Reg. dati linea seriale B
	RSB	43H	R/W	Reg. stato linea seriale B
PIO 84C20	PAD	44H	R/W	Reg. dati del port A
	PBD	45H	R/W	Reg. dati del port B
	PAS	46H	W	Reg. di stato del port A
	PBS	47H	W	Reg. di stato del port B
LED LD4	LD4	54H	W	Reg. gestione del led LD4
WATCH DOG	RWD	54H, 55H	R/W	Reg. retrigger Watch Dog
CTC 84C30	RC0	58H	R/W	Reg. stato/dati canale 0
	RC1	59H	R/W	Reg. stato/dati canale 1
	RC2	5AH	R/W	Reg. stato/dati canale 2
	RC3	5BH	R/W	Reg. stato/dati canale 3
BAUD RATE COM 8116	RAB	5CH	W	Reg. prog. linea A e B
	RA	5DH	W	Reg. prog. linea A
	RB	5EH	W	Reg. prog. linea B
DIP SWITCH	DIP	5FH	R	Reg. dati Dip Switch
IND.MEMORIE	MEM	5FH	W	Reg. selezione memorie
RTC -> MSM 6242	S1	20H	R/W	Reg. unita' secondi
	S10	21H	R/W	Reg. decine secondi
	MI1	22H	R/W	Reg. unita' minuti
	MI10	23H	R/W	Reg. decine minuti
	H1	24H	R/W	Reg. unita' ore
	H10	25H	R/W	Reg. decine ore e PM/AM
	G1	26H	R/W	Reg. unita' giorno
	G10	27H	R/W	Reg. decine giorno
	ME1	28H	R/W	Reg. unita' mese
	ME10	29H	R/W	Reg. decine mese
	A1	2AH	R/W	Reg. unita' anno
	A10	2BH	R/W	Reg. decine anno
	GS	2CH	R/W	Reg. giorno settimana
	RD	2DH	R/W	Reg. di stato D
	RE	2EH	R/W	Reg. di stato E
	RF	2FH	R/W	Reg. di stato F

Table 5-2: Indirizzamento I/O di bordo con J11 in posizione 1-2

Il mappaggio delle periferiche di bordo e' gestito dalla logica di controllo ed indirizzamento presente sulla scheda. Tale logica provvede ad indirizzare i 35 registri presenti all'interno dello spazio di I/O del microprocessore, non puo' essere programmata via software ma solo via hardware. Con il jumpers J11 si ha infatti la possibilita' di variare gli indirizzi di allocazione di 19 dei 35 registri, in modo da evitare conflitti sull'I/O quando si utilizzano risposte agli interrupts di tipo vettorizzato. In effetti i registri occupati dalle periferiche di bordo sono 51 e non 35, infatti l'RTC occupa uno spazio di indirizzamento doppio che va' da 20H a 3FH, in cui i suoi 16 registri sono visti due volte.

Per quanto riguarda la descrizione e l'utilizzo di queste periferiche, fare riferimento al **Capitolo 7**.

### 5.2.3. Mappaggio dell' I/O su Bus

L' I/O tramite il **BUS Industriale ABACO®** e' gestito indirizzando lo stesso bus in una serie di indirizzi in cui sono riconosciute le periferiche esterne. Tali indirizzi sono tutti quelli in cui non sono riconosciute le periferiche di bordo, quindi anche per l'indirizzamento tramite Bus si deve tener conto dello strappaggio del jumper J11. Da questo si ricava che lo spazio di I/O dedicato al BUS e' di  $256-52=204$  Bytes.

In particolare gli indirizzi disponibili sono di seguito elencati:

#### **J11 in posizione 2-3**

**da 08H a 13H**

**da 40H a FFH**

#### **J11 in posizione 1-2**

**da 00H a 1FH**

**da 48H a 53H**

**da 60H a FFH**

## 6. DESCRIZIONE SOFTWARE

Questa scheda ha la possibilità di usufruire di una ricca serie di strutture software che consentono di utilizzarne al meglio le caratteristiche. In generale la scheda può sfruttare tutte le risorse software disponibili per il processore montato, ovvero i numerosi pacchetti ideati per lo **Z80**. Tra questi ricordiamo:

**GDOS 80:** Sistema Operativo Romano in grado di facilitare all'utente la realizzazione e lo sviluppo della sua applicazione software. Il pacchetto software è composto da un programma in EPROM residente sulla **GPC® 80F** e da un programma su dischetto il quale opera su di un P.C. Il personal diventa la struttura di colloquio utente-scheda ed anche il dispositivo di memorie di massa di cui la **GPC® 80F** può disporre. In particolare del Personal Computer sfrutta tutte le risorse (emulazione terminale, memorie di massa, stampante, ecc) con cui consente di programmare in tutti i linguaggi a basso ed alto livello come: PASCAL, C, ASSEMBLY, BASIC interpretati e compilati, FORTH, ecc. Gestisce inoltre le grosse configurazioni di memorie RAM ed EPROM, in modo evoluto, rispettivamente come **RAM Disk** e **ROM Disk**. Il tutto genera un codice romabile che tramite un programmatore esterno consentono di completare l'applicazione.

**DSD 80:** Remote Debugger in grado di debuggare qualsiasi programma sviluppato in ASSEMBLY o C. In congiunzione con un normale Personal Computer si ha a disposizione lo stato completo della scheda, analogamente a quanto disponibile con un emulatore, ma con una rappresentazione più efficace e più immediata. Il pacchetto software è completo di Macro Assembler/Linker e di una struttura di lavoro equivalente per C.

### **CP/M a partire dalla versione 2.2**

#### **SCDOS**

Una delle caratteristiche più interessanti è che, potendo gestire le schede di FIO, la scheda può lavorare con un floppy disk e quindi aumentare la sua potenza dal punto di vista software.

## 7. DESCRIZIONE SOFTWARE DELLE PERIFERICHE DI BORDO

Nel **Capitolo 5.2.2** sono riportati gli indirizzi di allocazione dei registri di tutte le periferiche di bordo. Di seguito viene riportata una descrizione dettagliata della funzione e del significato di tali registri. Qualora la documentazione riportata fosse insufficiente fare riferimento direttamente alla documentazione tecnica della casa costruttrice del componente.

### 7.1. Watch-Dog

A tale dispositivo, si può accedere, tramite un solo indirizzo, che, come indicato nella sezione di mappaggio delle risorse, è denominato RWD.

Ogni volta, che viene effettuata un'operazione di output a questo indirizzo, si effettua il retrigger del Watch Dog; di conseguenza, affinché la circuiteria non intervenga, il tempo che può trascorrere tra due operazioni di retrigger successive deve essere inferiore al tempo d'intervento selezionato (si veda **Paragrafo 4.8.2**).

### 7.2. Dip Switch

Con il Dip Switch di bordo della **GPC® 80F** è possibile effettuare un minimo di interfaccia sistema utente in modo diretto. Il Dip Switch DIP1 è gestibile via software tramite la lettura di un apposito registro denominato DIP allocato nello spazio di I/O (secondo le indicazioni del par. 5.2.2). Il significato del dato letto a questo indirizzo è il seguente:

- D0 -> Dip 1.1**
- D1 -> Dip 1.2**
- D2 -> Dip 1.3**
- D3 -> Dip 1.4**
- D4 -> Dip 1.5**
- D5 -> Dip 1.6**
- D6 -> Dip 1.7**
- D7 -> Dip 1.8**

Durante la lettura della combinazione dal Dip Switch si consideri che al contatto chiuso (ON) del Dip corrisponde uno stato logico 0 e viceversa.

### 7.3. PIO 84C20

Questa periferica e' vista in quattro byte: due utilizzati per gestire lo stato della periferica (PAS e PBS) ed i rimanenti due per i dati della stessa (PAD e PBD). I registri di stato possono essere utilizzati per sole operazioni di scrittura (programmazione della periferica), mentre quelli per i dati possono essere utilizzati sia in lettura (port in input) che in scrittura (port in output). La periferica puo' essere programmata in varie modalita', al fine di rispondere a diverse esigenze; in particolare ognuno dei due port puo' lavorare in uno dei seguenti quattro possibili modi:

**MODO 0 = 1** byte in output con handshake. Ogni dato scritto all' interno del registro dati viene riportato sulle linee del corrispondente port, attivando le due linee di handshake. In particolare la sucessione delle funzioni svolte e' la seguente:

<b>PORT PIO</b>	<b>ESTERNO</b>
- A scrittura di un dato nel registro dati: READY = 1	-
-	-/STROBE=0
- Contenuto del registro dati sulle linee del corrispondente port	-Lettura dato da linee del port
-	-/STROBE=1
- READY = 0	-
-Genera interrupt se abilitato	-

**MODO 1 = 1** byte in input con handshake. Ogni dato presente sul port programmato in questo modo viene riportato nel corrispondente registro dati, attivando le due linee di handshake. In particolare la sucessione delle operazioni svolte e' la seguente:

<b>PORT PIO</b>	<b>ESTERNO</b>
- A lettura registro dati: READY=1	-
-	-/STROBE=0
-Lettura dato sulle linee del port e -Scrittura dato su memorizzazione nel registro dati linee del port	
-	-/STROBE=1
-READY=0	-
-Generazione interrupt se abilitato	-
-Attesa lettura registro dati o nuovo /STROBE=0	

Da notare che se /STROBE=0 quando READY=0, il dato letto viene sovrascritto al precedente che infatti non e' ancora stato letto.

**MODO 2 = 1** byte bidirezionale con handshake. Tale modo puo' essere programmato solo sul port A ed una volta fissato utilizza tutte le quattro linee di handshake.

In particolare le due linee del port A sono utilizzate in output come descritto nel modo 0, mentre le due linee del port B sono utilizzate in input come descritto nel modo 1.

**MODO 3 = 8** bit in input/output. Tale modo non prevede l'uso di linee di handshake ed una volta programmato, la successiva parola di controllo inviata al PIO dovra' definire quali linee del port devono essere degli ingressi e quali devono essere delle uscite ( la descrizione di tale parola e' riportata in seguito ). Nel modo 3 non viene gestito il segnale di /STROBE, mentre quello di READY e' forzato basso; inoltre in fase di lettura del registro dati, la combinazione acquisita sara' composta da un dato d'ingresso, in corrispondenza delle linee della porta definite come ingressi e dal dato presente nel registro d'uscita del port, in corrispondenza di quelle linee definite come uscite. Per quanto riguarda la generazione di interrupt nel modo 3, si deve ricordare che puo' essere programmata in modo che si verifichi solo in corrispondenza di determinate combinazioni presenti sulle linee del port.

La programmazione della periferica avviene scrivendo una serie di parole a 8 bit nei due registri di stato, ricordando comunque che la programmazione dei due port e' totalment e indipendente.

### -Programmazione modo:

parola= M1 M0 NU NU 1 1 1 1

dove: M1 M0 - Selezionano il modo di funzionamento

0 0 - Modo 0

0 1 - Modo 1

1 0 - Modo 2

1 1 - Modo 3

NU - Non usato

Come e' gia' stato detto se viene scelto il modo 3, la parola sucessivamente scritta nel registro di stato deve essere quella che stabilisce la direzionalita' delle linee del port. In particolare:

parola= IO7 IO6 IO5 IO4 IO3 IO2 IO1 IO0

dove: IOi = 0 -> linea i del port in uscita

IOi = 1 -> linea i del port in ingresso

## -Definizione vettore di Interrupt:

parola= V7 V6 V5 V4 V3 V2 V1 0

dove Vi = bit che costituisce il vettore d' interrupt.

Tale combinazione viene esattamente riportata sul bus dei dati della periferica quando si verifica una generazione d' Interrupt.

## -Programmazione del controllo interrupt:

parola= AI A/O H/L M 0 1 1 1

dove: AI -> Abilitazione interrupt: attivo alto  
A/O -> And/Or  
H/L -> High/Low  
M -> Segue maschera

I bit A/O, H/L, M sono usati solo quando il PIO opera in modo 3. All' interno di tutti i modi portare a uno il bit M della parola di controllo interruzione causa sempre la cancellazione di ogni interrupt pendente. Questi tre bit vengono utilizzati per far si' che, se e' selezionato il modo 3, venga generato un interrupt quando una parte delle linee di I/O sia portata in certi stati ben definiti. Il bit A/O definisce quale operazione logica deve essere effettuata sul dato presente sulla porta. Se tale bit e' a 1 e' selezionata la funzione AND; se invece e' a 0 viene selezionata la funzione OR. Ad esempio, se e' selezionata la funzione AND, perche' venga generato un interrupt e' necessario che tutti i bit si portino nello stato attivo; nel caso invece della funzione OR, viene generato un interrupt se anche un solo bit si e' portato nello stato attivo. Il bit H/L definisce qual' e' lo stato attivo delle linee del port. Se H/L=1 verra' considerato attivo lo stato alto, mentre se H/L=0 verra' controllato lo stato basso. Se bit M=1, si indica che la successiva parola di controllo inviata al PIO definira' una maschera che indichi quali bit controllare al fine di generare un interrupt:

parola= MB7 MB6 MB5 MB4 MB3 MB2 MB1 MB0

dove: MBi=0 -> Bit i controllato  
MBi=1 -> Bit i non controllato

## 7.4. CTC 84C30

Questa periferica è vista in quattro byte di cui uno per ogni contatore interno (RC0, RC1, RC2, RC3). Tali byte o registri hanno funzione alternata di registri di stato-comando e dei dati, quindi possono essere usati sia in operazioni di lettura che di scrittura. I quattro contatori interni possono essere programmati in due modi diversi:

**MODO CONTA EVENTI:** Una volta programmato in questo modo il contatore decrementa di uno ad ogni impulso del corrispondente ingresso TRG. Nei canali 0,1,2 quando il contatore interno raggiunge lo 0 la corrispondente uscita TO viene attivata, mentre nel canale 3 cioè non avviene in quanto la stessa linea non è presente. Inoltre l'azzeramento dei contatori provoca l'autocaricamento della combinazione d'inizio conteggio in modo che quest'ultimo prosegua senza interruzioni. Nel caso che sia stato abilitato il funzionamento in interrupt, in corrispondenza dell'azzeramento del contatore viene anche generato un interrupt.

**MODO CONTA TEMPI:** Una volta programmato in questo modo il contatore genera degli impulsi distanziati nel tempo a multipli interi del clock di sistema. Da notare perciò che l'intervallo di tempo che intercorre tra due impulsi successivi, è in relazione alla frequenza del clock di sistema ed alla programmazione del contatore. L'impulso periodico generato, viene portato sull'uscita TO e per questo, il contatore 3 che è sprovvisto di tale piedino non può essere utilizzato nel modo conta tempi. L'ingresso TRG invece può essere utilizzato per avviare la generazione degli impulsi, se in fase di programmazione viene impostata questa possibilità. Anche nel modo conta tempi, se è stato abilitato il funzionamento in interrupt, in corrispondenza di ogni generazione di un impulso d'uscita viene generato anche un interrupt.

La programmazione del CTC avviene scrivendo una serie di parole a 8 bit nei 4 registri di stato-dati RC0, RC1, RC2, RC3, mentre la lettura delle combinazioni presenti all'interno dei contatori avviene leggendo il corrispondente registro di stato-dati. Ricordando che la programmazione dei 4 contatori è totalmente separata, si riporta la serie di parole con cui effettuare tale programmazione:

## -Programmazione modo:

parola= AI M 4/8 H/L T IC R 1

dove: **AI** -> Abilitazione funzionamento in interrupt:  
 AI=0 -> Interrupt disabilitato e viceversa

**M** -> Selezione modo di funzionamento:  
 M=0 -> Modo conta tempi  
 M=1 -> Modo conta eventi

**4/8** -> Seleziona la divisione primaria del clock di sistema (solo per modo conta tempi):  
 4/8=0 -> Divisione primaria per  $2^4=16$   
 4/8=1 -> Divisione primaria per  $2^8=256$

**H/L** -> Seleziona il fronte di segnale di TRG riconosciuto nei due modi ( nel modo conta eventi provoca il decremento del contatore, nel modo conta tempi provoca l' inizio generazione impulsi se abilitato):  
 H/L=0 -> Seleziona fronte di discesa e viceversa

**T** -> Abilita l' uso del segnale di TRG per dare inizio alla generazione d' impulsi nel modo conta tempi:  
 T=0 -> TRG disabilitato e viceversa

**IC** -> Indica se la parola sucessivamente scritta nel registro di stato-dati e' la combinazione di inizio conteggio (costante di tempo):  
 IC=0 -> La parola seguente non e' la combinazione di inizio conteggio e viceversa

**R** -> Provoca il reset del contatore e la sua successiva partenza:  
 R=0 -> Reset non attivo e viceversa

Nel caso che **IC=1**, la parola sucessivamente scritta nel registro di stato-dati deve essere quella di inizio conteggio, che avra' la forma:

parola= I7 I6 I5 I4 I3 I2 I1 I0

dove: Ii -> bit i nella combinazione di inizio conteggio

## -Definizione vettore di Interrupt:

parola= V7 V6 V5 V4 V3 C1 C0 0

dove: **Vi** -> Bit i nel vettore di Interrupt

**C1 C0** -> Numero canale in cui si e' verificata la condizione di Interrupt

0 0 -> Canale 0  
 0 1 -> Canale 1  
 1 0 -> Canale 2  
 1 1 -> Canale 3

Da notare che i bit C1, C0 sono gestiti direttamente dal CTC, non dall' utente. Inoltre come per il PIO tale combinazione viene esattamente riportata sul bus dati della periferica quando si verifica una generazione di Interrupt.

## 7.5. SIO 84C44

Questa periferica e' vista in 4 byte: due, definiti RSA e RSB, sono utilizzati per gestire e determinare lo stato della periferica ( uno per ogni linea seriale ) ed i rimanenti due, definiti RDA e RDB, per gestire i dati della stessa. Ognuna delle due linee seriali puo' essere programmata indipendentemente dall' altra, in uno dei tre modi possibili:

- **Funzionamento asincrono**
- **Funzionamento sincrono**
- **Funzionamento SDLC(HLDC)**

Di seguito viene riportata la descrizione delle parole da utilizzare nella programmazione della periferica e di quelle acquisite per determinarne lo stato, riportando il significato di tutti i bit che le compongono.

### - Registro di scrittura 0 = WR0

Tale registro esegue operazioni di comando, di azzeramento codici CRC e permette di puntare ad altri registri:

**parola= CRC1 CRC0 CD2 CD1 CD0 P2 P1 P0**

dove: **CRC1 CRC0** -> Selezionano uno dei seguenti comandi di reset

0	0	-> Codice nullo
0	1	-> Reset del controllore CRC del ricevitore
1	0	-> Reset del controllore CRC del trasmettitore
1	1	-> Reset memorizzazione mancanza dati in trasm.

**CD2 CD1 CD0** -> Selezionano uno dei seguenti comandi base

0	0	0	-> Comando nullo
0	0	1	-> Invio di Abort in modo SDLC
0	1	0	-> Reset interruzioni da stato/esterno
0	1	1	-> Reset di canale
1	0	0	-> Abilitazione interruzione sul successivo carattere di ricezione
1	0	1	-> Reset interruzione di trasmissione in corso
1	1	0	-> Reset errore memorizzato
1	1	1	-> Ritorno da una interruzione su canale A

**P2 P1 P0** -> Determinano quale registro di stato deve essere interessato dalla prossima operazione di lettura/scrittura del byte di stato

0	0	0	-> WR0/RD0
0	0	1	-> WR1/RD1
0	1	0	-> WR2/RD2
0	1	1	-> WR3
1	0	0	-> WR4
1	0	1	-> WR5
1	1	0	-> WR6
1	1	1	-> WR7

Tramite questo registro si vanno quindi ad indirizzare tutti gli 11 registri ( 8 di scrittura e 3 di lettura ) che permettono di programmare la SIO.

Sia i byte di stato che quelli per i dati possono essere utilizzati sia in operazioni di lettura ( dello stato della periferica o dei dati ricevuti ) che di scrittura (per la programmazione della periferica o per il trasferimento dati da trasmettere ).

### -Registro di scrittura 1 = WR1

Tale registro contiene i bit di controllo per i vari modi di interruzione ed i modi di Wait/Ready:

**parola= AWR W/R R/T IM1 IM0 V AIT AIE**

dove: **AWR** -> Abilitazione Wait/Ready: AWR=0 -> Disabilitato  
**W/R** -> Funzione /Wait o Ready: W/R=0 -> /Wait  
**R/T** -> Wait/Ready su ricezione o trasmissione:  
 R/T=0->tramissione

**IM1 IM0** -> Selezionano interruzione di ricezione  
**0 0** -> Interruzioni di ricezioni disabilitate  
**0 1** -> Interruzioni di ricezione solo su 1 carattere  
**1 0** -> Interruzione su tutti i caratteri di ricezione,  
 l' errore di parita' e' una condizione speciale  
**1 1** -> Interruzione su tutti i caratteri di ricezione,  
 l' errore di parita' non e' una condizione  
 speciale di ricezione

**V** -> Vettore alterabile dallo stato (can. B):  
 V=1 -> alterabile

**AIT** -> Abilitazione inter. di trasmissione:  
 AIT=1->abilitata

**AIE** -> Abilitazione inter. esterna: AIE=1 -> abilitata

### -Registro di scrittura 2 = WR2:

Tale registro e' utilizzato per definire il vettore di Interruzione per il solo canale **B**:

**parola= V7 V6 V5 V4 V3 V2 V1 V0**

dove: **Vi** -> Bit i del vettore di Interrupt

### -Registro di scrittura 3 = WR3:

Tale registro contiene i bit di controllo della logica del ricevitore ed altri parametri:

**parola= R1 R0 AA IF AR RI CS A**

dove: **R1 R0** -> Fissano il numero di bit per carattere in ricezione

0 0 -> 5 bit

0 1 -> 7 bit

1 0 -> 6 bit

1 1 -> 8 bit

**AA** -> Autoabilitazione tramite /DCD e /CTS: AA=1-> autoab.

**IF** -> Introduce fase di ricerca: IF=1-> fase introdotta

**AR** -> Abilitazione CRC del ricevitore: AR=1-> abilitato

**RI** -> Modo ricerca indirizzi SDLC: RI=1-> abilitato

**CS** -> Inibizione caricamento carattere di sincronizzazione:  
CS=1-> inibizione attiva

**A** -> Abilitazione ricevitore: A=1-> abilitato

### -Registro di scrittura 4 = WR4:

Tale registro contiene i bit di controllo che influenzano sia il ricevitore che il trasmettitore:

**parola= VC1 VC0 MS1 MS0 BS1 BS0 P/D P**

dove: **VC1 VC0** -> Selezionano la frequenza di comunicazione dati

0 0 -> Frequenza dati= Frequenza clock

0 1 -> Frequenza dati= 1/16 Frequenza clock

1 0 -> Frequenza dati= 1/32 Frequenza clock

1 1 -> Frequenza dati= 1/64 Frequenza clock

**MS1 MS2** -> Selezionano tipo di sincronizzazione

0 0 -> Sincronismo programmato a 8 bit

0 1 -> Sincronismo programmato a 16 bit

1 0 -> Modo SDLC ( sequenza di flag 01111110 )

1 1 -> Modo sincronismo esterno

**BS1 BS0** -> Selezionano il numero di bit di stop per comunicazioni asincrone

0 0 -> Modi sincroni

0 1 -> 1 bit di stop per carattere

1 0 -> 1+1/2 bit di stop per carattere

1 1 -> 2 bit di stop per carattere

**P/D** -> Parita' pari o dispari: P/D=1 -> parita' pari

**P** -> Abilitazione controllo di parita': P=1 -> abilitato



## -Registro di lettura 0 = RD0:

Tale registro contiene lo stato dei registri di ricezione e trasmissione, di alcuni ingressi ed altre situazioni generali:

**parola= B/A M/F CTS S/R DCD RTV I CD**

dove: **B/A** -> Segnalazione pausa o aborto: B/A=1 -> Pausa  
**M/F** -> Segnalazione mancanza dati in trasmissione o fine messaggio: M/F=1 -> mancanza dati  
**CTS** -> Stato complementato del pin /CTS: CTS=1 -> /CTS=0  
**S/R** -> Indicazione di sincronismo/ricerca ( varia a seconda del modo di trasmissione): S/R=1 -> /SYNC=0  
**DCD** -> Stato del pin /DCD: DCD=1 -> /DCD=0  
**RTV** -> Registro di trasmissione vuoto: RTV=1 -> reg. vuoto  
**I** -> Interruzione in corso su canale A: I=1 -> interrupt  
**CD** -> Carattere disponibile in ricezione: CD=1 -> disp.

## -Registro di lettura 1 = RD1:

Tale registro contiene i bit di stato della condizione speciale di ricezione ed i codici residui, per il campo I, nel modo di comunicazione SDLC:

**parola= FF ES DS EP CR2 CR1 CR0 TI**

dove: **FF** -> Fine della frame: FF=1 -> Frame finita  
**ES** -> Errore di CRC o di sincronismo: ES=1 -> Errore  
**DS** -> Errore di doppia scrittura in ricezione:  
DS=1 -> Errore  
**EP** -> Errore di parita' in ricezione: EP=1 -> Errore  
**CR2 CR1 CR0** -> Lunghezza del campo I nel modo SDLC:

**Si distingue:**

**Lunghezza carattere = 8 bit**

				Bit nel campo I nel byte precedente	Bit nel campo I nei 2 byte precedenti
0	0	0	->	2	8
0	0	1	->	0	6
0	1	0	->	0	4
0	1	1	->	0	8
1	0	0	->	0	3
1	0	1	->	0	7
1	1	0	->	0	5
1	1	1	->	1	8

Lunghezza carattere < 8 bit

Bit per carattere

0	0	0	->	7
0	0	1	->	5
0	1	0	->	6
0	1	1	->	8

**TI** -> Tutto inviato dal trasmettitore: TI=1 -> Inviato

## -Registro di lettura 2 = RD2:

Tale registro contiene il vettore di Interrupt. Nel caso che il bit V di WR1 sia posto a 0 vale l'uguaglianza RD2=WR2, viceversa i bit V3, V2, V1 di RD2 saranno variabili a seconda dello stato del canale B:

`parola= v7 v6 v5 v4 v3 v2 v1 v0`

dove:  $V_i$  -> Bit i del vettore d' interrupt.

## 7.6. LED di attivita'

Tale LED, si attiva, effettuando una scrittura con  $D0 = 0$ , all'indirizzo LD4 (si veda **Paragrafo 5.2.2** dedicato al mappaggio delle risorse di bordo). Logicamente, per disattivarlo, bisognerà, sempre effettuare una scrittura allo stesso indirizzo, ma D0, dovrà essere a 1.

D0 coincide con il bit meno significativo della combinazione ad 8 bit da usare nell'operazione di output.

## 7.7. RTC OKI MSM 6242

Questa periferica e' vista in 16 registri di cui **3** di stato ed i rimanenti **13** dei dati. I registri dati sono utilizzati sia per operazioni di lettura (dell'orario attuale) che di scrittura (per la inizializzazione dell'orologio) cosi' come i registri di stato che sono utilizzati in scrittura (per la programmazione del modo di funzionamento dell' orologio) ed in lettura (per determinare lo stato dell' orologio). Per quanto riguarda i registri dati vale la corrispondenza:

<b>S1</b>	- Unita' dei secondi	- 4 bit meno significativi	S1(3-0)
<b>S10</b>	- Decine dei secondi	- 3 bit meno significativi	S10(2-0)
<b>MI1</b>	- Unita' dei minuti	- 4 bit meno significativi	MI1(3-0)
<b>MI10</b>	- Decine dei minuti	- 3 bit meno significativi	MI10(2-0)
<b>H1</b>	- Unita' delle ore	- 4 bit meno significativi	H1(3-0)
<b>H10</b>	- Decine delle ore	- 2 bit meno significativi	H10(1-0)
	Il terzo bit di tale registro H10(2) indica l' AM/PM		
<b>G1</b>	- Unita' del giorno	- 4 bit meno significativi	G1(3-0)
<b>G10</b>	- Decine del giorno	- 2 bit meno significativi	G10(1-0)
<b>ME1</b>	- Unita' del mese	- 4 bit meno significativi	ME1(3-0)
<b>ME10</b>	- Decine del mese	- 1 bit meno significativo	ME10(0)
<b>A1</b>	- Unita' dell' anno	- 4 bit meno significativi	A1(3-0)
<b>A10</b>	- Decine dell' anno	- 4 bit meno significativi	A10(3-0)
<b>GS</b>	- Giorno della settimana-	- 3 bit meno significativi	GS(2-0)

Per quest' ultimo registro vale la corrispondenza:

W2	W1	W0	
0	0	0	Domenica
0	0	1	Lunedì
0	1	0	Martedì
0	1	1	Mercoledì
1	0	0	Giovedì
1	0	1	Venerdì
1	1	0	Sabato

I tre registri di controllo sono invece utilizzati come segue:

**REGD = NU NU NU NU 30S IF B H**

dove:

<b>NU</b>	= Non usato
<b>30S</b>	= Se attivo (1) permette di effettuare una correzione di 30 secondi dell' orario.
<b>IF</b>	= Indica se il contatore interno e' attivato o se si e' verificata una interruzione: 1 -> interruzione e viceversa.
<b>B</b>	= Indica se possono essere effettuate operazioni di R/W dei registri: 1 -> operazioni impossibili.
<b>H</b>	= Se attivo (1) effettua la memorizzazione dell' orario fissato.

**REGE = NU NU NU NU T1 T0 I M**

dove:

- NU** = Non usato.
- T1 T0** = Determinano la durata del ciclo di interruzione dei contatori interni.
  - 0 0** -> 1/64 secondo
  - 0 1** -> 1 secondo
  - 1 0** -> 1 minuto
  - 1 1** -> 1 ora
- I** = Se attivo (1) abilita la durata del ciclo di interruzione pari a quella selezionata con T1 e T0, altrimenti tale durata e' normalizzata internamente.
- M** = Se attivo (1) disabilita il pin 1 del RTC, ovvero il pin che riporta il segnale interno di conteggio.

**REGF = NU NU NU NU T 24/12 S R**

dove:

- NU** = Non usato.
- T** = Stabilisce da quale contatore interno prelevare il segnale di conteggio: 1 -> contatore principale; 0 -> 15' contatore.
- 24/12** = Stabilisce il modo di conteggio delle ore:
  - 1 -> 1-24; 0 -> 1-12 con AM/PM.
- S** = Se attivo (1) provoca l'arresto dell'avanzamento dell'orologio fino alla successiva abilitazione.
- R** = Se attivo (1) provoca il reset di tutti i contatori interni.

## 7.8. COM 8116

Il **COM 8116** e' un dispositivo definito come DUAL BAUD RATE GENERATOR ed e' in grado di generare due diversi Baud Rate che vanno indipendentemente a comandare le due sezioni del **SIO 84C44**.

A bordo scheda e' presente un quarzo che genera una frequenza di base di 5.0688 MHz da cui tramite una catena di divisori programmabili, interni al COM 8116, si possono ottenere 16 valori di Baud Rate compresi tra 50 e 19.200 Baud.

Il dispositivo consente di settare indipendentemente la velocita' di comunicazione dei 2 canali della SIO tramite la scrittura in tre registri allocati in I/O (RA, RB, RAB). Durante tale operazione, un nibble del byte scritto, determinera' una delle 16 possibili velocita' di trasmissione, secondo la tabella seguente:

DCBA		DESIDERED BAUD
BIN.	HEX.	RATE
0000	0	50.00
0001	1	75.00
0010	2	110.00
0011	3	134.50
0100	4	150.00
0101	5	300.00
0110	6	600.00
0111	7	1200.00
1000	8	1800.00
1001	9	2000.00
1010	A	2400.00
1011	B	3600.00
1100	C	4800.00
1101	D	7200.00
1110	E	9600.00
1111	F	19200.00

**Table 7-1: Tabella dati per selezione Baud Rate.**

Nel byte scritto ai tre indirizzi segnati di seguito, per settare il Baud Rate sulla linea seriale B si dovra' settare il corrispondente dato sul nibble basso del byte, mentre per settare la velocita' della linea seriale A, si dovra' settare il corrispondente dato sul nibble alto.

**RA -> Setta la velocita' della linea seriale A**

**RB -> Setta la velocita' della linea seriale B**

**RAB -> Setta la velocita di entrambe le linee seriali**

## 8. PERIFERICHE PER GPC® 80F

La scheda **GPC® 80F** ha la possibilità di accettare come periferiche tutte quelle presenti sul **BUS ABACO®** aumentando, così, la sua già "Notevole Versatilità".

A titolo di esempio ne riportiamo un breve elenco:

### **CIO 01 ( Coupled Input Output )**

Formato Europa, Bus **ABACO®**, 16 linee di input munite di filtro a Pi-Greco ed optoisolatori, visualizzazione tramite LED dello stato di tutti e 16 gli input, 16 linee di output tramite Rele', tutti i contatti dei Rele' sono muniti di soppressori di disturbo, gli stati dei 16 output sono visualizzati da LED, circuiteria per l'eliminazione del rimbalzo dei contatti all'accensione.

### **CIO 02 ( Coupled Input Output )**

16 linee di ingresso optoisolate e visualizzate tramite LED con un filtro a Pi-Greco. Tensione nominale di ingresso 24 Vcc. 16 uscite NPN in open collector da 40 Vcc 800 mA optoisolate e visualizzate tramite LED. Bus commutabile per gestione sia ad 8 che a 16 bit.

### **PCK 01 ( Peripheral Controller Key )**

Formato Europa, Bus **ABACO®**, sezione di controllo intelligente per tastiera e display, 32 linee di I/O a livello TTL gestibili da software, dip-switch ad 8 vie leggibile da software, watchdog per salvaguardare la sezione display, generatore di suono a 3 vie completo di amplificatore, 6 linee di Counter-Timer da 16 bit, 6 linee di generazione di frequenza, D/A converter da 8 bit 800 ns di setting-time.

### **PCI 01 ( Peripheral Coupled Input )**

32 linee di ingresso optoisolate e visualizzate tramite LED con un filtro a Pi-Greco di ingresso. La tensione nominale di pilotaggio è di 24 Vcc. Connettore compatibile con CIO 01-02. Bus commutabile ad 8 o 16 bit che permette il comando sia in Byte che in Word.

### **PCO 01 ( Peripheral Coupled Output )**

32 linee di uscita a transistor in Open Collector, optoisolate e visualizzate tramite LED. Doppio connettore di uscita da 34 vie con pin out compatibile con CIO 01-02. Interfaccia al Bus

commutabile ad 8 o 16 bit che ne permette il comando sia in Byte che in Word.

### **GDU 01 ( Graphic Display Unit )**

Scheda grafica basata sul 7220 in B/W ed RGB con un massimo di 394K RAM Video. Rappresentazione grafica con definizione a partire da 512 X 512 punti per tre piani di lavoro, ad un massimo di 1024 X 1024 punti per tre piani di lavoro.

### **TVZ 01 ( Terminale Video Z80 )**

Terminale video intelligente con linea RS 232 C od in Current loop da 20 mA nel classico formato Europa. Formato di rappresentazione settabile da software tra 80 X 24; 40 X 24; 40 X 12; 20 X 8. Svartati attributi ed emulazione del terminale video TVI 950.

### **LDA 01 ( Low cost D/A converter )**

Scheda di conversione digitale analogica a basso costo. Comprende due D/A da 12 bit con uscita selezionabile tra 0-5, 0-10, +-5, +-10, +-2.5 Vcc. Unica tensione di alimentazione a +5 V. 8 uscite a transistor in Open Collector visualizzate ed optoisolate.

### **LAD 02 ( Low cost A/D converter )**

16 linee di A/D da 10 bit con tempo di conversione di 100 ysec; doppio connettore da 20 vie compatibile LAD 01; interfaccia al Bus ABACO(R) commutabile ad 8 o 16 bit. Impedenza di ingresso pari a quella del 7004 con sensibilita' 5 Vcc.

### **JMS 01 ( Jumbo Multifunction Support )**

Scheda di supporto particolarmente adatta a gestire le problematiche legate al controllo assi. Ha tre linee di acquisizione per encoder bidirezionali; 4 linee D/A converter da 8 bit +-10 Vdc, 8 linee di output optoisolate e bufferate in Open Collector ed 8 linee di input optoisolate e visualizzate.

### **UCC 01 ( Uart Comunication Card )**

Scheda con 8 indipendenti linee di comunicazione con possibilita' di scegliere individualmente tra il protocollo RS 232 ed il RS 422 o 485. Baud Rate settabile individualmente da software tra 18 valori compresi tra 50 e 38K Baud. Buffer di 4 caratteri per linea.

### **RBO 01 ( Rele' Block Output )**

Modulo della serie BLOCK in grado di interfacciarsi con i connettori normalizzati di I/O a 20 vie della serie **ABACO®**. Otto uscite visualizzate con rele da 5 A. Supporto isolante con attacco rapido per guide tipo DIN 46277-1 e DIN 46277-3.

### **OBI 01 e OBI 02 ( Opto Block Input NPN e PNP )**

Modulo della serie BLOCK in grado di interfacciarsi con i connettori normalizzati delle serie **ABACO®**. Sedici ingressi optoisolati tipo NPN (01) o PNP (02). Supporto isolante con attacco rapido per guide tipo DIN 46277-1 e DIN 46277-3.

### **IBC 01 ( Interface Block Communication )**

Modulo della serie BLOCK con varie combinazioni di interfacce. Dispone di due linee RS 232; una linea RS 422 o 485; 1 linea in fibra ottica; numerosi jumper a cavaliere per la selezione dell' interfaccia. Supporto isolante con attacco rapido per guide tipo DIN 46277-1 e DIN 46277-3.

### **ABB 01 (ABACO® Block Bus )**

Modulo della serie BLOCK comprendente un Mother Board **ABACO®** da 3 slots, completo di guidaschede e relativo connettore normalizzato di alimentazione. Supporto isolante con attacco rapido per guide tipo DIN 46277-1 e DIN 46277-3.

### **MB8 01 MB4 01 (Mother Board)**

I Mother Board 01 e 02 mettono a disposizione rispettivamente 8 e 4 slots del Bus **ABACO®** con i relativi connettori di alimentazione, tasto di reset locale, tre LED per la visualizzazione delle tre tensioni di alimentazione, foratura per l' aggancio ai Rack.

# APPENDICE - A DISPOSIZIONE JUMPERS



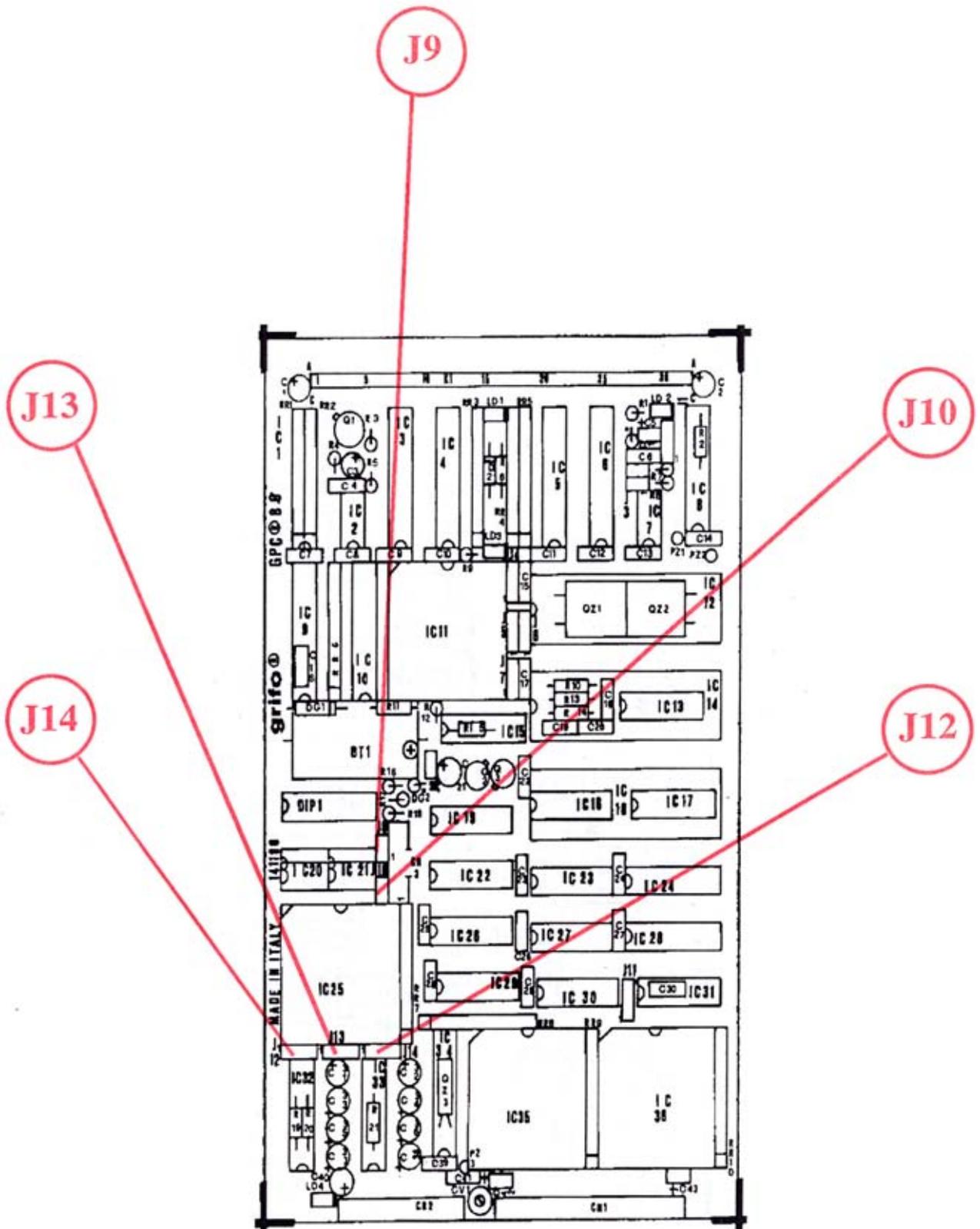


Fig. 9-1: Disposizione jumpers per comunicazione seriale

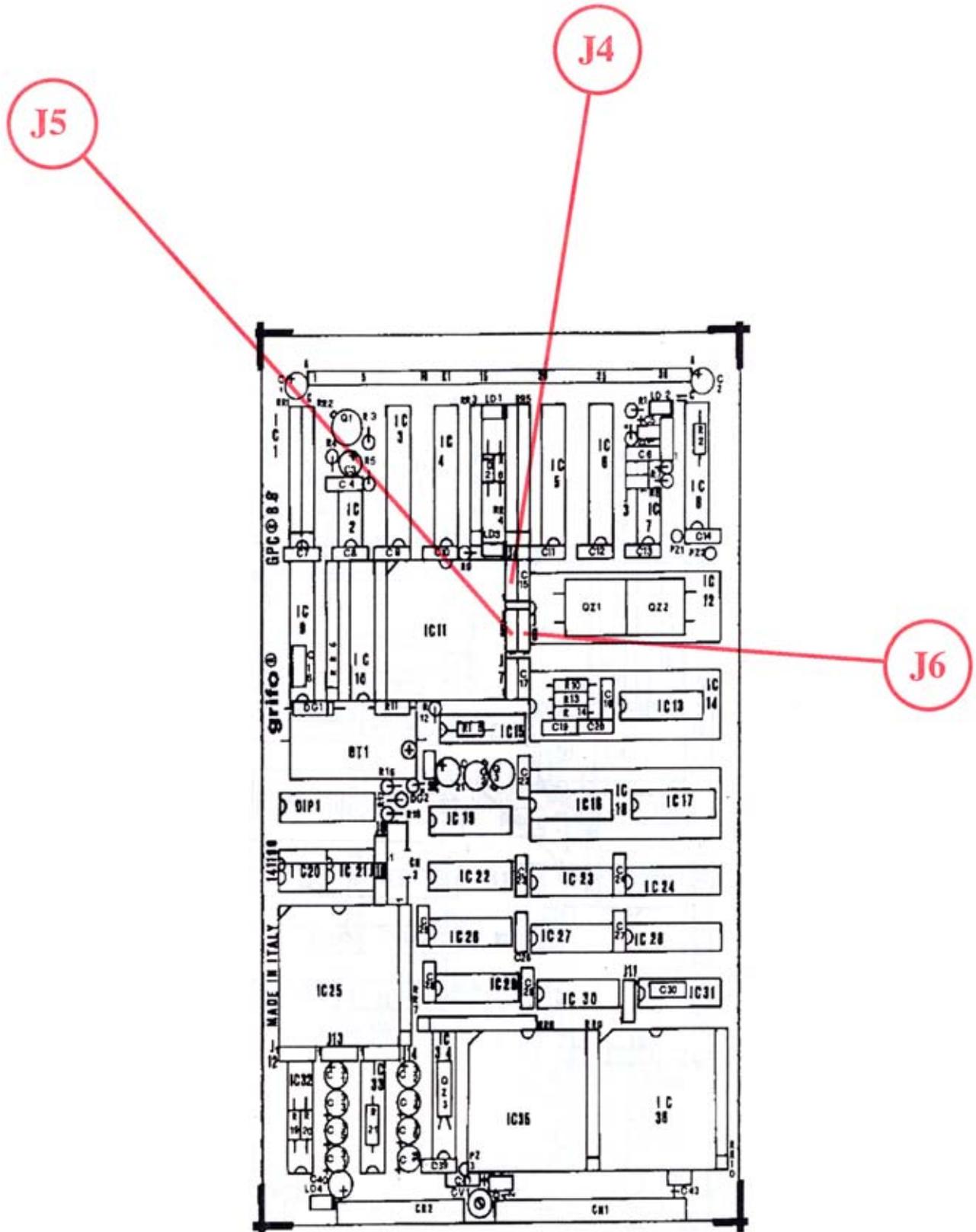


Fig. 9-2: Disposizione jumpers per selezione memorie

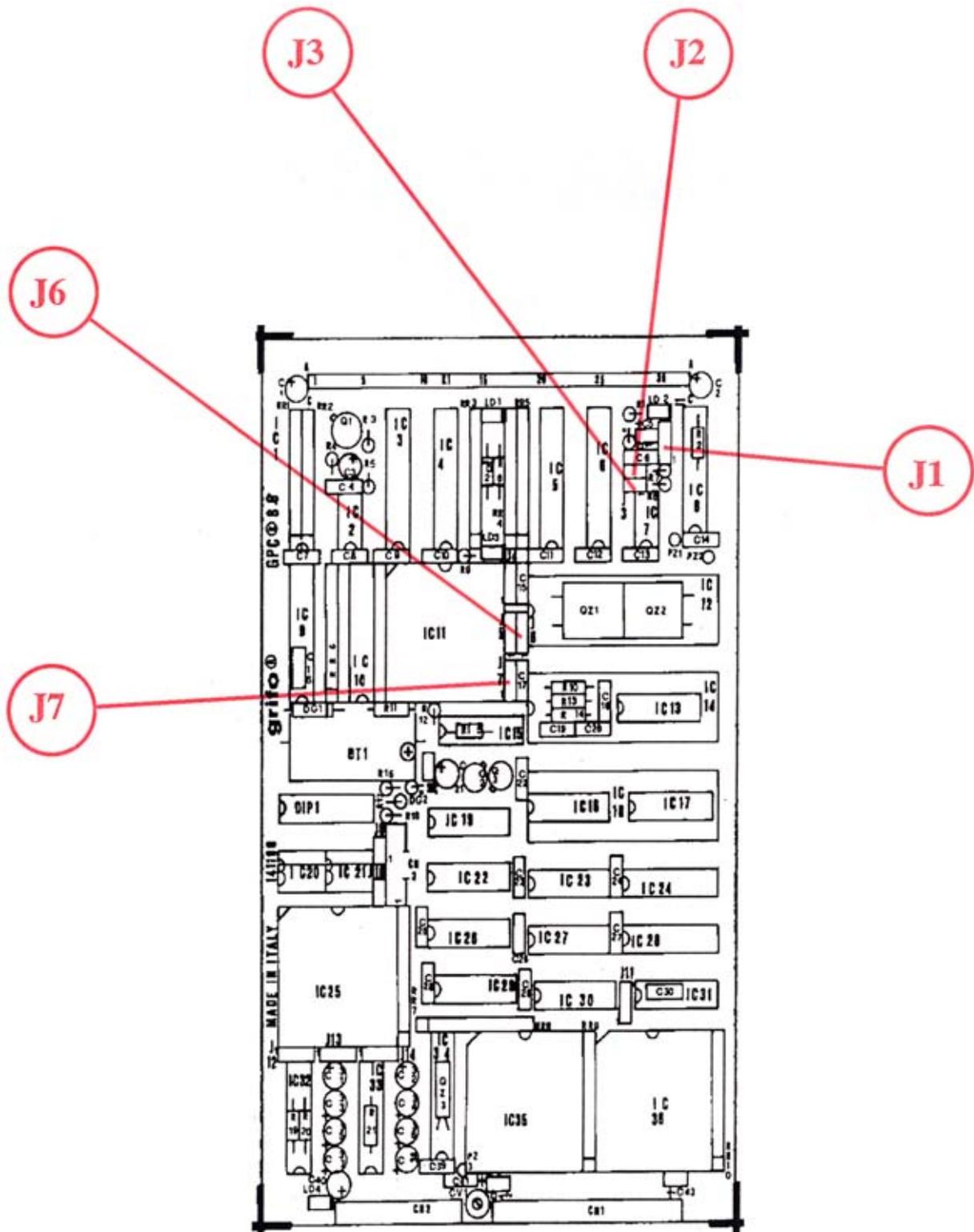


Fig. 9-3: Disposizione jumpers per Watch Dog, indirizzamento

# APPENDICE - B

## GLOSSARIO DEI TERMINI

# APPENDICE B

## GLOSSARIO DEI TERMINI

### **B**

Bus

mappaggio, 33

Bus ABACO(R): pin out, 15

### **C**

Circuito di Watch Dog, 26

Clock, 3

COM 8116, 49

Comunicazione seriale, 3, 25 Connettori CN1, 13

CN2, 11

CN3, 9

K1, 15

CTC 84C30, 39

### **D**

Descrizione hardware, 27

Dip Switch, 35

### **I**

Input di bordo, 17

Interrupt di bordo, 26



## J

### Jumpers

2 vie, 21

3 vie, 23

descrizione, 20

## L

Led di Attivita', 46

## M

Mappaggio risorse, 27

### Memorie

mappaggio, 28

Memorie utilizzabili, 3

## P

### Periferiche

descrizione software, 35

mappaggio, 31

### Periferiche di bordo

generalita', 5

Periferiche esterne compatibili, 50 PIO 84C20, 36 Processore di bordo, 3

## R

RTC OKI MSM 6242, 47

## S

Segnalazioni Visive, 17

SIO 84C44, 41

Software, 34

## T

Taratura orologio, 19

Test Point, 19

## W

Watch Dog, 35