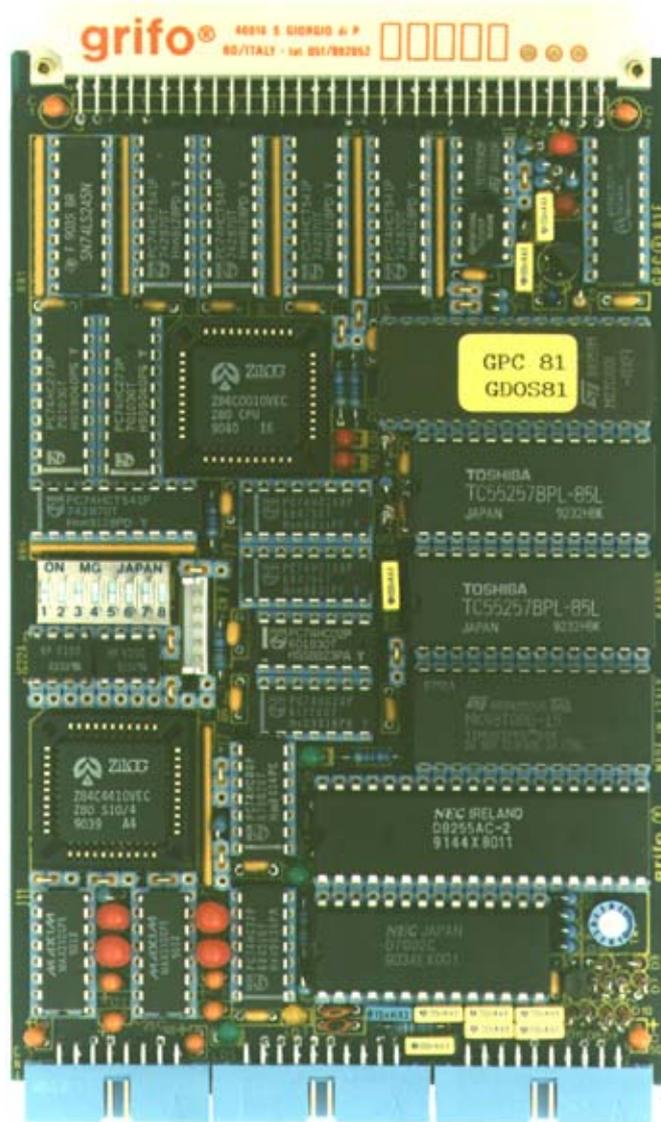


GPC® 81F

General Purpose Controller 84C00

MANUALE TECNICO



grifo®

ITALIAN TECHNOLOGY

Via dell' Artigiano, 8/6
40016 San Giorgio di Piano
(Bologna) ITALY

E-mail: grifo@grifo.it

<http://www.grifo.it>

<http://www.grifo.com>

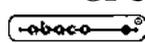
Tel. +39 051 892.052 (r.a.) FAX: +39 051 893.661

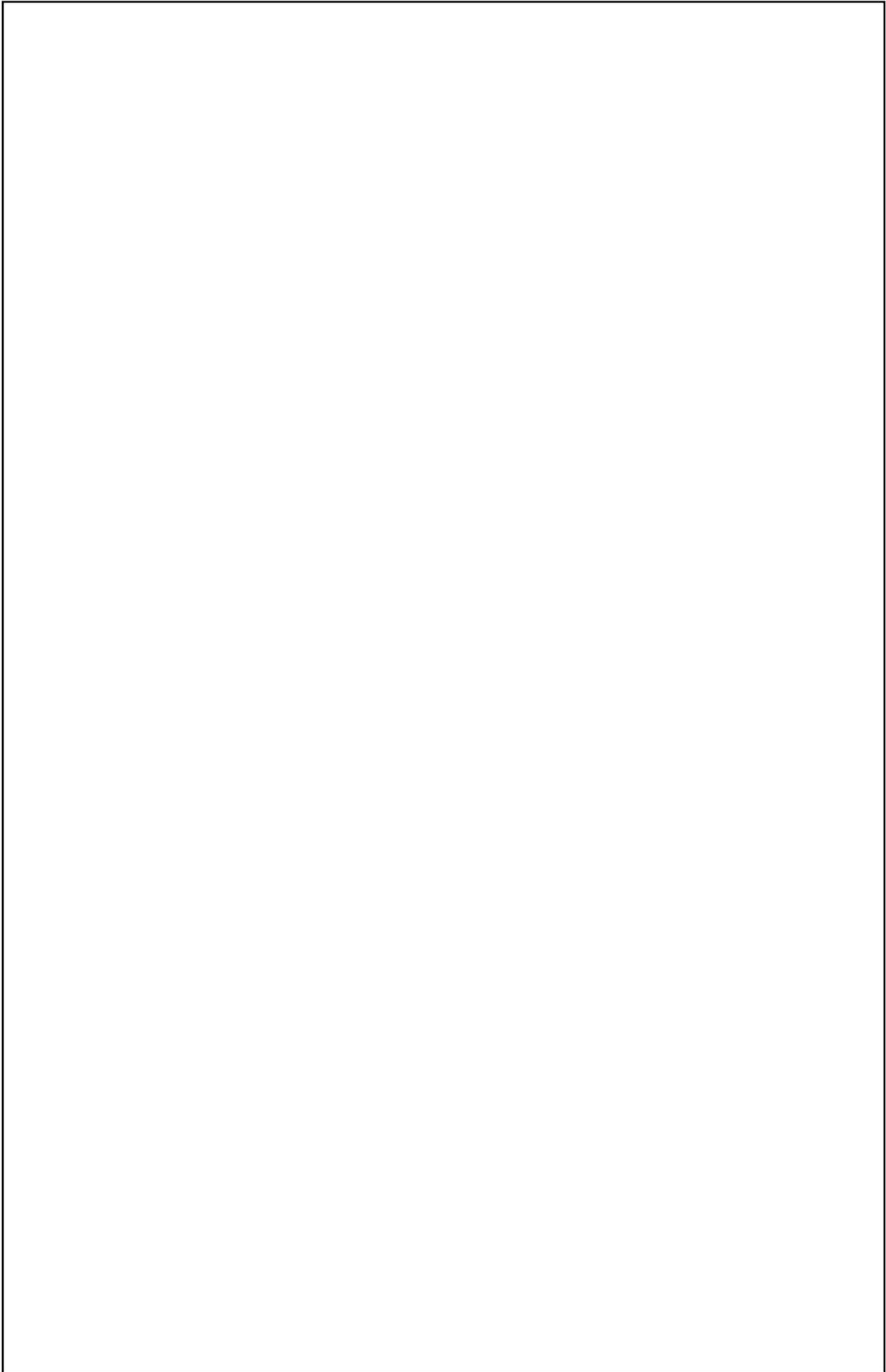


GPC® 81F

Rel. 2.10

Edizione 01 Marzo 1992

, GPC®, grifo®, sono marchi registrati della ditta grifo®



GPC[®] 81F

General Purpose Controller 84C00

MANUALE TECNICO

General Purpose Controller Full CMOS; 8 MHz 84C00 **ZILOG** CPU; 64K SRAM; 512K EPROM o FLASH; 8K RAM + Real Time Clock battery backed; 8K serial EEPROM; 4 lineedo A/D Converter; 2 serial lines: 1 RS 232 line; 1 RS 232, RS 422, RS 485 or Current Loop line. 24 TTL I/O lines; 7 status LED; Watch Dog; 8 dip switch; **Abaco[®] BUS** interface.

grifo[®]

ITALIAN TECHNOLOGY

Via dell' Artigiano, 8/6
40016 San Giorgio di Piano
(Bologna) ITALY

E-mail: grifo@grifo.it

<http://www.grifo.it>

Tel. +39 051 892.052 (r.a.)

<http://www.grifo.com>

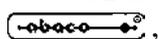
FAX: +39 051 893.661



GPC[®] 81F

Rel. 2.10

Edizione 01 Marzo 1992



, GPC[®], grifo[®], sono marchi registrati della ditta grifo[®]

Nessuna parte del presente manuale può essere riprodotta, trasmessa, trascritta, memorizzata in un archivio o tradotta in altre lingue, con qualunque forma o mezzo, sia esso elettronico, meccanico, magnetico ottico, chimico, manuale, senza il permesso scritto della **grifo**[®].

IMPORTANTE

Tutte le informazioni contenute sul presente manuale sono state accuratamente verificate, ciononostante **grifo**[®] non si assume nessuna responsabilità per danni, diretti o indiretti, a cose e/o persone derivanti da errori, omissioni o dall'uso del presente manuale, del software o dell' hardware ad esso associato.

grifo[®] altresì si riserva il diritto di modificare il contenuto e la veste di questo manuale senza alcun preavviso, con l' intento di offrire un prodotto sempre migliore, senza che questo rappresenti un obbligo per **grifo**[®].

Per le informazioni specifiche dei componenti utilizzati sui nostri prodotti, l'utente deve fare riferimento agli specifici Data Book delle case costruttrici o delle seconde sorgenti.

LEGENDA SIMBOLI

Nel presente manuale possono comparire i seguenti simboli:



Attenzione: Pericolo generico

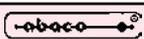


Attenzione: Pericolo di alta tensione



Attenzione: Dispositivo sensibile alle cariche elettrostatiche

Marchi Registrati



, GPC[®], **grifo**[®] : sono marchi registrati della **grifo**[®].

Altre marche o nomi di prodotti sono marchi registrati dei rispettivi proprietari.

INDICE GENERALE

INTRODUZIONE.....	1
1. INFORMAZIONI GENERALI.....	3
1.1. NOTE GENERALI.....	3
2. CARATTERISTICHE GENERALI DELLA SCHEDA.....	1
2.1. Processore di bordo.....	3
2.2. Dispositivi di memoria.....	3
2.3. Dispositivo di clock.....	3
2.4. Comunicazione seriale.....	3
2.5. Dispositivi periferici di bordo.....	5
3. SPECIFICHE TECNICHE DELLA SCHEDA.....	6
3.1. Caratteristiche generali.....	6
3.2. Caratteristiche fisiche.....	6
3.3. Caratteristiche elettriche.....	6
4. INSTALLAZIONE DELLA SCHEDA.....	7
4.1. Introduzione.....	7
4.2. Connessioni con il mondo esterno.....	7
4.2.1. CN2 - Connettore RS 422-RS 485 o COURRENT LOOP...7	
4.2.2. CN1 - Connettore RS 232	9
4.2.3. CN3 - Connettore port I/O.....	11
4.2.4. K1 - Connettore per BUS ABACO®.....	13
4.2.5. CN4 - Connettore port I/O, A/D.....	15
4.3. Input di bordo.....	17
4.4. Segnalazioni Visive.....	17
4.5. Regolazione tensione di riferimento	17
4.6. Jumpers.....	18
4.6.1. Jumpers a 2 vie.....	19
4.6.2. Jumpers a 3 vie.....	21
4.7. Note.....	23
4.7.1. Selezione del tipo di comunicazione seriale.....	23

4.7.2. Selezione del tipo di Watch Dog.....	24
4.7.3. Gestione interrupt di bordo.....	24
4.7.4. Selezione EPROM.....	25
4.7.5. Selezione RAM.....	25
4.7.6. Ingressi A/D converter.....	25
5. DESCRIZIONE SOFTWARE.....	26
6. DESCRIZIONE HARDWARE.....	27
6.1. Introduzione.....	27
6.2. Mappaggio delle risorse di bordo.....	27
6.2.1. Mappaggio delle memorie.....	28
6.2.2. Mappaggio delle periferiche di bordo.....	31
6.2.3. Mappaggio dell' I/O su BUS.....	32
7. DESCRIZIONE SOFTWARE DELLE PERIFERICHE DI BORDO.....	33
7.1. Watch Dog.....	33
7.2. Led di attivita'.....	33
7.3. SIO 84C44.....	34
7.4. Dip Switch.....	39
7.5. PPI 8255.....	40
7.6. A/D converter 7002.....	41
7.7. COM 8116.....	42
7.8. RAM Tamponata + RTC di IC 25.....	43
8. PERIFERICHE PER GPC® 81F.....	45

APPENDICE

A. DISPOSIZIONE JUMPERS.....	49
B. DIFFERENZE TRA GPC® 81 e GPC® 81F.....	53
C. GLOSSARIO DEI TERMINI.....	57

INDICE DELLE FIGURE

2-1: Pianta componenti.....	2
2-2: Schema a blocchi.....	4
4-1: Connettore CN.....	7
4-2: Schema di comunicazione seriale.....	8
4-3: Connettore CN1.....	9
4-4: Schema di I/O PPI 82C55.....	10
4-5: Connettore CN3.....	11
4-6: Disposizione connettori, dip switch, trimmer e led.....	12
4-7: Connettore K1.....	13
4-8: Connettore CN4.....	15
4-9: Schema di Input A/D converter.....	16
4-10: Disposizione jumpers lato componenti.....	20
4-11: Disposizione jumpers lato stagno.....	22
6-1: Indirizzamento memorie con R/E = 1.....	29
6-2: Indirizzamento memorie con R/E = 0.....	30
8-1: Foto scheda GPC® 81F.....	46
A-1: Disposizione jumpers per comunicazione seriale.....	50
A-2: Disposizione jumpers per selezione memorie.....	51
A-3: Disposizione jumpers per Watch Dog, indirizzamento.....	52

INDICE DELLE TABELLE

4-1: Tabella riassuntiva jumpers.....	18
4-2: Tabella jumpers a 2 vie.....	19
4-3: Tabella jumpers a 3 vie.....	21
6-1: Indirizzamento I/O di bordo con J7 in posizione 1-2.....	31
6-2: Indirizzamento I/O di bordo con J7 in posizione 2-3.....	32
7-1: Tabella dati per selezione Baud Rate.....	42

INTRODUZIONE

L'uso di questi dispositivi è rivolto - **IN VIA ESCLUSIVA** - a personale specializzato. Questo prodotto non è un **componente di sicurezza** così come definito dalla direttiva **98-73/CE**.



I pin del Mini Modulo non sono dotati di protezione contro le cariche elettrostatiche. Esiste un collegamento diretto tra i pin del Mini Modulo e i rispettivi pin del microcontrollore. Il Mini Modulo è sensibile ai fenomeni ESD.

Il personale che maneggia i Mini Moduli è invitato a prendere tutte le precauzioni necessarie per evitare i possibili danni che potrebbero derivare dalle cariche elettrostatiche.

Scopo di questo manuale é la trasmissione delle informazioni necessarie all'uso competente e sicuro dei prodotti. Esse sono il frutto di un'elaborazione continua e sistematica di dati e prove tecniche registrate e validate dal Costruttore, in attuazione alle procedure interne di sicurezza e qualità dell'informazione.

I dati di seguito riportati sono destinati - **IN VIA ESCLUSIVA** - ad un utenza specializzata, in grado di interagire con i prodotti in condizioni di sicurezza per le persone, per la macchina e per l'ambiente, interpretando un'elementare diagnostica dei guasti e delle condizioni di funzionamento anomale e compiendo semplici operazioni di verifica funzionale, nel pieno rispetto delle norme di sicurezza e salute vigenti.

Le informazioni riguardanti installazione, montaggio, smontaggio, manutenzione, aggiustaggio, riparazione ed installazione di eventuali accessori, dispositivi ed attrezzature, sono destinate - e quindi eseguibili - sempre ed in via esclusiva da personale specializzato avvertito ed istruito, o direttamente dall'ASSISTENZA TECNICA AUTORIZZATA, nel pieno rispetto delle raccomandazioni trasmesse dal costruttore e delle norme di sicurezza e salute vigenti.

I dispositivi non possono essere utilizzati all'aperto. Si deve sempre provvedere ad inserire i moduli all'interno di un contenitore a norme di sicurezza che rispetti le vigenti normative. La protezione di questo contenitore non si deve limitare ai soli agenti atmosferici, bensì anche a quelli meccanici, elettrici, magnetici, ecc.

Per un corretto rapporto coi prodotti, é necessario garantire leggibilità e conservazione del manuale, anche per futuri riferimenti. In caso di deterioramento o più semplicemente per ragioni di approfondimento tecnico ed operativo, consultare direttamente l'Assistenza Tecnica autorizzata.

Al fine di non incontrare problemi nell'uso di tali dispositivi, é conveniente che l'utente - **PRIMA DI COMINCIARE AD OPERARE** - legga con attenzione tutte le informazioni contenute in questo manuale. In una seconda fase, per rintracciare più facilmente le informazioni necessarie, si può fare riferimento all'indice generale e all'indice analitico, posti rispettivamente all'inizio ed alla fine del manuale.



1. INTRODUZIONE

Questo manuale fornisce tutte le informazioni hardware e software per consentire all'utente il miglior utilizzo della scheda General Purpose Controller **GPC® 81F**.

2. CARATTERISTICHE GENERALI DELLA SCHEDA

La scheda **GPC® 81F** è un potentissimo modulo di controllo e di gestione nel formato unificato standard Singola Europa da 100X160 mm. Essa opera sul potente BUS industriale **ABACO®** da 16 bit di cui sfrutta la ricca serie di periferiche industriali e di moduli intelligenti di cui questo bus è dotato.

La scheda è basata sulla famiglia **Z80** di CPU ed è corredata di una serie di periferiche di bordo nella versione CMOS da 8 MHz.

La sua modularità la rende il componente ideale per poter costruire architetture con logica distribuita, con buone risorse locali in termini di I/O ed ottime risorse in termini elaborativi. La notevole potenza elaborativa della scheda fa sì che, in accoppiamento con opportune schede periferiche, sia in grado di risolvere il problema della gestione di macchine od automazioni di medio-alta complessità. La scheda può comunque effettuare già da sola il comando ed il controllo di sistemi di media complessità.

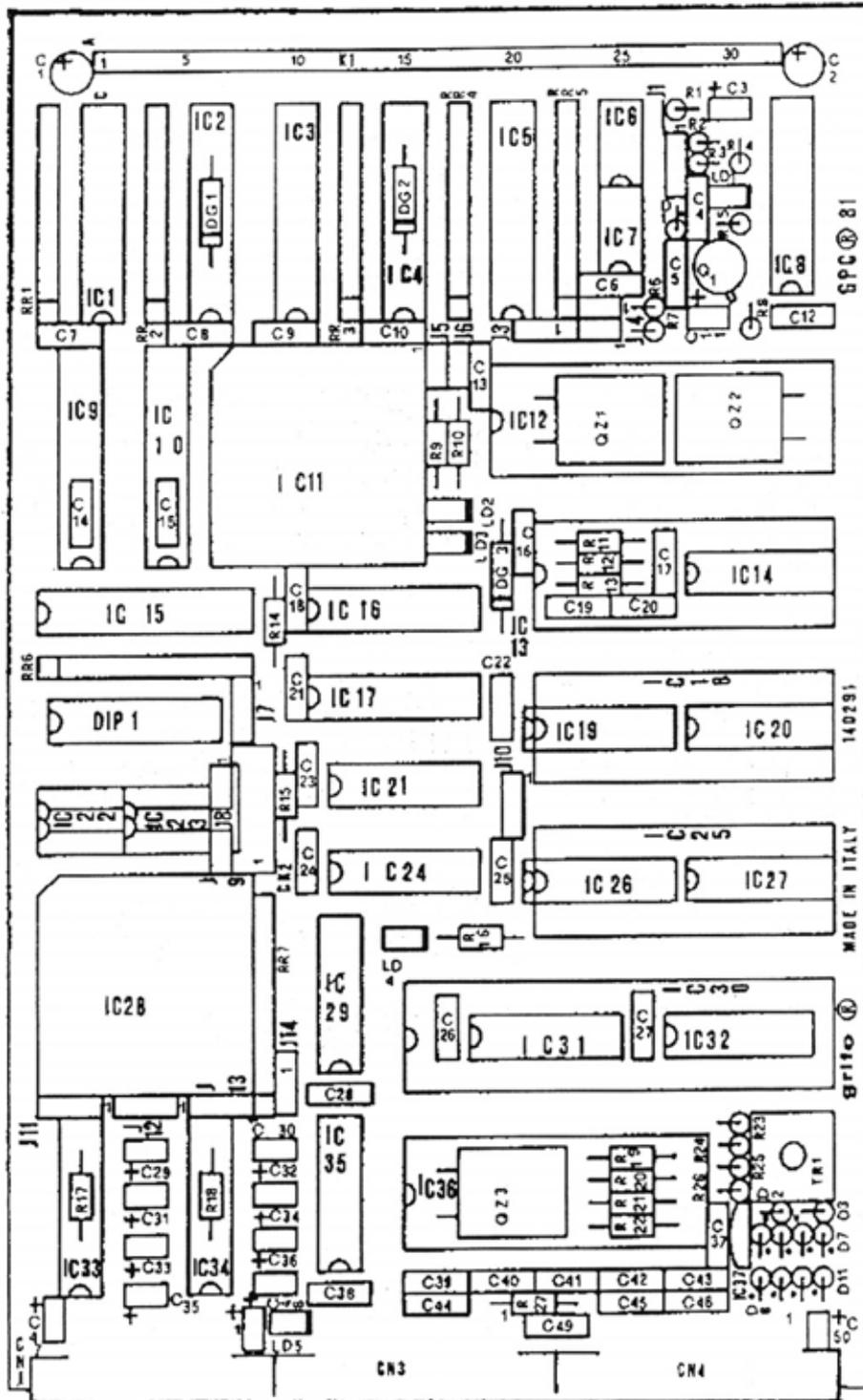


Fig. 2-1: Pianta componenti

2.1. Processore di bordo.

La scheda **GPC® 81F** e' predisposta per accettare il processore ad 8 bit **Z80** da 8 a 10 MHz tipo **84C00**. Tale processore e'

caratterizzato da un esteso set di istruzioni (158), da una alta velocita' di esecuzione e di manipolazione dati e da un sistema vettorizzato per la gestione delle interrupts. L'architettura interna, le principali caratteristiche e l'elenco delle istruzioni dell' **84C00** possono essere trovate negli appositi manuali tecnici della casa costruttrice.

2.2. Dispositivi di memoria.

E' possibile dotare la scheda di un massimo di 584K di RAM/EPROM, di cui 72K RAM (8 di questi provvisti di circuiteria di Back Up). Tali memorie possono essere montate sugli zoccoli IC 12, IC 13, IC 18 ed IC 25 e vengono selezionate tramite una serie di jumpers presenti sulla scheda. Il mappaggio delle risorse in termini di memoria avviene tramite l' apposita logica di controllo e di gestione che si occupa di riconfigurare le varie risorse in

funzione delle specifiche esigenze dei vari linguaggi usati.

2.3. Dispositivo di clock.

Il segnale di clock e' generato da un circuito ibrido presente nella scheda che fornisce una frequenza da 8 a 10 MHz; lo stesso segnale di clock, va' a pilotare le rimanenti parti della scheda e viene inoltre portato direttamente sul BUS, in modo da poter comandare eventuali periferiche esterne. La **GPC® 81F** e' dotata di un secondo oscillatore che comanda, direttamente il circuito di generazione del Baud Rate per entrambe le linee di comunicazione seriale della scheda stessa. Tale metodo e' stato adottato in modo da rendere del tutto indipendente il segnale di clock dalla parte che riguarda la comunicazione seriale.

2.4. Comunicazione seriale.

La comunicazione seriale e' completamente settabile da software per quanto riguarda sia il protocollo, sia la velocita' che puo' raggiungere un massimo di 19200 KBaud.

La scheda e' provvista di due linee seriali indipendenti in Full Duplex di cui una utilizza il protocollo di comunicazione RS 232 e la rimanente puo' essere settata o in RS 232 o in RS 422-485 o in current loop.

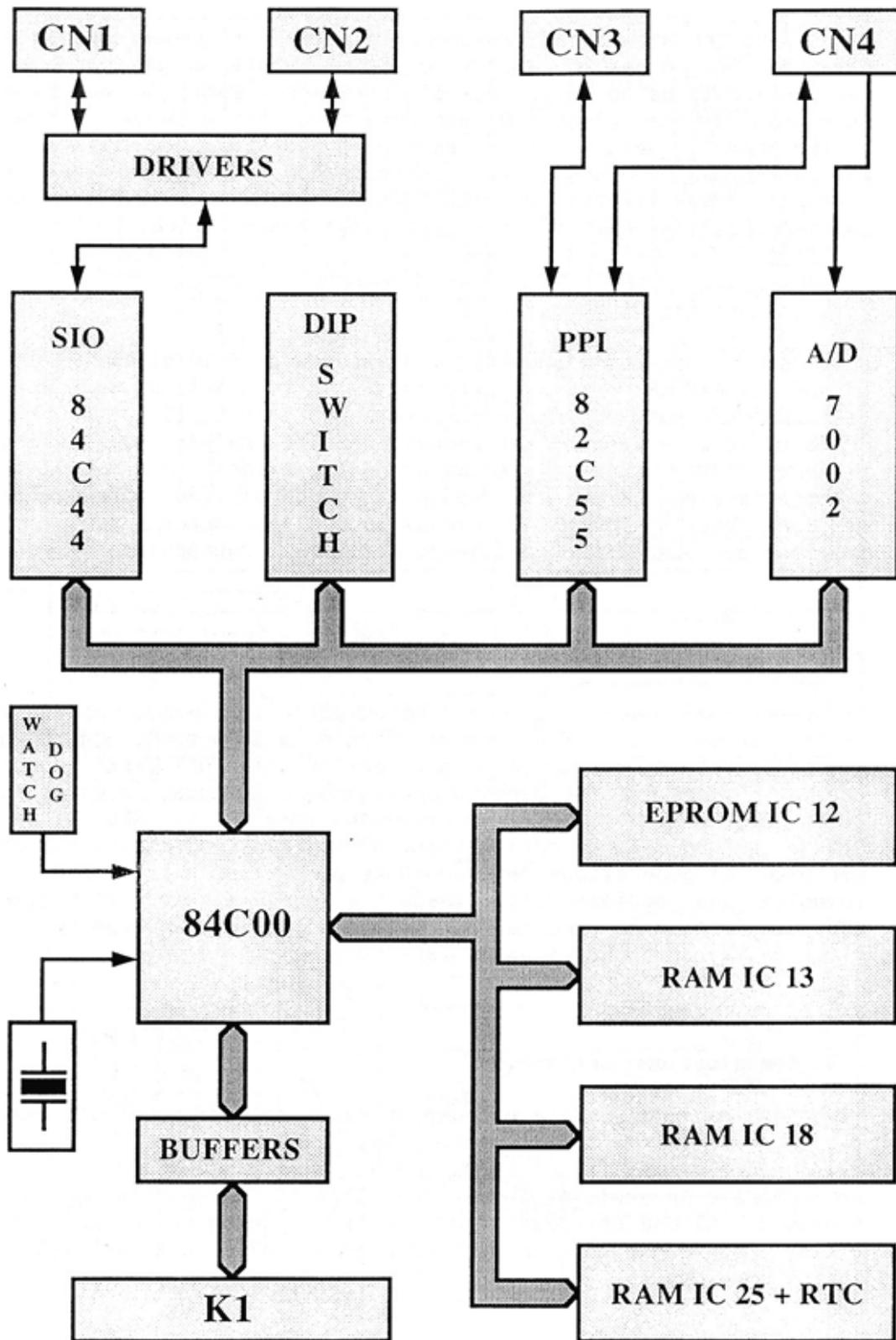


Fig. 2-2: Schema a blocchi

2.5. Dispositivi periferici di bordo.

La scheda **GPC® 81F**, nata per risolvere molteplici problemi di controllo e comando di automatismi, e' dotata di un certo numero di componenti atti all'interfacciamento con il mondo esterno:

- **Un Programmable Peripheral Interface 82C55** e' adibito all' **I/O** parallelo con i tre port A,B,C ad 8 bit direttamente disponibili sui connettori della scheda ed e' totalmente gestibile da software sia a livello di direzionalita' delle linee che di modalita' di gestione dei segnali.

Queste linee di I/O aprono ulteriori possibilita' di impiego della **GPC® 81F** (ad esempio nella gestione di periferiche non intelligenti) anche quando l' handshake delle comunicazioni e' completamente da gestire via software.

Il chip **82C55** viene gestito tramite 4 byte o registri allocati in altrettante indirizzi di I/O dedicati al dispositivo durante l' operazione di mappaggio dell I/O da parte della logica di controllo.

- **Un Serial Input/Output controller 84C44** in grado di gestire separatamente la comunicazione seriale tramite due canali. Come e' gia' stato detto per questi canali e' definibile sia il protocollo che la velocita' di comunicazione.

Il **SIO 84C44** e' gestito tramite 4 registri corrispondenti ad altrettanti byte di I/O, dedicati al dispositivo durante l'operazione di mappaggio del I/O stesso.

- **Un Analog Digital Converter 7002** provvisto di 4 canali d'ingresso separati; con range 0/2,5 Vcc.; risoluzione programmabile a 8 o 11 bit; tempo di conversione di 5 msec. I 4 ingressi possono essere predisposti per segnali in corrente. Tale dispositivo e' gestito tramite 4 byte o registri allocati nello spazio di **I/O** dall'apposita logica di indirizzamento.

- **Un modulo di RAM** tamponata da 2 a 8 K che puo' essere provvisto anche di un Real Time Clock interno che permette di prelevare l'orario (ore, minuti, secondi) ed il calendario (giorno, mese, anno, giorno della settimana).

La periferica descritta e' vista in 16 byte o registri allocati nello spazio di **I/O** della scheda, dalla logica di controllo.

La scheda e' inoltre provvista di altri dispositivi che anche se non possono essere definiti periferiche, sono comunque parti molto importanti:

- **Un Dip Switch** a 8 vie e la relativa elettronica che lo rende

leggibile da software.

- **Un Baud Rate Generator** che comanda entrambe le linee seriali della scheda, completamente gestibile da software.

- **LED** di attivita', e relativa elettronica, che lo rende gestibile da software.

- **Circuiteria** di Watch Dog, con funzionamento bistabile o monostabile e temporizzazione programmabile.

3. SPECIFICHE TECNICHE DELLA SCHEDA

3.1. Caratteristiche generali.

Tipo di BUS	ABACO®
N.ro di linee di I/O	24 I/O programmabili TTL (PPI) 1 linea RS 232 bidirezionale 1 linea RS 232 o RS 422-485 o CURRENT LOOP. 4 linee di A/D converter
Memoria indirizzabile	IC12: EPROM da 64K a 512K non impaginata IC13, IC18: RAM 32 K IC25: RAM tamponata da 2K a 8 K
CPU di bordo	Z80 CMOS da 8 a 10 MHz (84C00)

3.2. Caratteristiche fisiche.

Dimensioni	Formato EUROPA: 100 X 160 mm
Peso	210 g.
Connettori	BUS 64 pin DIN 41612 Corpo C CN1:16 vie scatolino 90 gradi M CN2: 5 vie verticale CN3:20 vie scatolino 90 gradi M CN4:20 vie scatolino 90 gradi M
Range di temperatura	da 10 a 40 gradi Centigradi.
Umidita' relativa	20% fino a 90% (senza condens.)

3.3. Caratteristiche elettriche.

Tensione di alimentazione	+5 Vdc
Corrente assorbita	160 mA con Clock da 6 MHz

4. INSTALLAZIONE DELLA SCHEDA

4.1. Introduzione.

In questo capitolo saranno illustrate tutte le operazioni da compiere per il corretto utilizzo della scheda. A questo scopo e' previsto un certo numero di jumpers con cui e' possibile settare la scheda a seconda delle esigenze dell' utente. Di seguito e' riportata l' ubicazione e la funzione di tali strip, dei connettori e di tutti i componenti che possono modificare il funzionamento della scheda.

4.2. Connessioni con il mondo esterno.

4.2.1. CN2 - Connettore RS 422-RS 485 o COURRENT LOOP

Il connettore CN2 e' composto da un insieme di 5, pin con cui si puo' usufruire della linea seriale in RS 422-485 o in COURRENT LOOP presente sulla **GPC® 81F** in alternanza ad una delle due linee RS 232. Questa linea e' settabile via software e via hardware, tramite la programmazione del SIO 84C44 e lo strappaggio dei jumpers J8, J9, J11, J12, J13 e J14.

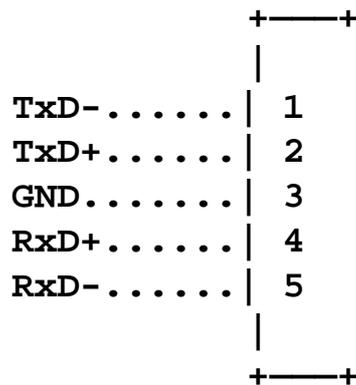


Fig. 4-1: Connettore CN2.

LEGENDA:

TxD- = O - Trasmit Data negative: linea bipolare negativa per trasmissione seriale.

TxD+ = O - Trasmit Data positive: linea bipolare positiva per trasmissione seriale.

GND = Linea di massa per trasmissione seriale.

RxD+ = I - Receive Data positive: linea bipolare positiva per ricezione seriale.

RxD- = I - Receive Data negative: linea bipolare negativa per ricezione seriale.

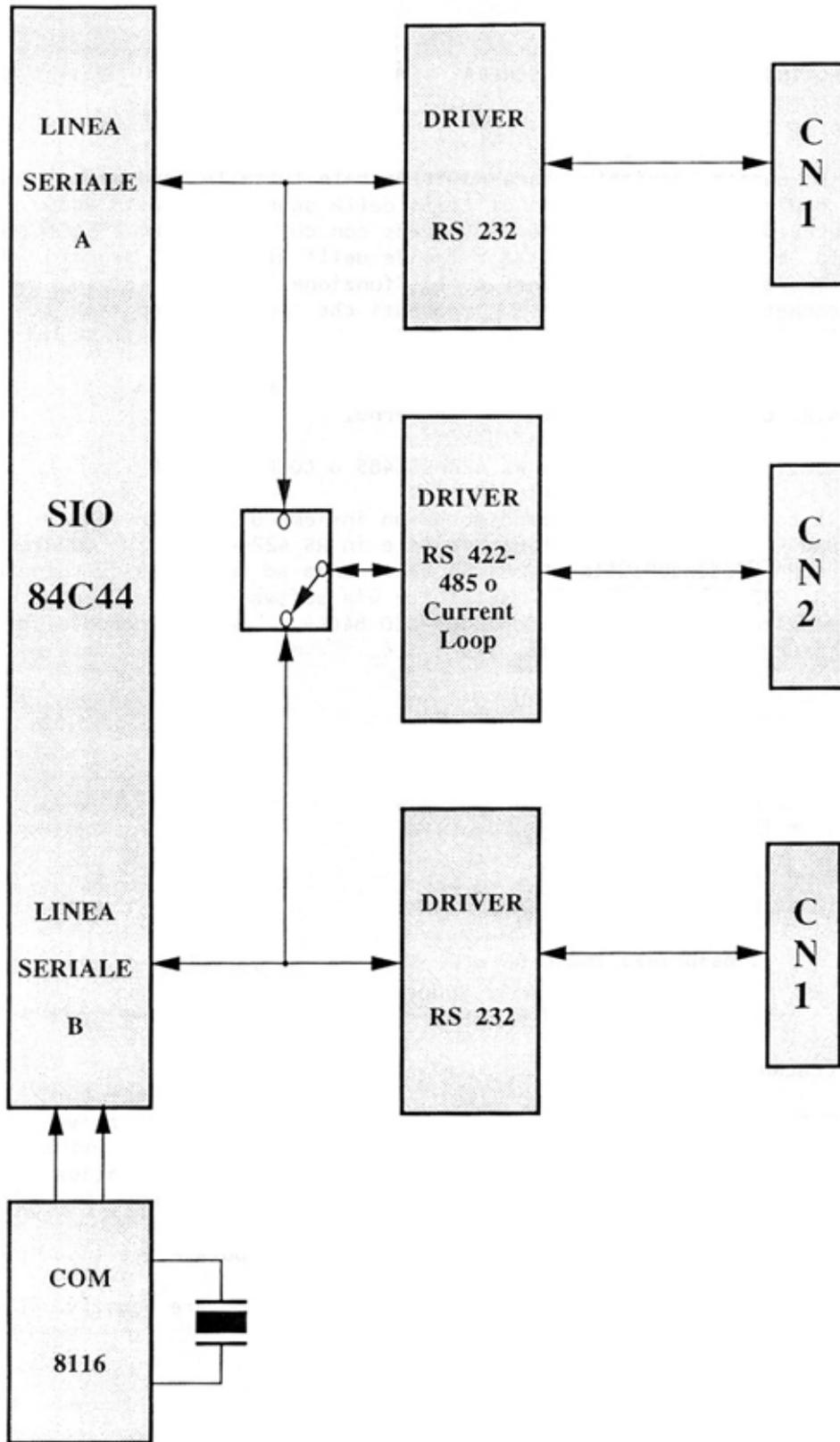


Fig. 4-2: Schema di comunicazione seriale

4.2.2. CN1 - Connettore RS 232

Il connettore CN1 e' del tipo a scatolino con passo 2,54 mm ed e' composto da un insieme di 16 pin con cui si possono utilizzare le due linee RS 232 di cui e' provvista la GPC® 81F. Le due linee seriali sono gestibili via software e via hardware tramite la programmazione del SIO 84C44 e lo strippaggio dei jumpers J8, J9, J11, J12, J13 e J14.

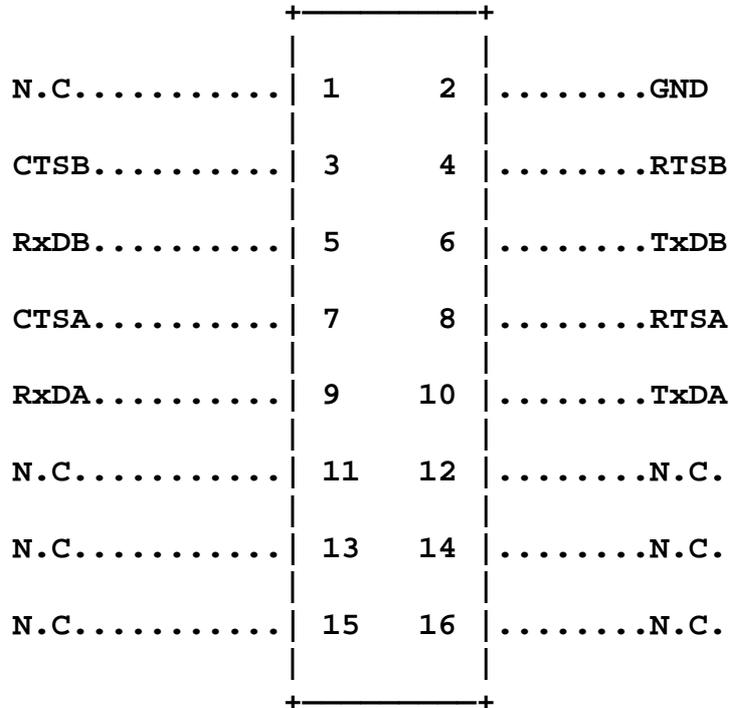


Fig. 4-3: Connettore CN1

LEGENDA:

CTSA/B = I - Clear To Send A/B: linea di abilitazione della trasmissione sulla linea seriale A o B.

RTSA/B = O - Request To Send A/B: linea di richiesta di trasmissione sulla linea seriale A o B.

RxDA/B = I - Receive Data A/B: linea di ricezione dalla linea seriale A o B.

TxDA/B = O - Trasmit Data A/B: linea di trasmissione sulla linea seriale A o B.

GND = Linea di massa.

N.C. = Non Collegato.

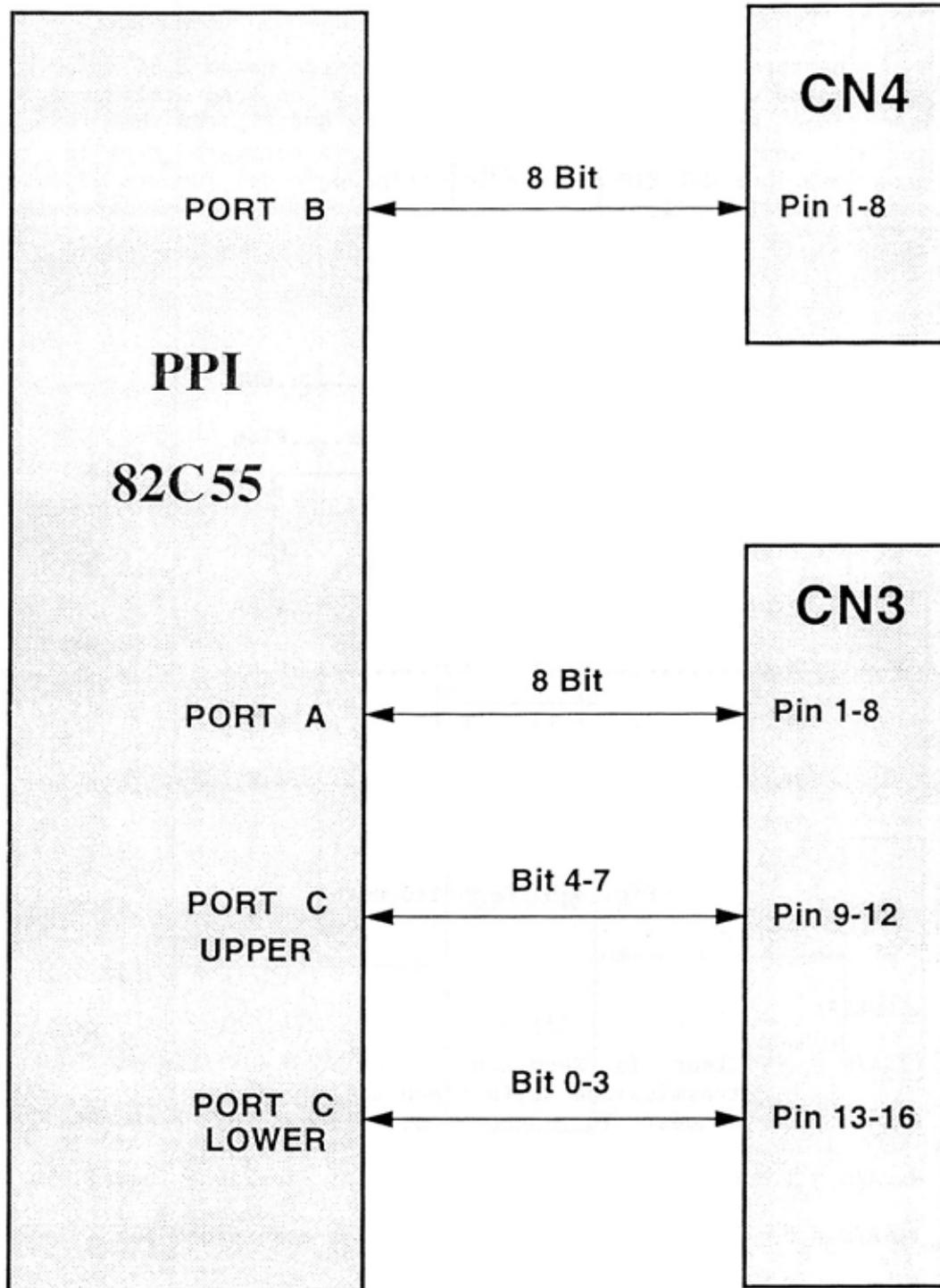


Fig. 4-4: Schema di I/O PPI 82C55

4.2.3. CN3 - Connettore port I/O

Il connettore CN3 e' del tipo a scatolino con passo 2,54 mm a 20 piedini. Tramite CN3 si accede a 16 delle 24 linee di input/output presenti sulla **GPC® 81F**. In particolare su questo connettore sono presenti il PORT A ed il PORT C del PPI 8255.

PA1.....	1	2PA0
PA3.....	3	4PA2
PA5.....	5	6PA4
PA7.....	7	8PA6
PC6.....	9	10PC7
PC4.....	11	12PC5
PC2.....	13	14PC3
PC0.....	15	16PC1
GND.....	17	18+Vcc
N.C.....	19	20N.C.

Fig. 4-5: Connettore CN3

LEGENDA:

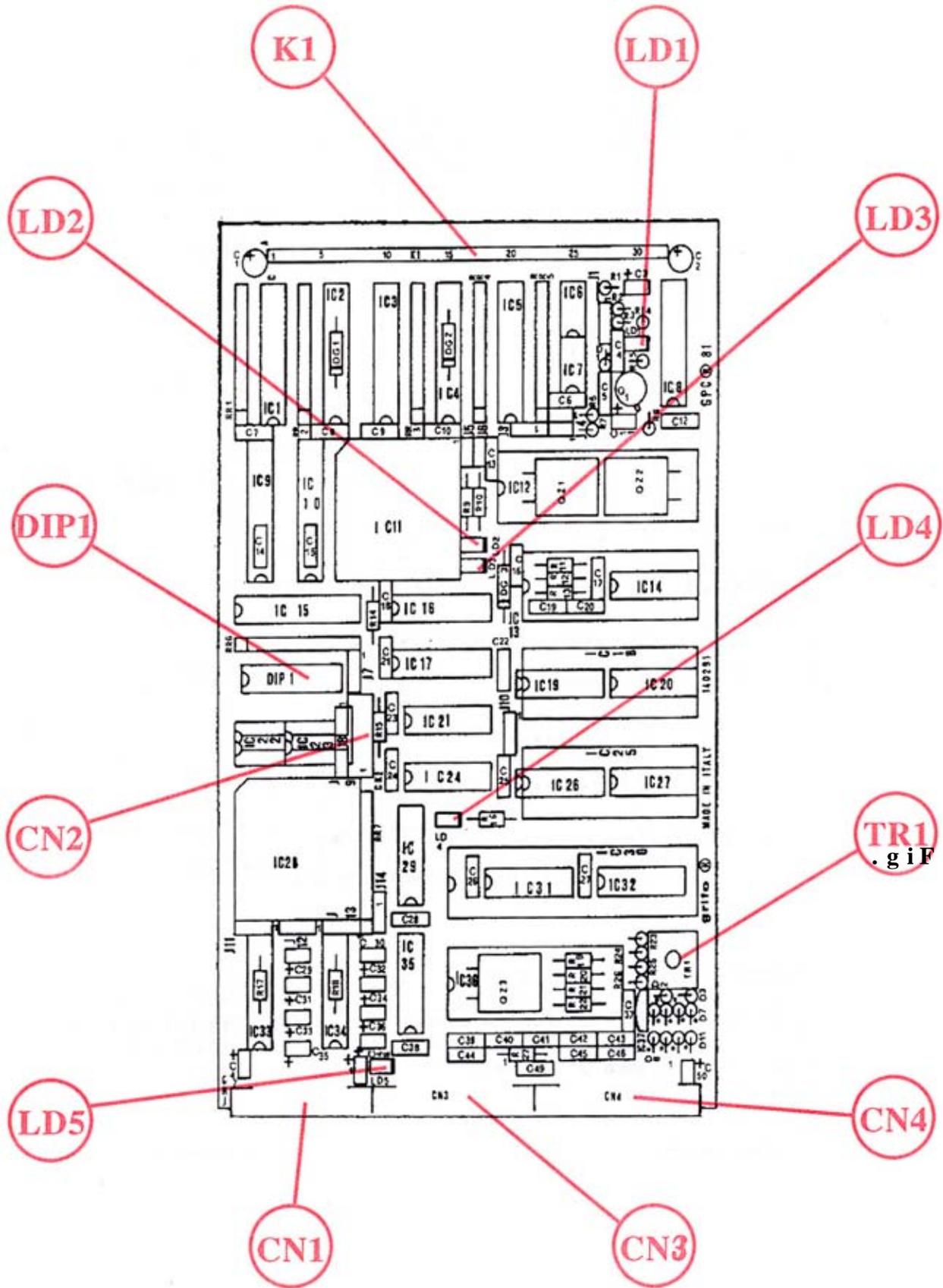
PA_x = I/O - Bit x di PORT A dove x puo'variare fra 0 e 7.

PC_x = I/O - Bit x di PORT C dove x puo' variare fra 0 e 7.

GND = Linea di massa.

Vcc = +5Vcc

N.C. = Pin non collegato.



4-6: Disposizione connettori, dip switch, trimmer e led

4.2.4. K1 - Connettore per BUS ABACO®

Il connettore K1 e' formato da un insieme di 64 pin con cui e' possibile effettuare il collegamento della scheda con il BUS ABACO®. Nella tabella seguente e' rappresentato il Pin-out del Bus e quindi anche del relativo connettore, con le variazioni per l' utilizzo di CPU a 16 bit rispetto a quelle a 8 bit.

A	A	A	pin	C	C	C
CPU 16 bit	CPU 8 bit	GPC® 81		GPC® 81	CPU 8 bit	CPU 16 bit
	GND	GND	1	GND	GND	
	+5V	+5V	2	+5V	+5V	
	D0	D0	3		*	D8
	D1	D1	4		*	D9
	D2	D2	5		*	D10
	D3	D3	6	/INT	/INT	
	D4	D4	7	/NMI	/NMI	
	D5	D5	8	/HALT	/HALT	D11
	D6	D6	9	/MREQ	/MREQ	
	D7	D7	10	/IORQ	/IORQ	
	A0	A0	11	/RD	/RD	/RD LDS
	A1	A1	12	/WR	/WR	/WR LDS
	A2	A2	13	/BUSAK	/BUSAK	D12
	A3	A3	14	/WAIT	/WAIT	
	A4	A4	15	/BUSRQ	/BUSRQ	D13
	A5	A5	16	/RESET	/RESET	
	A6	A6	17	/M1	/M1	/IACK
	A7	A7	18	/RFSH	/RFSH	D14
	A8	A8	19	/MEMDIS	/MEMDIS	
	A9	A9	20	VDUSEL	VDUSEL	A22
	A10	A10	21	/IEI	/IEI	D15
	A11	A11	22		*	Ris.
	A12	A12	23	CLK	CLK	
	A13	A13	24		*	/RD UDS
	A14	A14	25		*	/WR UDS
	A15	A15	26		*	A21
A16	*		27		*	A20
A17	*		28		*	A19
A18	*		29	R.T.	R.T.	
	+12V		30		-12V	
	+5V	+5V	31	+5V	+5V	
	GND	GND	32	GND	GND	

Fig. 4-7: Connettore K1.

LEGENDA:

Le denominazioni dei pin in neretto nella configurazione del bus sono relative all' uso di una CPU a 16 bit.

CPU A 8 BIT

A0-A15= Address Bus - Bus degli indirizzi;

D0-D7= Data Bus - Bus dei dati;

INT= Interrupt request - Richiesta di interruzione;

NMI= Non Mascherable Interrupt - Richiesta di interruzione non mascherabile;

HALT= Halt State - Stato di Halt;

MREQ= Memory Request - Richiesta di memoria;

IORQ= Input/Output Request - Richiesta di Input/Output;

RD= Read Cycle Status - Richiesta di lettura;

WR= Write Cycle Status - Richiesta di scrittura;

BUSAK= Bus Acknowledge - Riconoscimento del Bus;

WAIT= Wait - Attesa;

BUSRQ= Bus Request - Richiesta del Bus;

RESET= Azzeramento;

M1= Machine Cycle One - Primo Ciclo Macchina;

RFSH= Refresh - Rinfresco;

MEMDIS= Memory Display - Viene emesso dal dispositivo periferico che si sta mappando nell'area di memoria;

VDUSEL= VDU Selection - Abilita il dispositivo periferico ad essere mappato nell' area di memoria;

IEI FIO 02,03= Abilitazione interrupt FIO 02 , 03 CLK= Clock di sistema

R.T.= Tasto di Reset

CPU A 16 BIT

A0-A22= Address Bus - Bus degli indirizzi

D0-D15= Data Bus - Bus dei Dati

RD UDS= Read Upper Data Strobe - Lettura del byte superiore bus dati;

WR UDS= Write Upper Data Strobe - Scrittura del byte superiore bus dati;

IACK= Interrupt Acknowledge - Riconoscimento della richiesta di Interrupt da parte della CPU;

RD LDS= Read Lower Data Strobe - Lettura del byte inferiore bus dati;

WR LDS= Write Lower Data Strobe - Scrittura del byte inferiore bus dati;

4.2.5. CN4 - Connettore port I/O, A/D

Il connettore CN4 e' del tipo a scatolino a verticale con passo 2,54 mm a 20 piedini. Tramite CN4 si accede a 8 delle 24 linee di input/output presenti sulla **GPC® 81F** e ai 4 canali di ingresso della A/D Converter 7002. Per quanto riguarda le linee di I/O sono collegate al port B del PPI 8255.

PB1	1	2 PB0
PB3	3	4 PB2
PB5	5	6 PB4
PB7	7	8 PB6
N.C.	9	10 N.C.
N.C.	11	12 N.C.
CH2	13	14 CH3
CH0	15	16 CH1
GND	17	18 +Vcc
AN.GND	19	20 N.C.

Fig. 4-8: Connettore CN4

LEGENDA:

- PBx = I/O - Bit x di PORT B dove x puo' variare fra 0 e 7.
- GND = Linea di massa.
- CH0 = I - Ingresso canale 0 sezione A/D Converter
- CH1 = I - Ingresso canale 1 sezione A/D Converter
- CH2 = I - Ingresso canale 2 sezione A/D converter
- CH3 = I - Ingresso canale 3 sezione A/D Converter
- +Vcc = +5Vcc
- N.C. = Pin non collegati.
- AN.GND = Linea di massa a comune degli ingressi analogici.



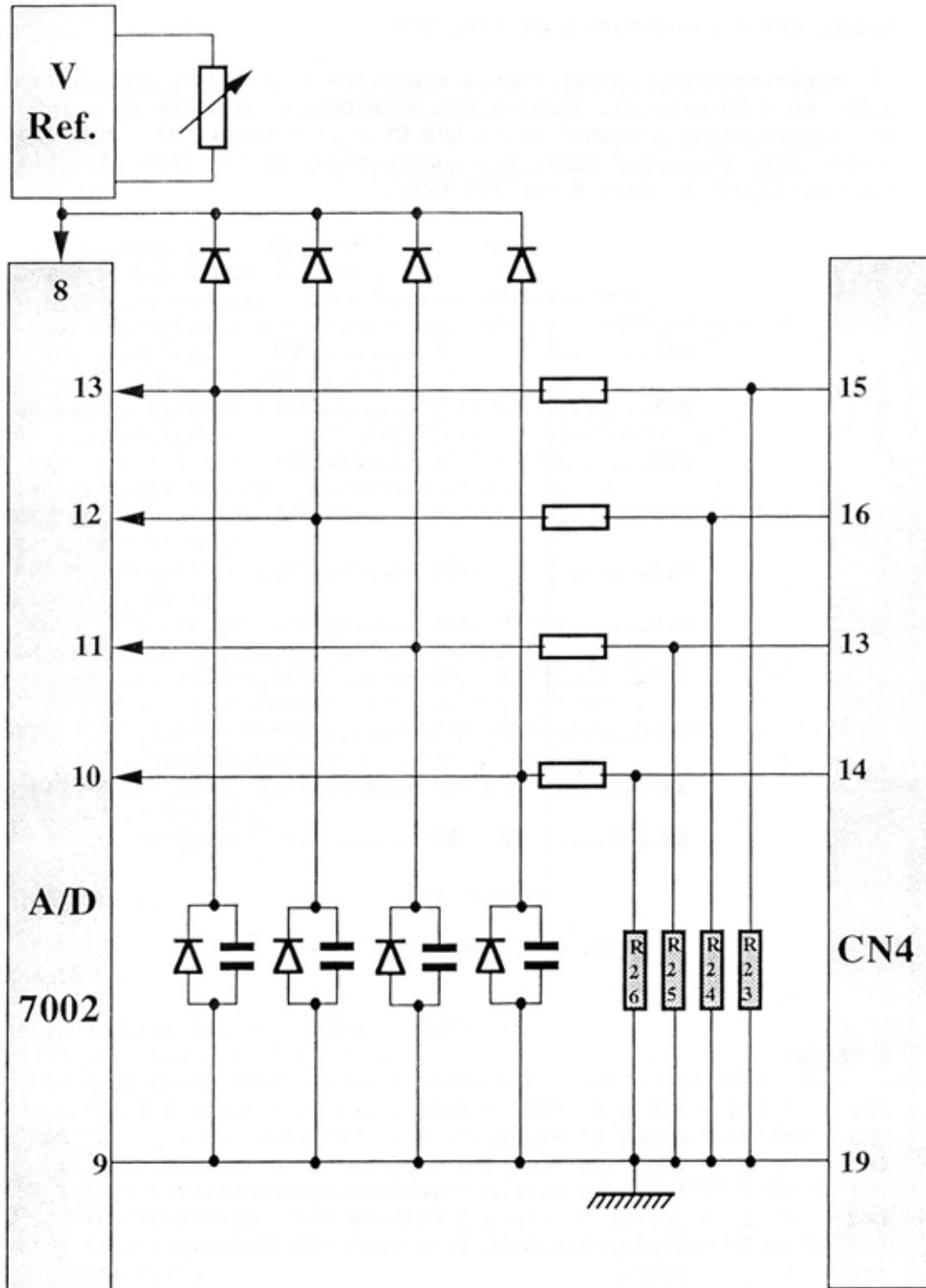


Fig. 4-9: Schema di Input A/D converter

4.3. Input di bordo.

La scheda **GPC® 81F** e' provvista di un dip switch a 8 vie, i cui valori possono essere acquisiti via software; questa

caratteristica ne permette un utilizzo per operare un minimo di colloquio utente programma, direttamente a bordo della scheda. Le applicazioni piu' immediate possono essere quelle di variare delle condizioni di lavoro o selezionare una serie di parametri al firmware di bordo. La lettura della combinazione fissata sul dip switch avviene leggendo ad un determinato indirizzo di I/O dedicatogli dalla logica di controllo della scheda. Per ulteriori informazioni si fa riferimento al capitolo 7.4 dedicato alla descrizione software delle periferiche di bordo.

4.4. Segnalazioni Visive

La scheda **GPC® 81F**, segnala, tramite 5 LED, alcune particolari condizioni di stato. Da notare che solo un led puo' essere gestito da software, gli altri quattro led, non sono gestibili dall' utente, in quanto vengono attivati al verificarsi di particolari condizioni, direttamente dalla logica della scheda. La seguente tabella, indica, la funzione e il tipo di ogni led:

LD1 di colore ROSSO : visualizza lo stato del segnale in uscita dalla circuiteria di Watch-Dog.

LD2 di colore ROSSO : visualizza lo stato del segnale di INT. LD3 di colore ROSSO : viene attivato, quando la CPU, entra nella

condizione di HALT, e rimane acceso finche' la CPU non cambia di stato.

LD4 di colore VERDE : segnala lo stato di fine conversione da parte dell' A/D converter di bordo.

LD5 di colore VERDE : questo led, denominato LED DI ATTIVITA', e' l' unico led, gestibile da software.

Da notare che per tutte le segnalazioni visive descritte quando il led e' acceso il corrispondente segnale e' attivo e viceversa.

4.5. Regolazione tensione di riferimento

La sezione di A/D converter della **GPC® 81F** e' composta da 4 linee di A/D converter con risoluzione programmabile e con range

d'ingresso variabile tra 0 e Vref. Con Vref s'intende una tensione di riferimento variabile tramite il trimmer TR1; tale tensione viene tarata sui 2,497 Vcc in fase di test della scheda. Nel caso si debba variare tale tensione (a seconda delle esigenze) la si misuri tra il pin 8 e 9 di IC 36.

Tutte le linee di ingresso sono provviste di un filtro passa basso con limitazione della tensione d'ingresso (si veda figura 4.9).

4.6. Jumpers.

Esistono a bordo della GPC® 81F 15 strip, di cui 1 a stagno, con cui e' possibile effettuare alcune selezioni che riguardano il modo di funzionamento della scheda. In seguito ne e' riportato l' elenco, l' ubicazione e la loro funzione.

JUMPER	N.VIE	UTILIZZO
J1	3	Connette il segnale di reset della CPU al Bus ABACO® o alla circuiteria di Watch Dog
J2	2	Gestisce il funzionamento monostabile o astabile, della circuiteria di Watch Dog
J3	3	Predisporre IC12 per EPROM da 64K fino a 256K
J4	2	Seleziona il tempo di intervento della circuiteria di Watch Dog
J5	2	Gestisce VDUSEL tramite segnale interno
J6	3	Predisporre IC12 per EPROM da 512 K
J7	3	Permette di variare il mappaggio delle periferiche di bordo.
J8	2	Collega la resistenza di terminazione ai driver di ricezione RS 422-485
J9	2	Seleziona trasmissione in H.D o F.D. per la linea seriale RS 422-485
J10	3	Predisporre IC 25 per RAM tamponata da 2 o 8K
J11	3	Seleziona linea seriale A o B per l'RxD dell'RS 422-485 o CURRENT LOOP
J12	3	Seleziona linea seriale A o B per il RTS da usare per la direzionalità della linea RS 422-485 in Half Duplex
J13	3	Seleziona linea seriale A o B per il TxD dell'RS 422-485 o CURRENT LOOP
J14	3	Seleziona linea seriale A o B per il CTS dell'RS 422-485 o CURRENT LOOP
JS1	2	Collega il segnale M1, alla logica di controllo della scheda

Table 4-1: Tabella riassuntiva jumpers.

Il jumper JS1 e' caratterizzato da una denominazione diversa da quella dei rimanenti jumpers in quanto e' l'unico strip a stagno della scheda.

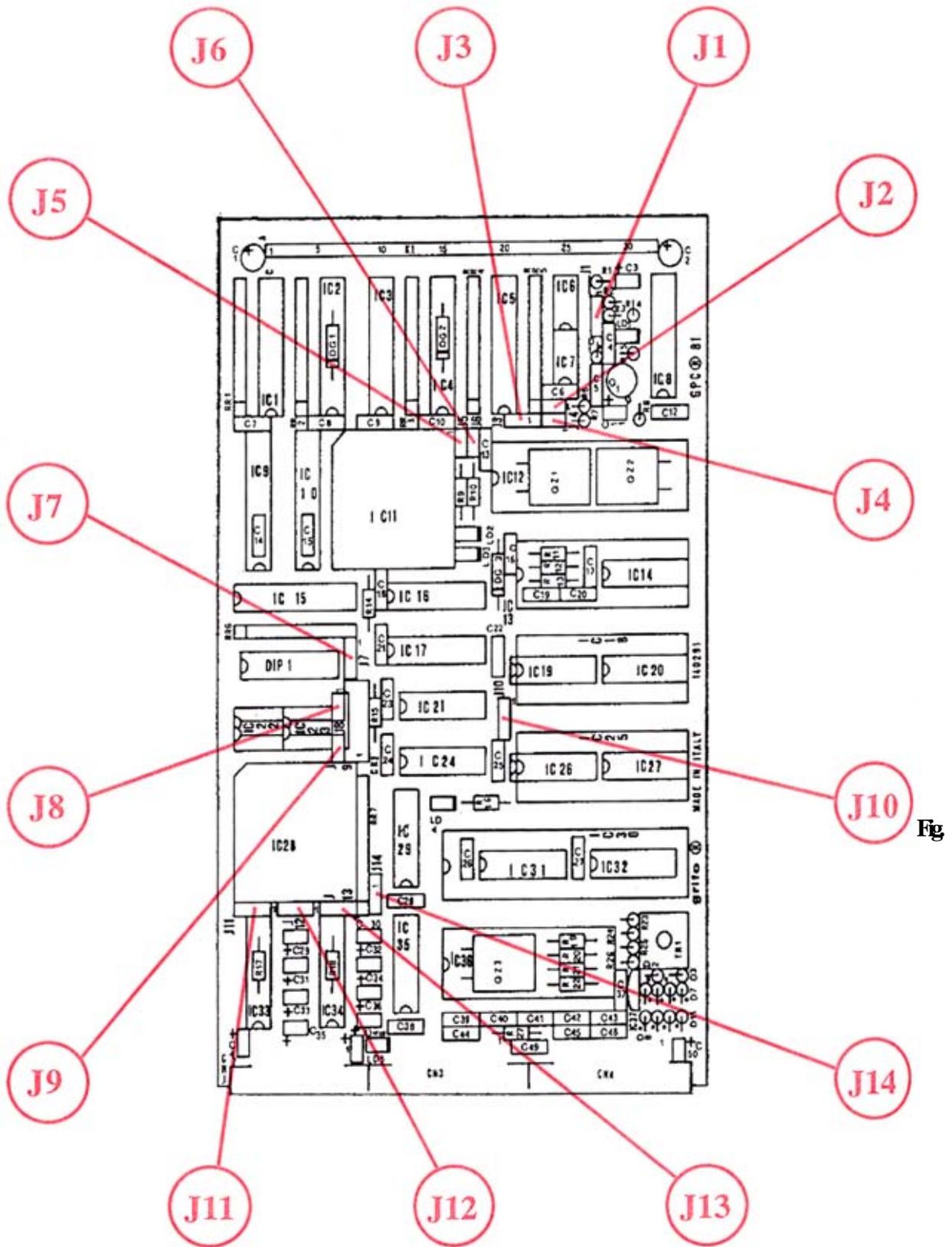
Di seguito e' riportata la descrizione delle possibili connessioni dei 15 jumpers con la relativa funzione. Per riconoscere tali connessioni sulla scheda si faccia riferimento alla serigrafia della stessa dove viene riportata una numerazione dei pin dei jumpers che coincide con quella adottata nella seguente descrizione.

4.6.1. Jumpers a 2 vie

JUMPERS	CONNESSIONE	UTILIZZO	DEF.
J1S	connesso	Collega il segnale M1 alla logica di controllo della scheda	*
	non connesso	Il segnale M1 non e' collegato alla logica di controllo	
J2	connesso	Seleziona il funzionamento mono-stabile del Watch Dog	*
	non connesso	Seleziona il funzionamento a-stabile del Watch Dog	
J4	connesso	Seleziona un tempo di Watch Dog corrispondente a 1,47 sec	*
	non connesso	Seleziona un tempo di Watch Dog corrispondente a 0,125 sec	
J5	connesso	Collega segnale VDUSEL del Bus tramite segnale interno per strutture esterne in MAP MEMORY	
	non connesso	Segnale VDUSEL del Bus ABACO® non collegato alla logica scheda	*
J6	connesso	Seleziona EPROM da 512K per IC 12	
	non connesso	Seleziona EPROM < 512K per IC 12	*
J8	connesso	Collega resistenza di terminazione al driver di ricezione RS 422-485	
	non connesso	Resistenza di terminazione, non collegata al driver di ricezione Rs 422-485	*
J9	connesso	Selezione comunicazione in FULL DUPLEX per RS 422-485	
	non connesso	Selezione comunicazione in HALF DUPLEX per RS 422-485	*

Table 4-2: Tabella jumpers a 2 vie.

L' * indica la connessione di default, ovvero la connessione effettuata al momento del montaggio della scheda.



4-10: Disposizione jumpers lato componenti

4.6.2. Jumpers a 3 vie

JUMPERS	CONNESSIONE	UTILIZZO	DEF.
J1	1-2	Collega il segnale di reset della CPU, al reset (29C) del bus ABACO	*
	2-3	Collega il segnale di reset della CPU, alla circuiteria di Watch Dog	
J3	1-2	Predisporre IC12 per EPROM <= 128K	*
	2-3	Predisporre IC12 per EPROM > 128K	
J7	1-2	Mappa le periferiche di bordo, ad iniziare dall' indirizzo 00H	*
	2-3	Mappa le periferiche di bordo, ad iniziare dall' indirizzo 40H	
J10	1-2	Predisporre IC25 per RAM tamponata da 8 K.	*
	2-3	Predisporre IC25 per RAM tamponata da 2 K.	
J11	1-2	Preleva RxD per RS 422-485 o CURRENT LOOP dalla linea seriale B	
	2-3	Preleva RxD per RS 422-485 o CURRENT LOOP dalla linea seriale A	
J12	1-2	Preleva RTS per RS 422-485 o CURRENT LOOP dalla linea seriale B	
	2-3	Preleva RTS per RS 422-485 o CURRENT LOOP dalla linea seriale A	
J13	1-2	Preleva TxD per RS 422-485 o CURRENT LOOP dalla linea seriale B	
	2-3	Preleva TxD per RS 422-485 o CURRENT LOOP dalla linea seriale A	
J14	1-2	Mantiene CTS della linea seriale A attivo nel caso di RS 422-485 o CURRENT LOOP	
	2-3	Mantiene CTS della linea seriale B attivo nel caso di RS 422-485 o CURRENT LOOP	

Table 4-3: Tabella jumpers a 3 vie.

L' * indica la connessione di default, ovvero la connessione effettuata al momento del montaggio della scheda.

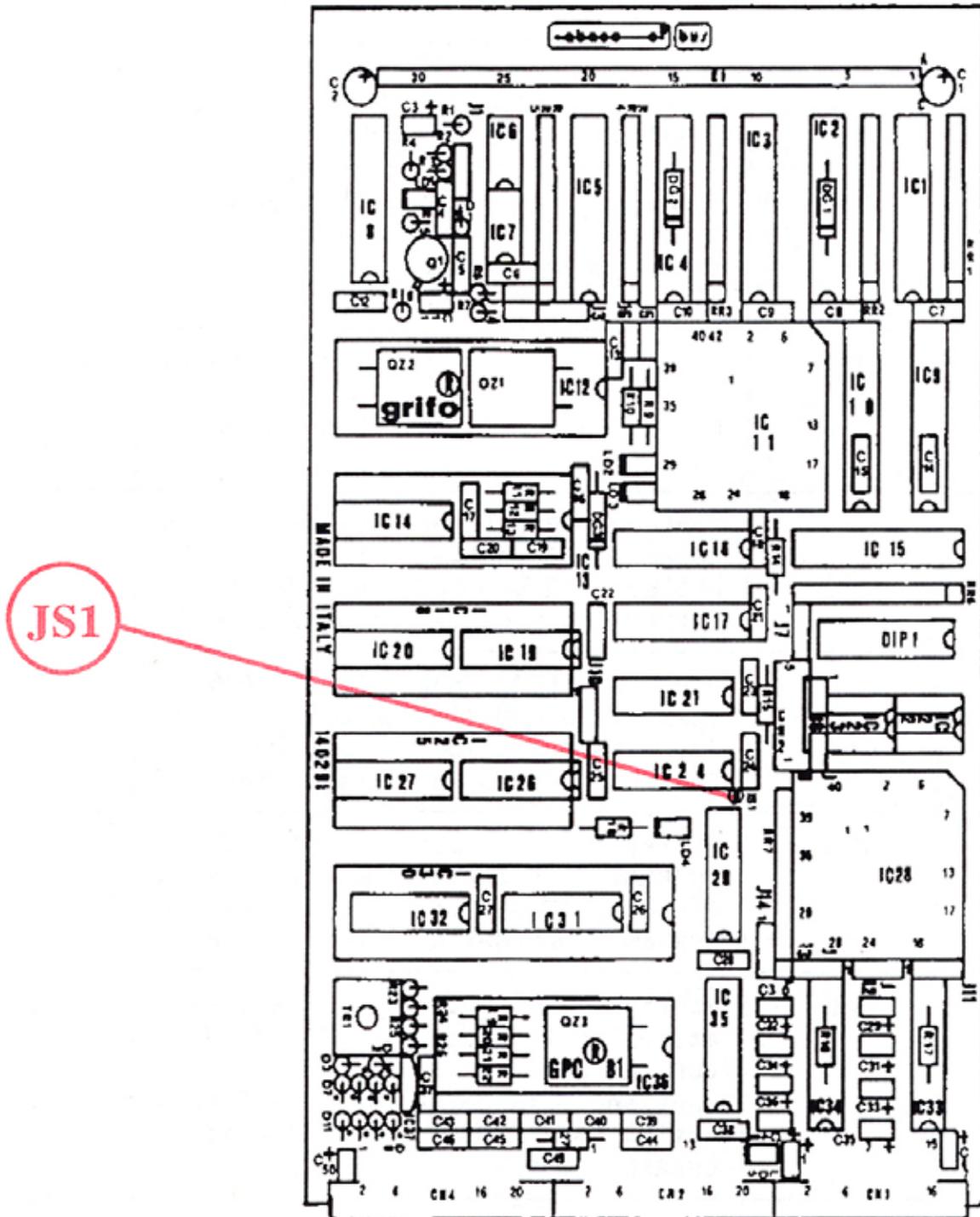


Fig. 4-11: Disposizione jumpers lato stagno

4.7. Note.

Vengono riportate di seguito una serie di indicazioni con cui si descrive in modo dettagliato quali sono le operazioni da eseguire, per configurare correttamente la scheda **GPC® 81F**.

4.7.1. Selezione del tipo di comunicazione seriale

La scheda **GPC® 81F** ha la possibilità di comunicare serialmente tramite due linee RS 232 oppure tramite una linea RS 422-485 o Current Loop.

Dal punto di vista hardware e' selezionabile il protocollo elettrico che riguarda il tipo di comunicazione che si intende adottare, mentre dal punto di vista software e' selezionabile la velocità di trasmissione, la direzione, ecc. ovvero il protocollo logico della comunicazione. La parte software e' completamente gestita dal SIO 84C44, quindi per ulteriori informazioni si faccia riferimento agli appositi manuali od al paragrafo 7.3. La parte hardware puo' invece essere illustrata come segue:

- **Se** J14,J13,J12,J11 sono scollegati su tutte le tre vie (default), la scheda utilizza le due linee in RS 232. In questo caso devono essere montati solo i driver di IC33 ed IC34.

- **Se** J14,J13,J12,J11 sono collegati in una delle due possibili posizioni, viene commutata la linea seriale prescelta da RS 232 a RS 422-485 o CURRENT LOOP. In particolare:

- J13,J12,J11 in connessione 1-2 -> linea seriale B in RS 422- J14 in connessione 2-3 -> 485 o CURRENT LOOP.

- J13,J12,J11 in connessione 2-3 -> linea seriale A in RS 422- J14 in connessione 1-2 -> 485 o CURRENT LOOP.

In questi due casi, per evitare collisioni di dati sulla scheda, e' necessario togliere il Driver RS 232 corrispondente alla linea prescelta. In particolare:

- J13,J12,J11 connessione 1-2; J14 connessione 2-3 -> scollegare IC34.

- J13,J12,J11 connessione 2-3; J14 connessione 1-2 -> scollegare IC33.

- **La** selezione tra RS 422 o 485 e CURRENT LOOP, si puo' effettuare, posizionando in modo opportuno, i driver, sui rispettivi zoccoli (IC22 e IC23), in particolare:

- **COMUNICAZIONE SERIALE IN CURRENT LOOP:** posizionare i driver, HCPL4100 e HCPL4200 sui rispettivi IC22 e IC23, in modo che i pin 5,6,7,8 di ciascuno, siano inseriti nella parte di zoccolo adiacente al dip-switch.

- **COMUNICAZIONE SERIALE IN RS 422-485:** posizionare i driver, SN75176 sui rispettivi IC22 e IC23, in modo che i pin 1,2,3,4 di ciascuno, siano inseriti, nella parte di zoccolo, adiacente alla SIO (IC28).

- **Se** una delle due linee e' stata commutata in RS 422-485 con J9 e' possibile selezionare se tale linea deve operare in Full Duplex o in Half Duplex. Nel caso venga scelta la comunicazione in Half Duplex, la direzionalità della stessa linea viene stabilita dal segnale RTS.

4.7.2. Selezione del tipo di Watch Dog

La scheda GPC® 81F e' dotata di una circuiteria di Watch Dog, molto articolata e molto efficiente, ma di facile gestione.

Il seguente schema, riporta lo strippaggio dei jumper relativi, al funzionamento del Watch Dog, in modo, che si abbia una visione chiara, delle opportunita' offerte da questa circuiteria:

J4	J2	J1	
x	x	2-3	- Circuiteria di W.D. scollegata: RESET da BUS.
NC	NC	1-2	- W.D. collegato in funzionamento astabile
NC	C	1-2	- W.D. collegato in funzionamento monostabile con una temporizzazione pari a 0,125 sec
C	C	1-2	- W.D. collegato in funzionamento monostabile con una temporizzazione pari a 1,47 sec

Per quanto riguarda l'operazione di retrigger della circuiteria di Watch Dog, si faccia riferimento al paragrafo 7.1.

4.7.3. Gestione interrupt di bordo

Una caratteristica fondamentale della GPC® 81F e' la notevole potenza nella gestione delle interrupt. Tutte le richieste di int. possono essere gestite via software, anche vettorizzandole, con una notevole facilitazione d'uso della scheda. Le int. generate dalla periferica SIO, e quelle provenienti da schede esterne, collegate tramite il Bus industriale ABACO® sono gestite tramite una catena di Daisy Change. Tale metodo risulta vantaggioso in quanto semplifica la gestione delle int. ma nello stesso tempo stabilisce una priorita' tra le periferiche collegate con questa catena. Nella GPC® 81F e' stato fissato il seguente ordine: 1=Bus ABACO®; 2=SIO.

Nel caso vengano utilizzati interrupt vettorizzati, a seconda di quale dispositivo genera l' interrupt si deve posizionare correttamente il jumper JS1; in particolare:

SORGENTE DELL' INTERRUPT	JS1
Bus ABACO®	non connesso
SIO	connesso

4.7.4. Selezione EPROM

La **GPC® 81F** puo' montare da un minimo di 64 K ad un massimo di 512 KByte di EPROM sullo zoccolo JEDEC di IC 12 a seconda dei jumpers J3 e J6; in particolare:

EPROM	J3	J6
27512 (64 KByte) ->	1-2	non connesso
27010 (128 KByte) ->	1-2	non connesso
27200 (256 KByte) ->	2-3	non connesso
27400 (512 KByte) ->	2-3	connesso

Per ulteriori informazioni a riguardo dell'indirizzamento di tale memorie, fare riferimento al **Paragrafo 6.2.1.**

4.7.5. Selezione RAM

La **GPC® 81F** puo' montare da un minimo di 0 K ad un massimo di 72 KByte di RAM sugli zoccoli JEDEC di IC 13, IC 18 e sullo zoccolo di IC 25; in particolare:

IC 13 -> 0 KByte	-> 32 KByte
IC 18 -> 0 KByte	-> 32 KByte
IC 25 -> 0 KByte	-> 2 KByte; jumper J10 in posizione 2-3
	-> 8 KByte; jumper J10 in posizione 1-2

Per ulteriori informazioni a riguardo dell'indirizzamento di tale memorie, fare riferimento al **Paragrafo 6.2.1.**

4.7.6. Ingressi A/D converter

I quattro canali d'ingresso della sezione di A/D converter della **GPC® 81** possono essere sia segnali in tensione che segnali in corrente. La selezione di quale tipo di segnali utilizzare avviene a seconda della configurazione della scheda nei confronti delle resistenze di caduta R23, R24, R25 e R26. In particolare, come evidenziato in figura 4.9, vale la corrispondenza:

R23	-> canale 0
R24	-> canale 1
R25	-> canale 2
R26	-> canale 3

e nel caso la resistenza non sia montata (default) il corrispondente canale accetta un ingresso in tensione 0-2,5V, viceversa accetta un ingresso in corrente. Il range del segnale in corrente e' in relazione al valore della resistenza montato secondo la formula: $R = 2,5/I_{max}$. Se ad esempio si deve collegare un segnale in corrente del tipo 0-20 mA sul canale 0, si dovra' montare una resistenza $R16 = 2,5/0,020 = 125 \text{ Ohm}$.

5. DESCRIZIONE SOFTWARE

Questa scheda ha la possibilità di usufruire di una ricca serie di strutture software che consentono di utilizzarne al meglio le caratteristiche. In generale la scheda può sfruttare tutte le risorse software disponibili per il processore montato, ovvero i numerosi pacchetti ideati per lo **Z80** sia ad alto che a basso livello. Tra questi ricordiamo:

GDOS 81: Sistema Operativo Romano in grado di facilitare all'utente la realizzazione e lo sviluppo della sua applicazione software. Il pacchetto software è composto da un programma in **EPROM** residente sulla **GPC® 81F** e da un programma su dischetto il quale opera su di un **PC**.

Il personal diventa la struttura di colloquio utente-scheda ed anche il dispositivo di memorie di massa di cui la **GPC® 81F** può disporre. In particolare del Personal Computer sfrutta tutte le risorse (emulazione terminale, memorie di massa, stampante, ecc) con cui consente di programmare in tutti i linguaggi a basso ed alto livello come: **PASCAL**, **C**, **ASSEMBLY**, **BASIC** interpretati e compilati, **FORTH**, ecc. Gestisce inoltre le grosse configurazioni di memorie EPROM, in modo evoluto come **ROM Disk**. Il tutto genera un codice romabile che tramite un programmatore esterno consentono di completare l'applicazione.

DSD 81: Remote Debugger in grado di debuggare qualsiasi programma sviluppato in **ASSEMBLY** oppure **C**. In congiunzione con un normale **Personal Computer** si ha a disposizione lo stato completo della scheda, analogamente a quanto disponibile con un emulatore, ma con una rappresentazione più efficace e più immediata. Il pacchetto software è completo di **Macro Assembler/Linker** e di una struttura di lavoro equivalente per **C**.

CP/M: a partire dalla versione 2.2

SCDOS

Una delle caratteristiche più interessanti è che, potendo gestire le schede di FIO, la scheda può lavorare con un floppy disk e quindi aumentare la sua potenza dal punto di vista software.

6. DESCRIZIONE HARDWARE

6.1. Introduzione.

In questo capitolo ci occuperemo di fornire tutte le informazioni che riguardano l'hardware della scheda, utili per un corretto sfruttamento della stessa. In particolare sono riportate tutte le informazioni che riguardano il mappaggio delle memorie, delle periferiche e della gestione software di alcune parti della scheda.

6.2. Mappaggio delle risorse di bordo.

La gestione delle risorse della scheda è affidata ad una logica di controllo completamente realizzata con porte CMOS che si occupa, con un minimo assorbimento, del mappaggio delle zone di RAM/EPROM, delle periferiche di bordo e delle risorse di I/O su BUS industriale ABACO®.

La logica di controllo è realizzata in modo da gestire separatamente il mappaggio delle memorie di bordo ed il mappaggio

delle periferiche e del BUS. Nella fase di indirizzamento delle memorie è possibile gestire, da software, quali memorie utilizzare ed in quali indirizzi vederle; nel caso vengano poi montate EPROM impaginate, è possibile selezionare la pagina in uso sempre via software.

I 584 KByte di memoria di cui può essere dotata la GPC® 81F, sono variamente suddivisi. Un'apposita logica di controllo, presente sulla scheda, provvede a gestire questo spazio fisico d'indirizzamento, facendolo rientrare nello spazio logico caratteristico dello Z80 (64 K per memorie e 256 byte per l'I/O).

Al fine di poter sempre utilizzare il vettore di interrupt con cui può operare la scheda, è stata prevista la possibilità di variare gli indirizzi in cui sono visti i dispositivi di bordo (tramite J7).

6.2.1. Mappaggio delle memorie

Sulla GPC® 81F i 584 K Byte di memoria sono così suddivisi:

512 KByte di EPROM allocati nello spazio di memoria
64 KByte di RAM allocati nello spazio di memoria
8 KByte di RAM allocati nello spazio di I/O

In particolare la scheda, a livello di spazio di memoria, può indirizzare direttamente o due **RAM** (da 32K) oppure una **RAM** (da 32K) ed una **EPROM** (da 64K a 512K). La selezione di quali memorie utilizzare avviene via software, programmando opportunamente la logica di controllo della scheda.

Questa operazione avviene scrivendo all'indirizzo **MEM** in cui è vista la stessa logica (si veda **Paragrafo 6.2.2** dedicato al mappaggio delle periferiche di bordo), dove la corrispondenza tra la parola scritta ed i segnali generati è la seguente:

D7 -> R/E
D6 -> LED Attivita'
D5 -> A12 x IC25
D4 -> VDUSEL
D3 -> A18 x IC12
D2 -> A17 x IC12
D1 -> A16 x IC12
D0 -> A15 x IC12

Dove:

R/E = Seleziona RAM o EPROM in corrispondenza degli indirizzi bassi
(0000H-7FFFH): **0 -> EPROM**
1 -> RAM

A18, A17, A16, A15, A12 = Seleziona la pagina in uso, per la EPROM impaginate, montate sullo zoccolo indicato.

VDUSEL = Con questo bit si gestisce direttamente il segnale VDUSEL riportato sul **BUS ABACO®** a seconda del jumper **J5**.

LED attivita' = Attiva o disattiva il led **LD5** di attivita':

0 -> LD5 attivo
1 -> LD5 disattivo

La selezione della memoria con cui lavorare all'interno dello spazio di indirizzamento, ovvero la selezione della RAM vista negli indirizzi alti o della RAM/EPROM vista negli indirizzi bassi, avviene tramite il bit più significativo del Bus degli indirizzi A15. Se tale segnale è a 0, con i rimanenti bit si indirizzerà la memoria a partire da 0000H fino a 7FFFH, viceversa si indirizzerà quella da 8000H fino a FFFFH.

Nella pagina seguente è riportata una schematizzazione di come vengono indirizzate le memorie della GPC® 81F.

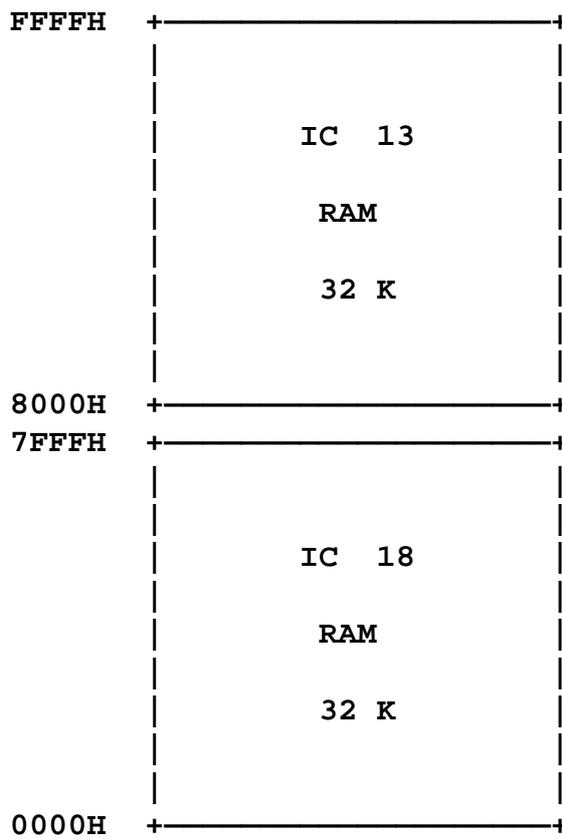


Fig. 6-1: Indirizzamento memorie con R/E = 1

Questa configurazione la si ottiene scrivendo il dato:

1 X X X X X X X B

nel registro di controllo MEM.

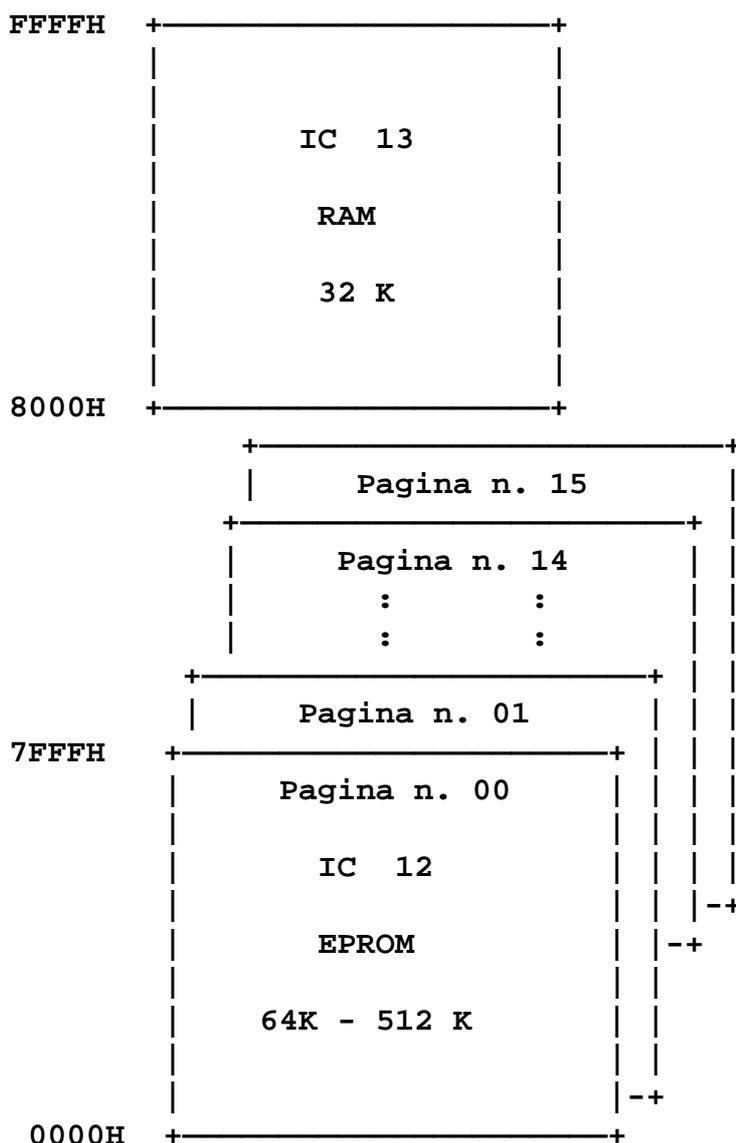


Fig. 6-2: Indirizzamento memorie con R/E = 0

Per impostare una configurazione di questo tipo, nel registro MEM si deve ad esempio scrivere:

0 X X X 0 0 0 0B -> Seleziona pagina n. 0 di EPROM
0 X X X 0 0 1 0B -> Seleziona pagina n. 2 di EPROM
0 X X X 1 1 1 1B -> Seleziona pagina n. 15 di EPROM

ecc.

Sulla scheda **GPC® 81F** le memorie possono essere disabilitate nel caso che il segnale MEMDIS proveniente dal **BUSs ABACO®** sia abilitato. In questo modo e' possibile gestire anche eventuali memorie esterne, infatti utilizzando il segnale VDUSEL in uscita dalla logica di controllo, tramite il jumper J5 (si veda **Paragrafo 4.6.1**), si puo' gestire indirettamente lo stesso MEMDIS e cosi' stabilire se lavorare con le memorie di bordo oppure quelle esterne.

6.2.2. Mappaggio delle periferiche di bordo.

Il mappaggio delle periferiche di bordo e' gestito dalla logica di controllo della scheda che provvede ad indirizzare tutti i registri presenti. Come e' gia' stato detto lo spazio fisico occupato da tutte le periferiche e' di 36 byte e tale spazio puo' essere allocato a partire da due indirizzi diversi tramite il jumper J7. Di seguito e' riportata la corrispondenza tra i registri descritti e gli indirizzi in cui sono allocati.

Per quanto riguarda la descrizione dell'utilizzo di queste periferiche, fare riferimento al **Capitolo 7**.

PERIFERICA	REG.	INDIRIZZO	R/W	SIGNIFICATO
SIO 84C44	RDA	00H	R/W	Reg. dati linea seriale A
	RSA	01H	R/W	Reg. stato linea seriale A
	RDB	02H	R/W	Reg. dati linea seriale B
	RSB	03H	R/W	Reg. stato linea seriale B
PPI 82C55	PDA	04H	R/W	Reg. dati del port A
	PDB	05H	R/W	Reg. dati del port B
	PDC	06H	R/W	Reg. dati del port C
	CNT	07H	R/W	Reg. di controllo/comando
A/D 7002	RAD	08H	R/W	Reg. di stato/comando
	RDH	09H	R	Reg. dati: byte High
	RDL	0AH,0BH	R	Reg. dati: byte Low
INDIRIZZI RAM + RTC	MEMIO	0CH,0DH 0EH,0FH	W	Reg. selezione indirizzi RAM ed RTC di IC 25
WATCH DOG	RWD	0CH,0DH 0EH,0FH	W	Reg. retrigger Watch Dog
BAUD RATE COM 8116	RAB	1CH	W	Reg. prog. linea A e B
	RA	1DH	W	Reg. prog. linea A
	RB	1EH	W	Reg. prog. linea B
DIP SWITCH	DIP	1FH	R	Registro dati Dip Switch
IND.MEMORIE	MEM	1FH	W	Reg. selezione memorie
RAM + RTC IC 25	B0	20H	R/W	Primo byte del blocco dati
	B1	21H	R/W	Secondo byte del blocco
	:	:	:	:
	:	:	:	:
	B15	2FH	R/W	Sedicesimo byte del blocco

Table 6-1: Indirizzamento I/O di bordo con J7 in posizione 1-2

PERIFERICA	REG.	INDIRIZZO	R/W	SIGNIFICATO
SIO 84C44	RDA	40H	R/W	Reg. dati linea seriale A
	RSA	41H	R/W	Reg. stato linea seriale A
	RDB	42H	R/W	Reg. dati linea seriale B
	RSB	43H	R/W	Reg. stato linea seriale B
PPI 82C55	PDA	44H	R/W	Reg. dati del port A
	PDB	45H	R/W	Reg. dati del port B
	PDC	46H	R/W	Reg. dati del port C
	CNT	47H	R/W	Reg. di controllo/comando
A/D 7002	RAD	48H	R/W	Reg. di stato/comando
	RDH	49H	R	Reg. dati: byte High
	RDL	04H, 4BH	R	Reg. dati: byte Low
INDIRIZZI RAM + RTC	MEMIO	4CH, 4DH 4EH, 4FH	W	Reg. selezione indirizzi RAM ed RTC di IC 25
WATCH DOG	RWD	4CH, 4DH 4EH, 4FH	W	Reg. retrigger Watch Dog
BAUD RATE COM 8116	RAB	5CH	W	Reg. prog. linea A e B
	RA	5DH	W	Reg. prog. linea A
	RB	5EH	W	Reg. prog. linea B
DIP SWITCH	DIP	5FH	R	Registro dati Dip Switch
IND. MEMORIE	MEM	5FH	W	Reg. selezione memorie
RAM + RTC IC 25	B0	20H	R/W	Primo byte del blocco dati
	B1	21H	R/W	Secondo byte del blocco
	:	:	:	:
	:	:	:	:
	B15	2FH	R/W	Sedicesimo byte del blocco

Table 6-2: Indirizzamento I/O di bordo con J7 in posizione 2-3

6.2.3. Mappaggio dell' I/O su Bus

L'I/O tramite il BUS industriale ABACO® e' gestito indirizzando lo stesso bus in una serie di indirizzi in cui sono riconosciute le periferiche esterne. Tali indirizzi sono tutti quelli in cui non sono riconosciute le periferiche di bordo, quindi anche per l'indirizzamento tramite Bus si deve tener conto dello strappaggio del jumper J7. Visto che dei 16 indirizzi da 30H a 3FH e' duplicato il mappaggio della RAM+RTC di IC 25, si ricava che gli indirizzi in cui e' gestito I/O sul BUS ABACO® sono i seguenti:

40H÷FFH -> J7 in posizione 1-2

00H÷1FH e 60H÷FFH -> J7 in posizione 2-3

7. DESCRIZIONE SOFTWARE DELLE PERIFERICHE DI BORDO

Nel paragrafo precedente sono stati riportati gli indirizzi di allocazione dei registri di tutte le periferiche e di seguito viene riportata una descrizione dettagliata della funzione e del significato di tali registri. Qualora la documentazione riportata fosse insufficiente fare riferimento direttamente alla documentazione tecnica della casa costruttrice del componente.

7.1. Watch Dog

Il retrigger della circuiteria di Watch Dog presente sulla GPC® 81, avviene tramite una semplice operazione di scrittura all'indirizzo RWD. Il dato che viene scritto deve coincidere con un dato valido per la programmazione della logica di indirizzamento della RAM + RTC di IC 25, infatti i due dispositivi condividono gli stessi indirizzi di allocazione. Affinche' la circuiteria di Watch Dog non intervenga e' indispensabile retriggerarla ad intervalli regolari di durata inferiore al tempo d'intervento selezionato.

7.2. LED di attivita'

Tale led, si attiva, effettuando una scrittura con D6=0, all'indirizzo di allocazione del registro MEM (vedi mappaggio delle risorse). Logicamente, per disattivarlo, bisognerà, sempre effettuare una scrittura allo stesso indirizzo, ma D6, dovrà essere a 1.

I rimanenti sette bit del registro MEM devono essere settati tenendo conto della programmazione fornita alla logica di controllo delle memorie.

7.3. SIO 84C44

Questa periferica e' vista in 4 byte: due, definiti RSA e RSB, sono utilizzati per gestire e determinare lo stato della periferica (uno per ogni linea seriale) ed i rimanenti due, definiti RDA e RDB, per gestire i dati della stessa. Ognuna delle due linee seriali puo' essere programmata indipendentemente dall' altra, in uno dei tre modi possibili:

- Funzionamento asincrono
- Funzionamento sincrono
- Funzionamento SDLC(HLDC)

Di seguito viene riportata la descrizione delle parole da utilizzare nella programmazione della periferica e di quelle acquisite per determinarne lo stato, riportando il significato di tutti i bit che le compongono.

-Registro di scrittura 0 = WR0

Tale registro esegue operazioni di comando, di azzeramento codici CRC e permette di puntare ad altri registri:

parola= CRC1 CRC0 CD2 CD1 CD0 P2 P1 P0

dove: CRC1 CRC0 -> Selezionano uno dei seguenti comandi di reset

0	0	-> Codice nullo
0	1	-> Reset del controllore CRC del ricevitore
1	0	-> Reset del controllore CRC del trasmettitore
1	1	-> Reset memorizzazione mancanza dati in trasmissione.

CD2 CD1 CD0 -> Selezionano uno dei seguenti comandi base

0	0	0	-> Comando nullo
0	0	1	-> Invio di Abort in modo SDLC
0	1	0	-> Reset interruzioni da stato/esterno
0	1	1	-> Reset di canale
1	0	0	-> Abilitazione interruzione sul successivo carattere di ricezione
1	0	1	-> Reset interruzione di trasmissione in corso
1	1	0	-> Reset errore memorizzato
1	1	1	-> Ritorno da una interruzione su canale A

P2 P1 P0 -> Determinano quale registro di stato deve essere interessato dalla prossima operazione di lettura/scrittura del byte di stato

0	0	0	-> WR0/RD0
0	0	1	-> WR1/RD1
0	1	0	-> WR2/RD2
0	1	1	-> WR3
1	0	0	-> WR4
1	0	1	-> WR5
1	1	0	-> WR6
1	1	1	-> WR7

Tramite questo registro si vanno quindi ad indirizzare tutti gli 11 registri (8 di scrittura e 3 di lettura) che permettono di programmare la SIO.

Sia i byte di stato che quelli per i dati possono essere utilizzati sia in operazioni di lettura (dello stato della periferica o dei dati ricevuti) che di scrittura (per la programmazione della periferica o per il trasferimento dati da trasmettere).

-Registro di scrittura 1 = WR1

Tale registro contiene i bit di controllo per i vari modi di interruzione ed i modi di Wait/Ready:

parola= AWR W/R R/T IM1 IM0 V AIT AIE

dove: **AWR** -> Abilitazione Wait/Ready: **AWR=0** -> Disabilitato
W/R -> Funzione /Wait o Ready: **W/R=0** -> /Wait
R/T -> Wait/Ready su ricezione o trasmissione: **R/T=0**->tra.
IM1 IM0 -> Selezionano interruzione di ricezione
0 0 -> Interruzioni di ricezioni disabilitate
0 1 -> Interruzioni di ricezione solo su 1 carattere
1 0 -> Interruzione su tutti i caratteri di ricezione, l' errore di parita' e' una condizione speciale
1 1 -> Interruzione su tutti i caratteri di ricezione, l' errore di parita' non e' una condizione speciale di ricezion
V -> Vettore alterabile dallo stato (can. B): **V=1**->alter.
AIT -> Abilitazione inter. di trasmissione: **AIT=1**->abilitata
AIE -> Abilitazione inter. esterna: **AIE=1** -> abilitata

-Registro di scrittura 2 = WR2:

Tale registro e' utilizzato per definire il vettore d' interruzione per il solo canale B:

parola= V7 V6 V5 V4 V3 V2 V1 V0

dove: Vi -> Bit i del vettore d' interrupt

-Registro di scrittura 3 = WR3:

Tale registro contiene i bit di controllo della logica del ricevitore ed altri parametri:

parola= R1 R0 AA IF AR RI CS A

dove: R1 R0 -> Fissano il numero di bit per carattere in ricezione

0 0 -> 5 bit

0 1 -> 7 bit

1 0 -> 6 bit

1 1 -> 8 bit

AA -> Autoabilitazione tramite /DCD e /CTS: AA=1-> autoab.

IF -> Introduce fase di ricerca: IF=1-> fase introdotta

AR -> Abilitazione CRC del ricevitore: AR=1-> abilitato

RI -> Modo ricerca indirizzi SDLC: RI=1-> abilitato

CS -> Inibizione caricamento carattere di sincronizzazione: CS=1-> inibizione attiva

A -> Abilitazione ricevitore: A=1-> abilitato

-Registro di scrittura 4 = WR4:

Tale registro contiene i bit di controllo che influenzano sia il ricevitore che il trasmettitore:

parola= VC1 VC0 MS1 MS0 BS1 BS0 P/D P

dove: VC1 VC0 -> Selezionano la frequenza di comunicazione dati

0 0 -> Frequenza dati= Frequenza clock

0 1 -> Frequenza dati= 1/16 Frequenza clock

1 0 -> Frequenza dati= 1/32 Frequenza clock

1 1 -> Frequenza dati= 1/64 Frequenza clock

MS1 MS2 -> Selezionano tipo di sincronizzazione

0 0 -> Sincronismo programmato a 8 bit

0 1 -> Sincronismo programmato a 16 bit

1 0 -> Modo SDLC (sequenza di flag 01111110)

1 1 -> Modo sincronismo esterno

BS1 BS0 -> Selezionano il numero di bit di stop per comunicazioni asincrone

0 0 -> Modi sincroni

0 1 -> 1 bit di stop per carattere

1 0 -> 1+1/2 bit di stop per carattere

1 1 -> 2 bit di stop per carattere

P/D -> Parita' pari o dispari: P/D=1 -> parita' pari

P -> Abilitazione controllo di parita': P=1 -> abilitato

-Registro di scrittura 5 = WR5:

Tale registro contiene i bit di controllo che influenzano le operazioni del trasmettitore (eccetto C/S che condiziona anche il ricevitore):

parola= DTR BC1 BC0 IB AT C/S RTS A

dove: **DTR** -> Abilitazione pin /DTR: DTR=1 -> /DTR attivo (basso)

BC1 BC0 -> Selezionano il numero di bit di ciascun byte trasferito al registro di trasmissione

0 0 -> 5 bit o meno

0 1 -> 7 bit

1 0 -> 6 bit

1 1 -> 8 bit

IB -> Invio di break su linea di trasmissione: IB=1-> invio

AT -> Abilitazione trasmettitore: AT=1-> abilitato

C/S -> Seleziona polinomio CRC: **C/S=1** -> polinomio CRC 16

C/S=0 -> polinomio SDLC

RTS -> Abilitazione pin /RTS: RTS=1 -> /RTS attivo (basso)

A -> Abilitazione CRC di trasmissione: A=1 -> abilitato

-Registro di scrittura 6 = WR6:

Tale registro contiene la parte bassa della combinazione a 16 bit utilizzata per la sincronizzazione:

parola= S7 S6 S5 S4 S3 S2 S1 S0

dove: **Si** -> Bit i della parola bassa per la sincronizzazione

-Registro di scrittura 7 = WR7:

Tale registro contiene la parte alta della combinazione a 16 bit utilizzata per la sincronizzazione:

parola= S15 S14 S13 S12 S11 S10 S9 S8

dove: **Si** -> Bit i della parola alta per la sincronizzazione

-Registro di lettura 0 = RD0:

Tale registro contiene lo stato dei registri di ricezione e trasmissione, di alcuni ingressi ed altre situazioni generali:

parola= B/A M/F CTS S/R DCD RTV I CD

dove: **B/A** -> Segnalazione pausa o aborto: B/A=1 -> Pausa
M/F -> Segnalazione mancanza dati in trasmissione o fine messaggio: M/F=1 -> mancanza dati
CTS -> Stato complementato del pin /CTS: CTS=1 -> /CTS=0
S/R -> Indicazione di sincronismo/ricerca (varia a seconda del modo di trasmissione): S/R=1 -> /SYNC=0
DCD -> Stato del pin /DCD: DCD=1 -> /DCD=0
RTV -> Registro di trasmissione vuoto: RTV=1 -> reg. vuoto
I -> Interruzione in corso su canale A: I=1 -> interrupt
CD -> Carattere disponibile in ricezione: CD=1 -> disp.

-Registro di lettura 1 = RD1:

Tale registro contiene i bit di stato della condizione speciale di ricezione ed i codici residui, per il campo I, nel modo di comunicazione SDLC:

parola= FF ES DS EP CR2 CR1 CR0 TI

dove: **FF** -> Fine della frame: FF=1 -> Frame finita
ES -> Errore di CRC o di sincronismo: ES=1 -> Errore
DS -> Errore di doppia scrittura in ricezione: DS=1->Errore
EP -> Errore di parita' in ricezione: EP=1 -> Errore

CR2 CR1 CR0 -> Lunghezza del campo I nel modo SDLC:

Si distingue:				Lunghezza carattere = 8 bit	
				Bit nel campo I nel	Bit nel campo I nel
				byte precedente	2 byte precedente
0	0	0	->	2	8
0	0	1	->	0	6
0	1	0	->	0	4
0	1	1	->	0	8
1	0	0	->	0	3
1	0	1	->	0	7
1	1	0	->	0	5
1	1	1	->	1	8
				Lunghezza carattere < 8 bit	
				Bit per carattere	
0	0	0	->	7	
0	0	1	->	5	
0	1	0	->	6	
0	1	1	->	8	

TI -> Tutto inviato dal trasmettitore: TI=1 -> Inviato

-Registro di lettura 2 = RD2:

Tale registro contiene il vettore d' interrupt. Nel caso che il bit V di WR1 sia posto a 0 vale l'uguaglianza RD2=WR2, viceversa i bit V3, V2, V1 di RD2 saranno variabili a seconda dello stato del canale B:

parola= V7 V6 V5 V4 V3 V2 V1 V0

dove: Vi -> Bit i del vettore d' interrupt.

7.4. Dip Switch

Con il Dip Switch di bordo della **GPC® 81F** e' possibile effettuare un minimo di interfaccia sistema utente in modo diretto. Il Dip Switch e' gestibile via software tramite la lettura di un apposito registro denominato DIP.SW allocato nello spazio di **I/O** (secondo le indicazioni del **Par. 5.2.2**).

Il significato del dato letto a questo indirizzo e' il seguente:

D0 -> Dip 1.1

D1 -> Dip 1.2

D2 -> Dip 1.3

D3 -> Dip 1.4

D4 -> Dip 1.5

D5 -> Dip 1.6

D6 -> Dip 1.7

D7 -> Dip 1.8

Durante la lettura della combinazione dal Dip Switch si consideri che al contatto chiuso (ON) del Dip corrisponde uno stato logico 0 e viceversa.

7.5. PPI 8255

Questa periferica e' vista in 4 registri: uno di stato (CNT) e tre dei dati (PDA,PDB,PDC) con cui si effettua la programmazione ed il comando della stessa. I registri dati sono utilizzati sia per le operazioni di lettura (port in input) che per quelle di scrittura (port in output) ed ognuno di tali registri riporta i dati di I/O del corrispondente port. La periferica puo' operare in tre modi diversi:

MODO 0 = Prevede 2 port bidirezionali da 8 bit (A,B) e due port bidirezionali da 4 bit (CH,CL); ingressi non latched ed uscite latched; nessun segnale di handshaking.

MODO 1 = Prevede 2 port da 12 bit (A+CL,B+CH) dove gli 8 bit dei port A o B costituiscono le linee di I/O mentre i 4 del port C costituiscono le linee di handshaking. Gli ingressi e le uscite sono latched.

MODO 2 = Prevede 1 port da 13 bit (A+C3-7) dove gli 8 bit del port A costituiscono le linee di I/O, mentre i rimanenti 5 bit del port C costituiscono le linee di controllo. 1 port da 11 bit (B+C0-2) dove gli 8 bit del port B costituiscono le linee di I/O ed i rimanenti 3 bit del port C costituiscono le linee di controllo. Sia gli ingressi che le uscite sono latched.

La programmazione della periferica avviene scrivendo una parola a 8 bit nel registro di stato, quando:

Parola= SF M M A CH M B CL

dove

SF Se attivo (1) abilita il comando della periferica

M M

0 0 Selezione del modo 0

0 1 Selezione del modo 1

1 X Selezione del modo 2

A Se attivo (1) setta il port A in input e viceversa

CH Se attivo setta il nibble piu' significativo del port C in input e viceversa

M Se attivo (1) seleziona modo 1, viceversa seleziona modo 0

B Se attivo setta il port B in input e viceversa

CL Se attivo setta il nibble meno significativo del port C in input e viceversa

7.6. A/D converter 7002

Questa periferica è vista in 4 registri: 1 di stato e tre dei dati, con cui si effettua la programmazione ed il comando della stessa. I registri dati RDH e RDL sono usati esclusivamente per operazioni di lettura (del dato determinato dal convertitore in corrispondenza della tensione analogica fornitagli), mentre quello di stato RAD è utilizzato sia in operazioni di scrittura (programmazione della periferica) che di lettura (dello stato della periferica). Il convertitore **7002** ha una risoluzione programmabile a 8 o 11 bit e per questo la combinazione binaria che determina, viene letta tramite due byte: Byte High data e Byte Low data. Nel caso sia stata prescelta la risoluzione ad 8 bit la combinazione valida di uscita coincide con il Byte High data, viceversa con una risoluzione a 11 bit la combinazione di uscita è data da Byte High7-0, Byte Low7-5. Il registro dati low è duplicato ed entrambi possono essere utilizzati indifferentemente.

Per quanto riguarda il registro di stato si distingue:

-Scrittura:

La parola scritta nel registro, setta il convertitore secondo le seguenti indicazioni.

Parola = 1 NU NU NU R F C C → RAD

dove

NU = Non Usato.

R = Selezione della risoluzione: 1 → 11 bit; 0 → 8 bit.

F = Ingresso da flag: 1 → disabilitato; 0 → abilitato.

C C

0 0 = Seleziona canale di conversione 0.

0 1 = Seleziona canale di conversione 1.

1 0 = Seleziona canale di conversione 2.

1 1 = Seleziona canale di conversione 3.

-Lettura:

La parola letta dal registro di stato fornisce le seguenti indicazioni.

Parola = EOC B M1 M0 R NU C C ← RAD

dove

EOC = Indica se è terminata la conversione:
0 → terminata e viceversa.

B = Indica se il convertitore contiene il dato convertito: 1 → non lo contiene e viceversa.

M1 = Bit più significativo della combinazione determinata dal convertitore.

M0 = Secondo bit più significativo della combinazione determinata dal convertitore.

R = Riporta la risoluzione scelta (si veda scrittura).

NU = Non usato.

C C = Riporta il numero del canale di conversione selezionato (si veda scrittura).

7.7. COM 8116

Il **COM 8116** e' un dispositivo definito come **DUAL BAUD RATE GENERATOR** ed e' in grado di generare due diversi Baud Rate che vanno indipendentemente a comandare le due sezioni del **SIO 84C44**.

A bordo scheda e' presente un quarzo che genera una frequenza di base di **5,0688 MHz** da cui tramite una catena di divisori programmabili, interni al **COM 8116**, si possono ottenere 16 valori di Baud Rate compresi tra 50 e 19.200 baud.

La **GPC® 81F** consente di settare indipendentemente la velocita' di comunicazione dei 2 canali della **SIO** tramite la scrittura in tre registri allocati in I/O (**RA**, **RB**, **RAB**). Durante tale operazione, un nibble del byte scritto, determinera' una delle 16 possibili velocita' di trasmissione, secondo la tabella seguente:

DCBA		DESIDERED BAUD
BIN.	HEX.	RATE
0000	0	50.00
0001	1	75.00
0010	2	110.00
0011	3	134.50
0100	4	150.00
0101	5	300.00
0110	6	600.00
0111	7	1200.00
1000	8	1800.00
1001	9	2000.00
1010	A	2400.00
1011	B	3600.00
1100	C	4800.00
1101	D	7200.00
1110	E	9600.00
1111	F	19200.00

Table 7-1: Tabella dati per selezione Baud Rate.

Nel byte scritto ai tre indirizzi segnati di seguito, per settare il Baud Rate sulla linea seriale B si dovra' settare il corrispondente dato sul nibble basso del byte, mentre per settare la velocita' della linea seriale A, si dovra' settare il corrispondente dato sul nibble alto.

RA -> Setta la velocita' della linea seriale A

RB -> Setta la velocita' della linea seriale B

RAB -> Setta la velocita di entrambe le linee seriali

7.8. RAM Tamponata + RTC di IC 25

La scheda **GPC® 81F** e' provvista di uno zoccolo (IC 25) per la gestione di una **RAM** Tamponata da 2 o da 8 K, che puo' inoltre comprendere un **Real Time Clock**. Di seguito viene riportata una descrizione di come utilizzare questo dispositivo dal punto di vista software.

Lo spazio di indirizzamento della **RAM** tamponata puo' variare da un minimo di 2 K fino ad un massimo di 8 K; comunque il dispositivo non e' allocato nello spazio di indirizzamento memorie, bensì nello spazio di **I/O**. Per questo lo spazio complessivo della **RAM** viene suddiviso in tanti blocchi (pagine) con una estensione di 16 byte. La scrittura/lettura di un dato all'interno del dispositivo la si ottiene quindi, prima specificando quale blocco si desidera utilizzare e quindi andando ad utilizzare direttamente i byte dello stesso blocco. Il numero di blocchi varia a seconda del tipo di **RAM** montata ed in particolare:

RAM 2 K -> 128 blocchi
RAM 8 K -> 512 blocchi

La selezione del blocco avviene tramite un apposito registro sempre allocato nello spazio di **I/O**. Tale registro e' stato definito **MEMIO** (si veda **Par. 6.2.2**) ed ha il seguente significato:

D7 -> A11 x IC25
D6 -> A10 x IC25
D5 -> A9 x IC25
D4 -> A8 x IC25
D3 -> A7 x IC25
D2 -> A6 x IC25
D1 -> A5 x IC25
D0 -> A4 x IC25

Dove:

Axx = Selezionano la pagina in uso per la **RAM** tamponata.

Da notare che il segnale **A12 X IC25** e' sempre gestibile da software tramite il registro **MEM** (si veda **Par. 6.2.1**).

Quindi dovendo ad esempio scrivere il byte **AAH** all'indirizzo **0700H** della **RAM** tamponata, si devono effettuare le seguenti operazioni:

1) Resettare il bit **D5** di **MEM**, effettuando un operazione di out all'indirizzo di allocazione di tale registro.

Es: OUT 1FH,C0H

2) Scrivere il byte **70H** su **MEMIO**, effettuando un'operazione di out all'indirizzo di allocazione di tale registro.

Es: OUT 0CH,70H

3) Scrivere il byte **AAH** sul primo byte del blocco di 16 indirizzato.

Es: OUT 20H,AAH

Nel caso in cui il componente montato su IC25 e' provvisto della sezione di **Real Time Clock** si devono utilizzare 8 registri interni il cui significato viene di seguito riportato. Tali registri coincidono sempre con gli ultimi indirizzi dello spazio occupato dal dispositivo:

REGISTRO	INDIRIZZO (2K)	INDIRIZZO (8K)
CNT	7F8H	1FF8H
SEC	7F9H	1FF9H
MIN	7FAH	1FFAH
ORE	7FBH	1FFBH
SETT	7FCH	1FFCH
GIO	7FDH	1FFDH
MES	7FEH	1FFEH
ANNO	7FFH	1FFFH

Con questi registri e' possibile effettuare operazioni di prelevamento dell'orario e data attuale e di inizializzazione dello stesso orologio.

ANNO = A7 A6 A5 A4 A3 A2 A1 A0

dove: **A7-A0** = Valore dell'anno (00-99) in BCD;

MESE = 0 0 0 M4 M3 M2 M1 M0

dove: **M4-M0** = Valore del mese (01-12) in BCD;

GIO = 0 0 D5 D4 D3 D2 D1 D0

dove: **D5-D0** = Valore del giorno del mese (01-31) in BCD;

SETT = 0 FT 0 0 0 S2 S1 S0

dove: **S2 S1 S0** = Valore del giorno della settimana:

0 0 1 = Domenica

0 1 0 = Lunedì'

0 1 1 = Martedì'

1 0 0 = Mercoledì'

1 0 1 = Giovedì'

1 1 0 = Venerdì'

1 1 1 = Sabato

FT = Test della frequenza di conteggio

ORE = KS 0 O5 O4 O3 O2 O1 O0

dove: **KS** = Bit di start conteggio orologio

O5-O0 = Valore delle ore (00-23) in BCD;

MIN = 0 M6 M5 M4 M3 M2 M1 M0

dove: **M6-M0** = Valore dei minuti (00-59) in BCD;

SEC = ST S6 S5 S4 S3 S2 S1 S0

dove: **S6-S0** = Valore dei secondi (00-59) in BCD;

CNT = W R S C4 C3 C2 C1 C0

dove: **W** = Bit di selezione operazione di scrittura

R = Bit di selezione operazione di lettura

S = Bit di segno combinazione di compensazione

C4-C0 = Combinazione di compensazione

8. PERIFERICHE PER GPC® 81F

La scheda **GPC® 81F** ha la possibilita' di accettare come periferiche tutte quelle presenti sul Bus **ABACO®** aumentando, cosi', la sua gia' notevole versatilita'.

A titolo di esempio ne riportiamo un breve elenco:

CIO 01 (Coupled Input Output)

Formato Europa, Bus **ABACO®**, 16 linee di input munite di filtro a Pi-Greco ed optoisolatori, visualizzazione tramite LED dello stato di tutti e 16 gli input, 16 linee di output tramite Rele', tutti i contatti dei Rele' sono muniti di soppressori di disturbo, gli stati dei 16 output sono visualizzati da LED, circuiteria per l' eliminazione del rimbalzo dei contatti all' accensione.

CIO 02 (Coupled Input Output)

16 linee di ingresso optoisolate e visualizzate tramite LED con un filtro a Pi-Greco. Tensione nominale di ingresso 24 Vcc. 16 uscite NPN in open collector da 40 Vcc 800 mA optoisolate e visualizzate tramite LED. Bus commutabile per gestione sia ad 8 che a 16 bit.

PCK 01 (Peripheral Controller Key)

Formato Europa, Bus **ABACO®**, sezione di controllo intelligente per tastiera e display, 32 linee di I/O a livello TTL gestibili da software, dip-switch ad 8 vie leggibile da software, watch-dog per salvaguardare la sezione display, generatore di suono a 3 vie completo di amplificatore, 6 linee di Counter-Timer da 16 bit, 6 linee di generazione di frequenza, D/A converter da 8 bit 800 ns di setting-time.

PCI 01 (Peripheral Coupled Input)

32 linee di ingresso optoisolate e visualizzate tramite LED con un filtro a Pi-Greco di ingresso. La tensione nominale di pilotaggio e' di 24 Vcc. Connettore compatibile con CIO 01-02. Bus commutabile ad 8 o 16 bit che permette il comando sia in Byte che in Word.

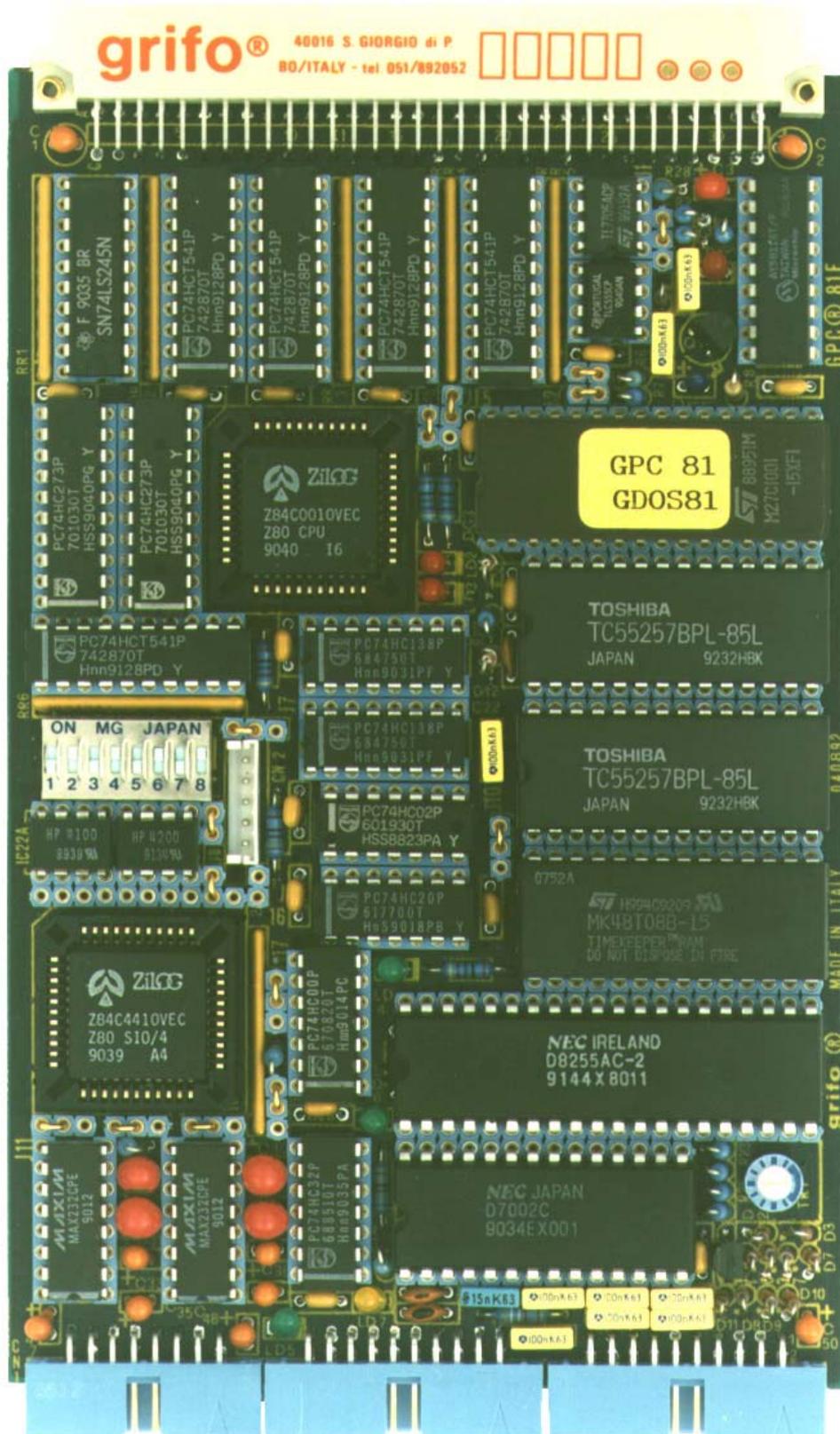


Fig. 8-1: Foto scheda GPC® 81F.



PCO 01 (Peripheral Coupled Output)

32 linee di uscita a transistor in Open Collector, optoisolate e visualizzate tramite LED. Doppio connettore di uscita da 34 vie con pin out compatibile con CIO 01-02. Interfaccia al Bus commutabile ad 8 o 16 bit che ne permette il comando sia in Byte che in Word.

GDU 01 (Graphic Display Unit)

Scheda grafica basata sul 7220 in B/W ed RGB con un massimo di 394K RAM Video. Rappresentazione grafica con definizione a partire da 512 X 512 punti per tre piani di lavoro, ad un massimo di 1024 X 1024 punti per tre piani di lavoro.

TVZ 01 (Terminale Video Z80)

Terminale video intelligente con linea RS 232 C od in Current loop da 20 mA nel classico formato Europa. Formato di rappresentazione settabile da software tra 80 X 24; 40 X 24; 40 X 12; 20 X 8. Svariati attributi ed emulazione del terminale video TVI 950.

LDA 01 (Low cost D/A converter)

Scheda di conversione digitale analogica a basso costo. Comprende due D/A da 12 bit con uscita selezionabile tra 0-5, 0-10, +5, +-10, +-2.5 Vcc. Unica tensione di alimentazione a +5 V. 8 uscite a transistor in Open Collector visualizzate ed optoisolate.

LAD 02 (Low cost A/D converter)

16 linee di A/D da 10 bit con tempo di conversione di 100 ysec; doppio connettore da 20 vie compatibile LAD 01; interfaccia al Bus **ABACO**® commutabile ad 8 o 16 bit. Impedenza di ingresso pari a quella del 7004 con sensibilita' 5 Vcc.

JMS 01 (Jumbo Multifunction Support)

Scheda di supporto particolarmente adatta a gestire le problematiche legate al controllo assi. Ha tre linee di acquisizione per encoder bidirezionali; 4 linee D/A converter da 8 bit +-10 Vdc, 8 linee di output optoisolate e bufferate in Open Collector ed 8 linee di input optoisolate e visualizzate.

UCC 01 (Uart Communication Card)

Scheda con 8 indipendenti linee di comunicazione con possibilita' di scegliere individualmente tra il protocollo RS 232 ed il RS 422 o 485. Baud Rate settabile individualmente da software tra 18 valori compresi tra 50 e 38K Baud. Buffer di 4 caratteri per linea.

RBO 01 (Rele' Block Output)

Modulo della serie BLOCK in grado di interfacciarsi con i connettori normalizzati di I/O a 20 vie della serie **ABACO**[®]. Otto uscite visualizzate con rele da 5 A. Supporto isolante con attacco rapido per guide tipo DIN 46277-1 e DIN 46277-3.

OBI 01 e OBI 02 (Opto Block Input NPN e PNP)

Modulo della serie BLOCK in grado di interfacciarsi con i connettori normalizzati delle serie **ABACO**[®]. Sedici ingressi optoisolati tipo NPN (01) o PNP (02). Supporto isolante con attacco rapido per guide tipo DIN 46277-1 e DIN 46277-3.

IBC 01 (Interface Block Communication)

Modulo della serie BLOCK con varie combinazioni di interfacce. Dispone di due linee RS 232; una linea RS 422 o 485; 1 linea in fibra ottica; numerosi jumper a cavaliere per la selezione dell' interfaccia. Supporto isolante con attacco rapido per guide tipo DIN 46277-1 e DIN 46277-3.

ABB 01 (ABACO Block Bus)

Modulo della serie BLOCK comprendente un Mother Board **ABACO**[®] da 3 slots, completo di guidaschede e relativo connettore normalizzato di alimentazione. Supporto isolante con attacco rapido per guide tipo DIN 46277-1 e DIN 46277-3.

MB8 01 MB4 01 (Mother Board)

I Mother Board 01 e 02 mettono a disposizione rispettivamente 8 e 4 slots del Bus **ABACO**[®] con i relativi connettori di alimentazione, tasto di reset locale, tre LED per la visualizzazione delle tre tensioni di alimentazione, foratura per l' aggancio ai Rack.

APPENDICE - A DISPOSIZIONE JUMPERS



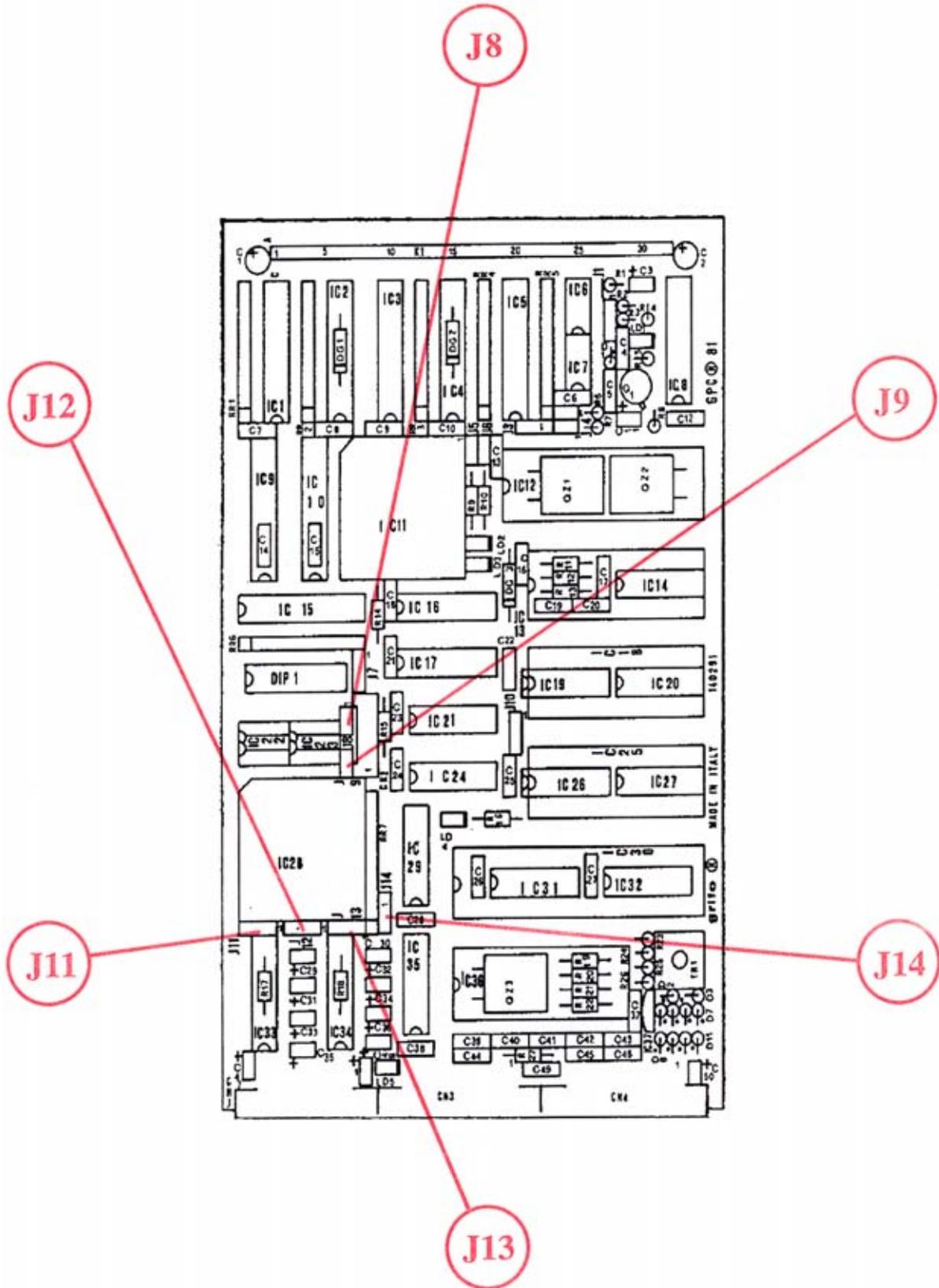


Fig. 9-1: Disposizione jumpers per comunicazione seriale

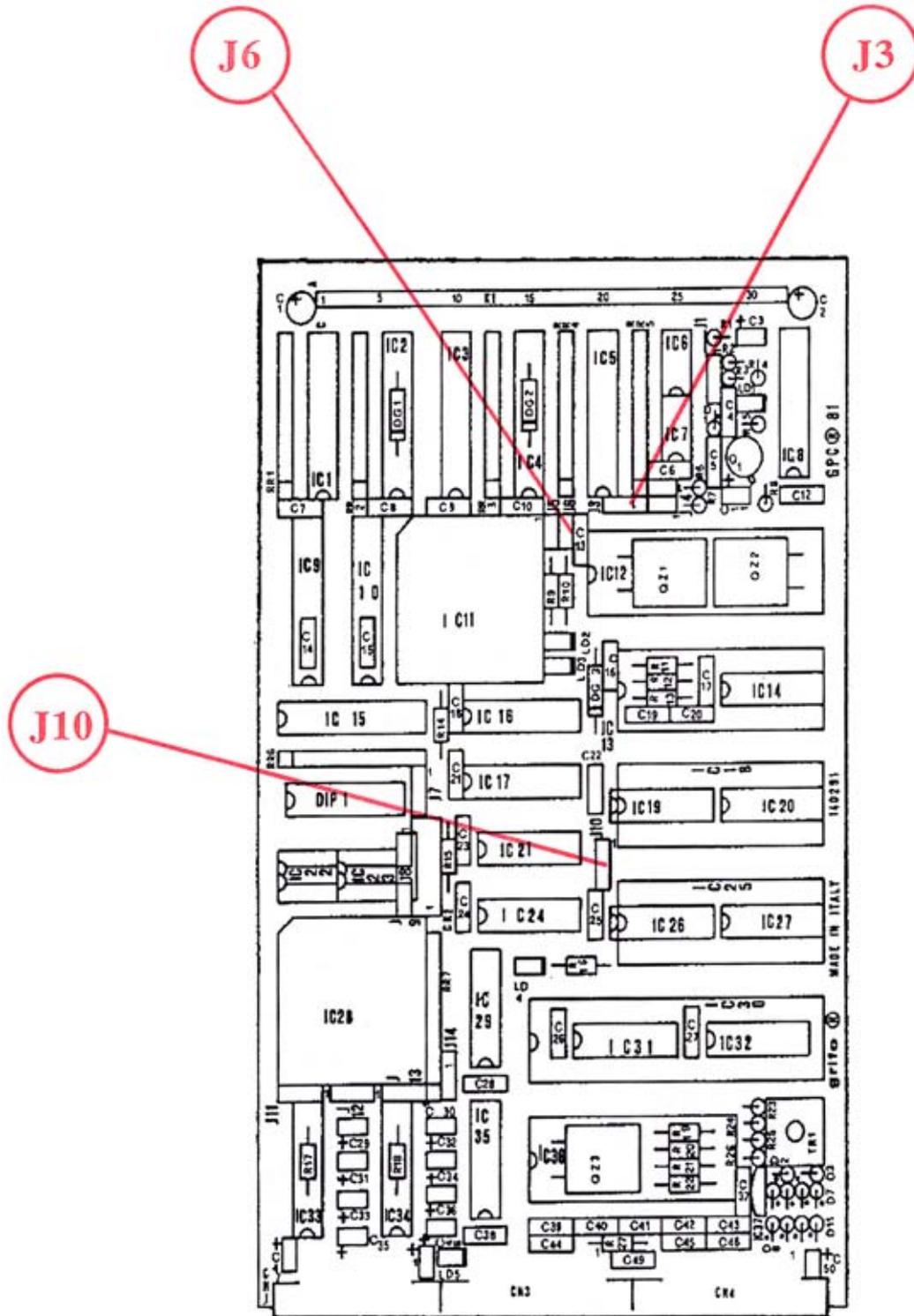


Fig. 9-2: Disposizione jumpers per selezione memorie

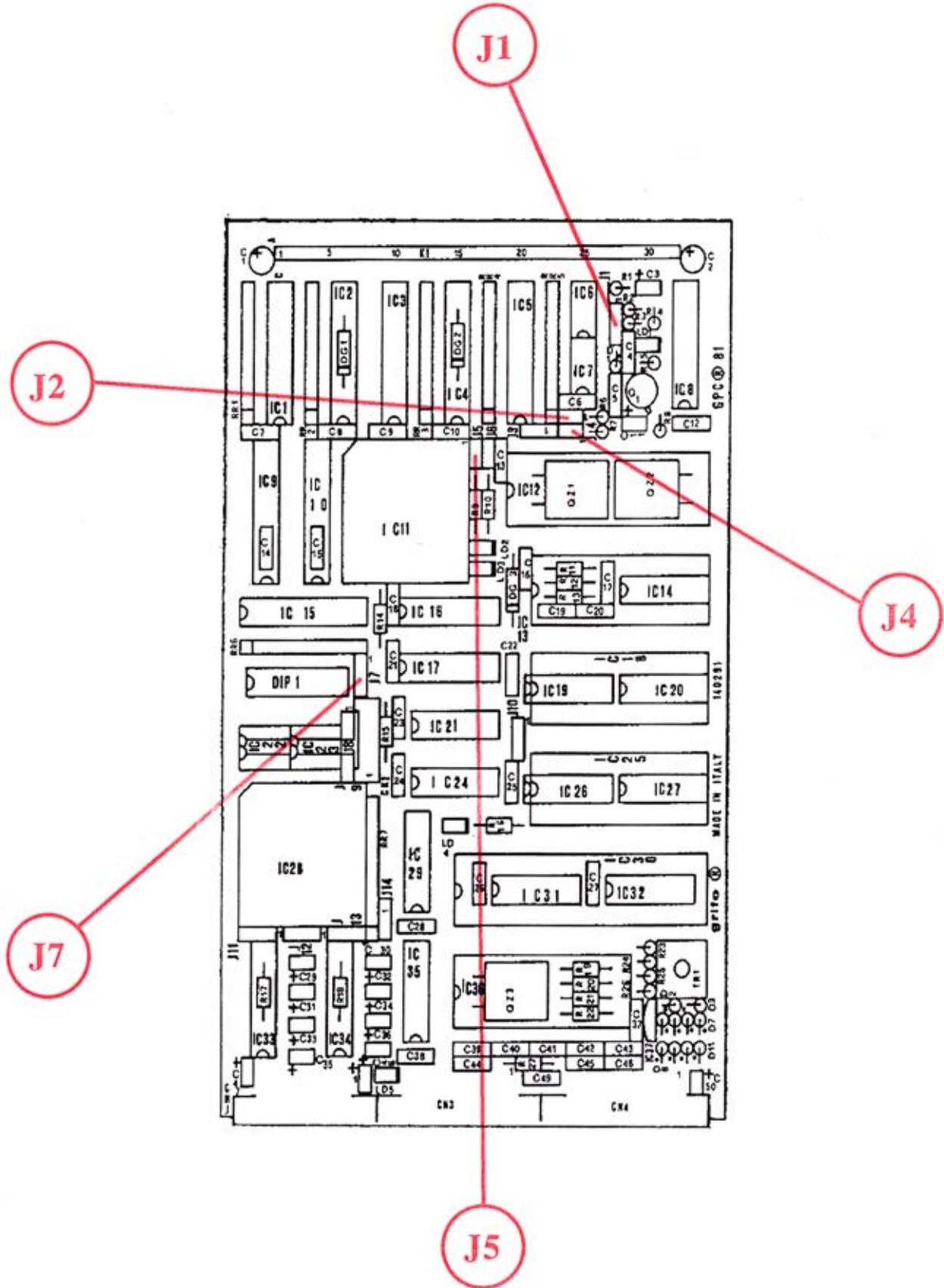


Fig. 9-3: Disposizione jumpers per Watch Dog, indirizzamento

APPENDICE - B
Differenze Tra
GPC® 81 e GPC® 81F

DIFFERENZE TRA GPC® 81 E GPC® 81F

Vengono di seguito riportate e descritte tutte le differenze tra la **GPC® 81** e la **GPC® 81F**. Da ricordare che la **GPC® 81F**, essendo un up grade della **GPC® 81**, puo' essere tranquillamente usata in sostituzione della **GPC® 81** senza intervenire sul sistema e sul software gia' sviluppato. In particolare sulla **GPC® 81F** e' stato:

- aggiunto un jumpers di settaggio del modo operativo con relativa visualizzazione del suo stato;
- eliminata la possibilita' di montare delle EPROM da 64 KByte (27512);
- aggiunta la possibilita' di gestire e programmare FLASH EPROM fino a 256 KByte;
- aggiunta una EEPROM seriale con capacita' massima di 4 KByte;
- migliorata la circuiteria di gestione della comunicazione seriale in RS 422-485.

Vengono successivamente descritte le differenze relative alla **GPC® 81F** nei confronti della **GPC® 81**. Tutto quanto non viene esplicitamente riportato in questa documentazione e' rimasto inalterato.

Jumpers

Sono stati eliminati i jumpers J3, J9 e J14 presenti sulla **GPC® 81** e sono stati aggiunti i seguenti jumpers:

JUMPERS	CONNESSIONE	UTILIZZO	DEF.
J15	1-2	Predisporre IC12 per FLASH EPROM fino a 256 KByte	
	2-3	Predisporre IC12 per EPROM da 128 KByte fino a 512 KByte	*
J16	1-2 e 3-4	Abilita trasmissione in RS 422-485 in F.D. od in H.D. a 4 fili	
	2-3 e 4-5	Abilita trasmissione in RS 422-485 in H.D. a 2 fili	
J17	1-2	Mantiene alto il pin SYNCB della SIO attivando il LED Giallo LD7 (DEBUG MODE)	*
	2-3	Mantiene basso il pin SYNCB della SIO attivando il LED Verde LD6 (RUN MODE)	
J18	1-2	Seleziona ricezione in RS 422-485 dal driver di IC 23	
	2-3	Seleziona ricezione in RS 422-485 dal driver di IC 22	

L' * indica la connessione di default, ovvero la connessione effettuata al momento del montaggio della scheda.

Selezione del tipo di comunicazione seriale

La scheda **GPC® 81F** ha la possibilità di comunicare serialmente tramite due linee RS 232 oppure tramite una linea RS 422-485 o Current Loop.

Dal punto di vista hardware e' selezionabile il protocollo elettrico che riguarda il tipo di comunicazione che si intende adottare, mentre dal punto di vista software e' selezionabile la velocità di trasmissione, la direzione, ecc. ovvero il protocollo logico della comunicazione. La parte software e' completamente gestita dal **SIO 84C44**, quindi per ulteriori informazioni si faccia riferimento agli appositi manuali od al **Paragrafo 7.3**. La parte hardware puo' invece essere illustrata come segue:

— Se J13,J12,J11 sono scollegati su tutte le tre vie (default), la scheda utilizza le due linee in RS 232. In questo caso devono essere montati solo i driver di IC33 ed IC34.

— Se J13,J12,J11 sono collegati in una delle due possibili posizioni, viene commutata la linea seriale prescelta da RS 232 a RS 422-485 o CURRENT LOOP. In particolare:

— J13,J12,J11 in connessione 1-2 -> linea seriale B in RS 422- 485 o CURRENT LOOP.

— J13,J12,J11 in connessione 2-3 -> linea seriale A in RS 422- 485 o CURRENT LOOP.

In questi due casi, per evitare collisioni di dati sulla scheda, e' necessario togliere il Driver RS 232 corrispondente alla linea prescelta. In particolare:

— J13,J12,J11 connessione 1-2 -> scollegare IC34.

— J13,J12,J11 connessione 2-3 -> scollegare IC33.

— La selezione tra RS 422 o 485 e CURRENT LOOP, si puo' effettuare, posizionando in modo opportuno, i driver, sui rispettivi zoccoli (IC22 e IC23), in particolare:

— COMUNICAZIONE SERIALE IN CURRENT LOOP: posizionare i driver, HCPL4100 e HCPL4200 sui rispettivi IC22 e IC23, in modo che i pin 5,6,7,8 di ciascuno, siano inseriti nella parte di zoccolo adiacente al dip-switch.

— COMUNICAZIONE SERIALE IN RS 422-485: posizionare i driver, SN75176 sui rispettivi IC22 e IC23, in modo che i pin 1,2,3,4 di ciascuno, siano inseriti, nella parte di zoccolo, adiacente alla SIO (IC28).

— Se una delle due linee e' stata commutata in RS 422-485 con J18 e J16 e' possibile selezionare se tale linea deve operare in Full Duplex o in Half Duplex con la tecnica dei 2 o dei 4 fili. Nel caso venga scelta la comunicazione in Half Duplex, la direzionalità della stessa linea viene stabilita dal segnale RTS della linea selezionata tramite J12. In particolare vale la corrispondenza:

— J18 in connessione 1-2 e J16 in connessione 1-2 e 3-4 -> Linea seriale in RS 422-485 in Full Duplex o Half Duplex a 4 fili.

— Per il F.D. deve essere mantenuta bassa la linea /RTS selezionata (trasmettitore sempre attivo).

— Per l'H.D. a 4 fili con la linea /RTS si attiva il trasmettitore: /RTS=0 attiva il trasmettitore e viceversa.

— J18 in connessione 1-2 e J16 in connessione 2-3 e 4-5 -> Linea seriale in RS 422-485 in Half Duplex a 2 fili. Con la linea /RTS si determina la direzionalità della stessa linea come segue: /RTS=0 linea in trasmissione e viceversa. In questa modalita' le linee da utilizzare sono i pin 4 e 5 di CN2, che quindi sono le linee di trasmissione o ricezione a seconda dello stato del segnale /

RTS gestito via software. Sempre in questa modalita' e' inoltre possibile ricevere quanto trasmesso, in modo da fornire al trasmettitore la possibilita' di verificare autonomamente la riuscita della trasmissione. Infatti in caso di conflitti sulla linea, quanto trasmesso non viene ricevuto correttamente e viceversa

LEDs

Sulla **GPC® 81F** sono stati aggiunti due LEDs con la seguente funzione:

- **LD6** di colore verde che si attiva quando il jumper J17 e' in posizione 2-3.
- **LD7** di colore giallo che si attiva quando il jumper J17 e' in posizione 1-2.

Con questi LEDs si visualizza quindi lo stato del jumpers J17, che equivale allo stato della linea SYNCB della **SIO 84C44** presente sulla **GPC® 81F**. Tale linea e' direttamente acquisibile da software e puo' essere utilizzata per selezionare diversi modi operativi. Sia i LEDs LD6 e LD7 che il jumper J17, sono gestiti direttamente da alcuni pacchetti software per la selezione e l'indicazione di determinati modi operativi (vedi **GDOS Ver. 2.2** e successive).

APPENDICE - C
GLOSSARIO DEI TERMINI

Glossario dei Termini

A

A/D CONVERTER 7002, 41

A/D Ingressi, 25

B

Bus

mappaggio, 32

BUS ABACO®: pin out, 13

C

Clock, 3

COM 8116, 42

Comunicazione seriale, 3, 23 Connettori

CN1, 9

CN2, 7

CN3, 11

CN4, 15

K1, 13

D

Descrizione hardware, 27

Dip Switch, 39

E

EEPROM selezione, 25

I

Input di bordo, 17

Interrupt di bordo, 24

J

Jumpers

2 vie, 19

3 vie, 21

descrizione, 18

L

LED di Attivita', 33

M

Mappaggio risorse di bordo, 27

Memorie

mappaggio, 28

Memorie utilizzabili, 3

P**Periferiche**

descrizione software, 33

mappaggio, 31

Periferiche di bordo

generalita', 5

Periferiche esterne compatibili, 45 PPI 8255, 40**Processore di bordo, 3****R****RAM selezione, 25****Ram tamponata, 43****RTC, 43****S****Segnalazioni Visive, 17****Software, 26****T****Trimming Vref, 17****W****Watch Dog**