



APIX[®]2



Der Allround-Gigabit-Link fürs Auto

APIX (Automotive Pixel Link) wurde von Inova Semiconductors im Jahre 2006 mit dem Ziel entwickelt, einen zuverlässigen und robusten Gigabit-Link für die Datenübertragung im Fahrzeug zu schaffen. Im Gegensatz zu bestehenden reinen Display-Schnittstellen sollte APIX erstmals nicht nur digitale Videosignale, sondern gleichzeitig und unabhängig davon auch Kontroll- und Steuerdaten über dasselbe Kabel übertragen. Der erste APIX-Link mit einer Datenrate von 1 Gbit/s hatte im November 2008 Premiere im neuen 7er BMW, wo er das Head-up-Display mit dem Steuergerät verbindet. Seitdem wird APIX millionenfach im Fahrzeug eingesetzt: primär als Display-Link, aber bei ersten Herstellern auch zur Anbindung von Kameras in Fahrerassistenzsystemen.

Galt damals eine Datenrate von 1 Gbit/s als zukunftssicher, sollte die Realität diese Prognose bald einholen. Infotainment im Auto mit immer besserer Grafik und großen, hochauflö-

Übertragung von verschlüsselten HD-Videoströmen mit der neuesten Generation des Automotive Pixel Link (APIX)

Auf der embedded world in Nürnberg zeigte Inova Semiconductors zusammen mit Analog Devices im Februar zum ersten Mal die Übertragung von HDCP-verschlüsselten HD-Videos über APIX2. Damit kann dieser neue 3-Gbit/s-Übertragungsstandard, der seit einigen Wochen auch schon in Serienfahrzeugen auf der Straße ist, jetzt auch uneingeschränkt für Multimedia-Anwendungen genutzt werden. Hersteller wie Analog Devices und Fujitsu Semiconductor haben auf der Messe bereits erste eigene Produkte mit APIX2-Schnittstelle und HDCP-Fähigkeit angekündigt.

Von Roland Neumann und Michael Riedel

senden Displays ist heute neben Elektromobilität das zentrale Thema in der Fahrzeugelektronik, auf das sich die großen Hersteller mit Nachdruck konzentrieren.

Mit APIX2 hat Inova Semiconductors auf diese Entwicklung reagiert. Mit seinen 3 Gbit/s bietet er gegenüber

APIX1 die dreifache Datenrate im Hinkanal (Downlink) und mit 187,5 Mbit/s auch im Rückkanal (Uplink). APIX2 überträgt gleichzeitig zwei voneinander unabhängige Videokanäle, die jeweils in Auflösung, Farbtiefe und Wiederholrate frei konfiguriert werden können. Zudem kön-

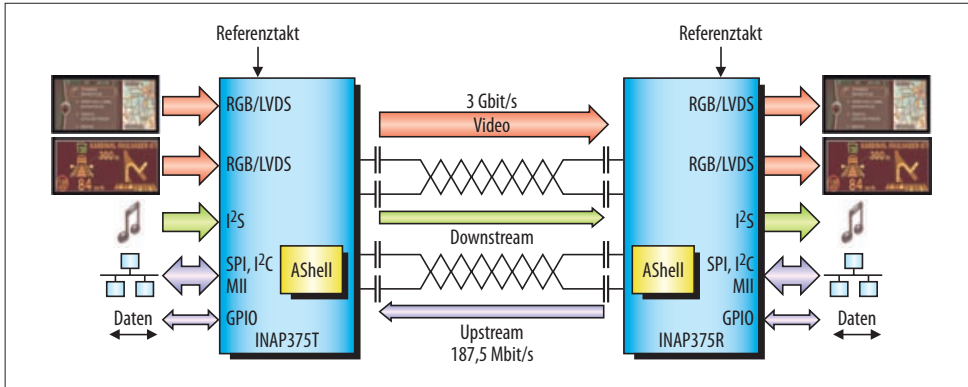


Bild 1. Blockdiagramm des 3-Gbit/s-APIX2-Link für die gleichzeitige Übertragung von Video-, Audio und anderen Daten einschließlich 100-Mbit/s-Ethernet.

nen über die I²S-Schnittstelle bis zu acht digitale Audiokanäle (4 × Stereo oder 7.1, etwa für Raumklangsysteme) übertragen werden. Die integrierten APIX2-Kommunikationskanäle ermöglichen parallel dazu eine hochwertige Datenkommunikation. Über diese können zusätzlich Steuer- und Kontrolldaten oder – ganz aktuell – auch die Kommunikation zur HDCP-Authentifizierung und -Verschlüsselung übertragen werden, die durch ein integriertes Protokoll, die AShell2 (Automotive Shell), besonders geschützt werden. APIX2 verfügt darüber hinaus über eine standardkonforme MII-Schnittstelle (Media Independent Interface) und bietet damit einen „Fast Ethernet Physical Layer“ (100 Mbit/s) an, der Daten und Protokolle des Ethernet ohne Einschränkungen transportiert (**Bild 1**).

Spezielles Taktsystem zwischen Sende- und Empfängerbaustein

Möglich wird diese Vielseitigkeit von APIX2 durch ein spezielles Taktsystem, das ihn von allen anderen klassi-

schen Display-Links deutlich unterscheidet. Völlig unabhängig von der Frequenz und Qualität des Pixel-Takts (Jitter) wird zwischen dem Sende- und dem Empfangsbaustein eine kontinuierlich übertragende Datenverbindung aufgebaut, die im Prinzip wie ein Förderband arbeitet (**Bild 2**).

Daten mit unterschiedlichen Anforderungen an Übertragungsrate, Latenz, Schutz vor Übertragungsfehlern und mit abweichender Dynamik der Datenübertragungsrate (burstiness) verwenden jeweils exklusiv ein gemeinsames Übertragungsmedium (Kabel). Dies erfolgt durch eine Kombination von statistischem und deterministischem Multiplex, das die zeitabhängige Zuweisung des Übertragungskanal an die unterschiedlichen

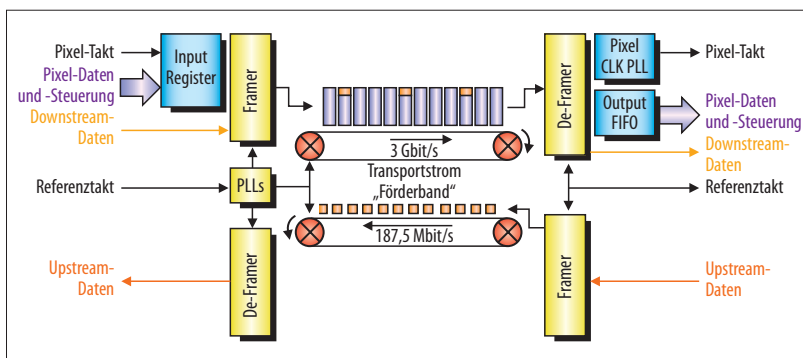


Bild 2. Das Funktionsprinzip von APIX2: Ein „Förderband“, das konstant alle Arten von Daten überträgt, die in kleinen Containern verpackt sind.

Datenströme der Applikationsdomäne (Videoströme, I²S Audio, GPIO, Daten) organisiert und steuert. Dazu wird die verfügbare Übertragungsrate logisch in einer Hierarchie aus Frames organisiert, die auf unterster Ebene aus Mikro-Paketen besteht. Hierbei kommt es darauf an, einerseits die Signalisierung der Belegung dieser Frames resistent gegen Übertragungsfehler zu organisieren, andererseits dafür möglichst nur einen minimalen Anteil der Übertragungsrate zu belegen (signalization and protocol overhead; **Bild 3**).

Für Datenströme, die aus bit-parallelen Worten bestehen, welche zeitlich äquidistant am Sender angeboten und am Empfänger ebenso ausgegeben

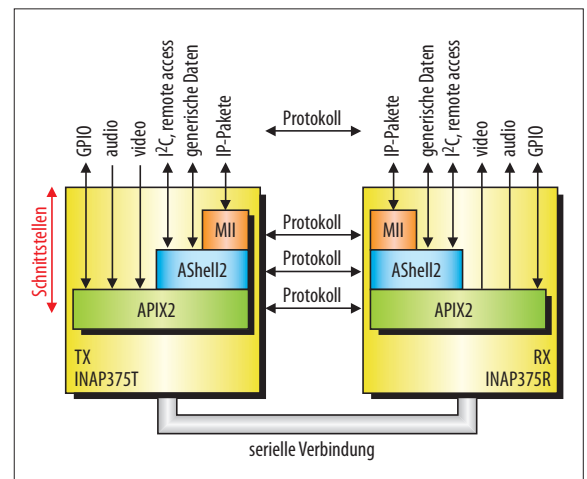


Bild 3. Die Kommunikationsschichten (stacked communication layers) bei APIX2.

werden müssen, wie etwa digitales Video/Audio, hat der APIX2-Empfänger Takt-Synthesizer, um den zeitlichen Abstand zwischen den Datenworten bestmöglich zu rekonstruieren.

Daten intelligent schützen

Ein besonderes Augenmerk wurde bei der Entwicklung auf den Schutz der Daten speziell für sicherheitsrelevante Anwendungen gelegt. APIX2 erfüllt damit heute bereits schon wesentliche Voraussetzungen für eine ASIL-konforme Übertragung nach ISO 26262.

Die dazu von Inova entwickelte und fest in die Bausteine integrierte AShell2 ist ein vollständig in Hardware implementiertes Kommunikationsprotokoll, das eine zuverlässige Datenübertragung zwischen zwei

AShell2-Instanzen gewährleistet. Applikationsdaten werden durch die AShell2 auf der Basis eines geeigneten CRC (Cyclic Redundancy Check) vor Fehlern während der Übertragung auf dem seriellen Übertragungskanal geschützt. Der Empfänger kann durch den CRC Übertragungsfehler erkennen und im Falle eines Fehlers mit Hilfe eines Protokolls (ARQ; Automatic Repeat Request) die Wiederholung der fehlerbehafteten Daten durch den Sender erzwingen.

In der Praxis ist potentiell jedes serielle Übertragungssystem mit Fehlern beim Transport der Bits vom Eingang des Sendebausteins zum Ausgang des Empfängerbausteins konfrontiert. Ursache sind äußere physikalische Einwirkungen der Umgebung, egal ob dadurch Bits im Übertragungskanal verfälscht werden oder die Rückgewinnung der zeitlichen Dauer der Bits (Re-Timing) am seriellen Eingang des Empfängerbausteins so stark beeinflusst wird, dass falsche Bit-Werte rekonstruiert werden. Da für die meisten Datenströme vieler Applikationen jedoch eine fehlerfreie Übertragung erwünscht bzw. erforderlich ist, müssen geeignete Maßnahmen ergriffen werden, um Fehler zu vermeiden, zu erkennen bzw. zu beheben. Enthalten die Applikationsdaten bereits inhärente Redundanz, kann das beispielsweise durch Bewertung der Plausibilität der im Empfänger extrahierten Daten erfolgen. Oder den Applikationsdaten wird im Sender Redundanz hinzugefügt, d.h., die Daten werden um zusätzliche Informationen ergänzt, welche die

Fehlererkennung und u.U. auch deren Korrektur ermöglichen.

Diese Verfahren erhöhen allerdings die Komplexität der Sender und Empfänger, erzeugen zusätzliche Daten (Overhead) und beeinträchtigen somit die Nutzung der seriellen Übertragungskapazität durch die tatsächlichen Nutzdaten der Applikation. Man benötigt deshalb für eine sinnvolle technische Lösung ein gutes Modell für die Statistik der zu erwartenden Übertragungsfehler und ein gutes Verständnis dafür, welche Restwahrscheinlichkeit für Fehler in den Nutzdaten durch die Applikation toleriert werden kann. Es ist meist sehr schwierig, diese fundamentalen Parameter bei der Entwicklung eines Übertragungssystems so zu definieren, dass sie für die Praxis relevant und belastbar sind, insbesondere, wenn Sende- und Empfangsbaustein möglichst für viele Applikationen attraktiv sein sollen. APIX2 verwendet einige der oben genannten Methoden zur Erkennung und Korrektur von Fehlern, implementiert darüber hinaus aber auch die AShell2-Protokollschicht für die unspezifischen Daten einer Applikation, die dem oben beschriebenen Dilemma Rechnung tragen soll: Die Daten werden permanent nur um solche Informationen erweitert, die eine Fehlererkennung mit sehr hoher Wahrscheinlichkeit ermöglichen – im detektierten Fehlerfall wird ein Protokoll zwischen Sender und Empfänger aktiv, das so lange aufrecht erhalten wird, bis die Daten

hundertprozentig fehlerfrei empfangen wurden. Solange die Übertragung fehlerfrei ist, erzeugt dieses Protokoll nahezu keinen zusätzlichen Overhead (ca. 1 Prozent, **Tabelle**).

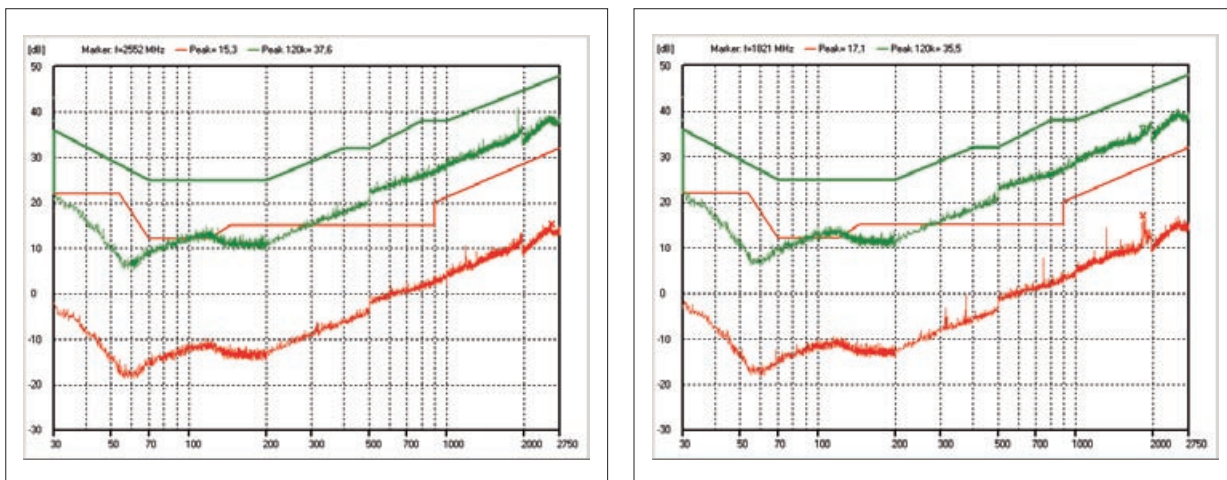
Daten, die eine Applikation vom Sender zum Empfänger fehlerfrei seriell übertragen möchte, werden wie oben beschrieben durch die AShell2 geschützt. Quelle und Senke dieser

Fehler (bei gegebener Block-Größe)	Wahrscheinlichkeit, den Fehler zu erkennen
bis zu 12 aufeinanderfolgende Bits falsch	100 Prozent
1 Bit falsch	100 Prozent
2 Bits falsch (zufällig verteilt)	100 Prozent
3 Bits falsch (zufällig verteilt)	100 Prozent
4 Bits falsch (zufällig verteilt)	99,9 Prozent

I Fehlererkennungsrate der AShell2

Daten sind Bausteine (z.B. MCU) der gemeinsamen Baugruppe, die diese Daten jeweils über SPI-Schnittstellen mit den APIX2-Bausteinen austauschen. Falls das Datensicherungskonzept einer Applikation auch diesen Übertragungsweg auf der Baugruppe vor unerkannten Fehlern schützen möchte, implementiert der APIX2-Baustein an seinen SPI-Schnittstellen Kontrollsummen (CRC) über die transferierten Daten, die von der Applikation ausgelesen und mit den von ihr ebenfalls berechneten Werten verglichen werden können.

Für einen menschlichen Betrachter enthalten die Informationen der Pixel von Bilddaten meist große Redundanz – einzelne, zufällig auftretende und zufällig im Frame verteilte Bit-Fehler sind meist völlig unsichtbar. Die Informationen jedoch, die das Bildformat



I Bild 4. EMV-Antennenmessung (Abstrahlung) am APIX2-Link mit 5 m STP-Kabel und einem PRS12-Signal. Links: Leerlaufmessung in der Kammer bei abgeschaltetem Link. Rechts: Messung bei 3 Gbit/s im Hin- und 187,5 Mbit/s im Rückkanal.

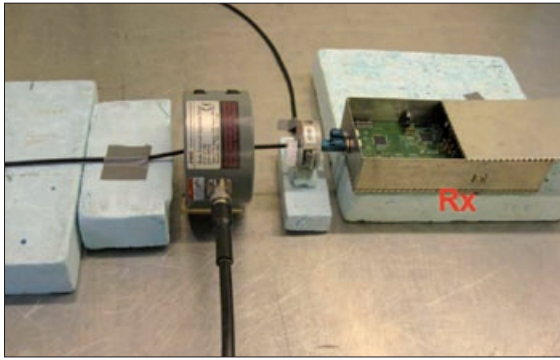


Bild 5. Aufbau der BCI-Einstrahlungsmessung im EMV-Labor.

beschreiben – in der Regel HSYNC, VSYNC, DE – haben große Relevanz, und viele Displays reagieren mit sichtbaren Störungen, wenn diese Signale auch nur kurzzeitig fehlerhaft sind. Deshalb schützt APIX2 diese Informationen besonders und überträgt sie fehlerfrei.

Die Bilddaten dagegen werden nicht mit diesem hohen Aufwand geschützt, um die zur Verfügung stehende serielle Übertragungsrate nicht durch unnötigen Overhead zu belegen.

Manche Applikationen benötigen jedoch auch Informationen über Fehler in den Videodaten, entweder, um fehlerbehaftete – oder auch nur zu stark fehlerbehaftete – Frames zu verwerfen oder nur, um über ein Kriterium zu verfügen, mit dem die Qualität der seriellen Datenübertragung permanent und zuverlässig beurteilt werden kann. APIX2 implementiert dafür einen CRC über jede horizontale Bildzeile und überträgt diese an den Empfänger. Dieser zeigt wahlweise erkannte Übertragungsfehler an seinem Status-Pin an oder leitet den CRC an die Senke der Videodaten weiter, so dass dadurch auch der Pfad beispielsweise bis zu einem Frame-Buffer überwachbar ist.

100 Prozent erkannt werden. Ein CRC-4-Schutz, wie er häufig verwendet wird, hat selbst bei optimaler Wahl des CRC-4-Polynoms nur eine Hamming-Distanz von eins, d.h., er erkennt nur Einzel-Bit-Fehler zu 100 Prozent, obwohl er bei 16 bit breiten Kameradaten einen Overhead von 25 Prozent generiert.

3 Gbit/s über Kupferkabel

Neben dem Management und der effektiven Sicherung aller unterschiedlichen Daten und Formate wurde bei APIX2 auch ein hoher Aufwand bei der Entwicklung des analogen „3 Gbit/s Physical Layer“ (PHY) betrieben, der für die physikalische Übertragung der Daten über das Kupferkabel verantwortlich ist. Die Fahrzeughersteller fordern hier, dass auch bei der hohen Datenrate von 3 Gbit/s die gleichen günstigen Kabel wie bei 1-Gbit/s-Übertragungssystemen zum Einsatz kommen. Und auch bei Zuverlässigkeit, EMV-Festigkeit und Reichweite sind keine Abstriche zulässig. Im Rahmen eines größeren Forschungsprojekts, das von Bund und Land Bayern gefördert wurde, entwickelte Inova Semiconductors in enger Zusammenarbeit mit dem Fraunhofer IIS einen besonders zuverlässigen 3-Gbit/s-PHY. Es wurde unter anderem ein Verfahren entwickelt und erfolgreich eingesetzt, mit dem bereits während des Chip-Entwurfs das EMV-Verhalten simuliert und kontinuierlich optimiert werden konnte. Ein spezieller Line-Code sorgt zudem dafür, dass ein konstant gleichmäßiger, seriel-

ler Bit-Strom erzeugt wird, der völlig unabhängig von Art und Inhalt der übertragenen Daten ist und deshalb keine vom Bildinhalt abhängigen Spektrallinien aufweist.

Als Ergebnis ist APIX2 selbst bei der maximalen Übertragungsrate von 3 Gbit/s im Hin- und 187,5 Mbit/s im Rückkanal hinsichtlich elektromagnetischer Abstrahlung praktisch unsichtbar (**Bild 4**). Und auch beim Thema Einstrahlungsfestigkeit setzt APIX2 neue Maßstäbe. Selbst bei 350 mA großen eingekoppelten HF-Störströmen – ein neuer Grenzwert, den erste OEMs fordern (aktuell reichen noch 100 mA) – werden die Daten stabil und zuverlässig übertragen (**Bild 5**).

Neben der eigentlichen Chip-Entwicklung widmeten sich die Ingenieure von Inova Semiconductors aber auch intensiv dem Thema Kabel/Stecker als ein zentrales und auch kritisches Element des gesamten Gigabit-Übertragungssystems. Neben eigenen umfangreichen Untersuchungen arbeitet Inova hier eng mit führenden OEMs, aber auch Kabel- und Steckerherstellern zusammen. Als eine Konsequenz dieser umfangreichen Untersuchungen wurden für APIX2 fest eingebaute und frei programmierbare digitale Filter für den Sende- und Empfangsbaustein entwickelt, mit denen sich das Übertragungssystem optimal an das jeweils eingesetzte Kabel anpassen lässt (**Bild 6**). Diese sowie ein adaptiver Equalizer im Empfänger ermöglichen einerseits die automatische Kompensation von Alterungseffekten im Kabel bzw. zusammen mit eingebauten Tests die Beurteilung der aktuellen Übertragungsqualität. Dadurch können Verschlechterungen der Übertragungseigenschaften des Kabels erkannt werden, bevor Fehler für den Nutzer sichtbar sind oder die gesamte Übertragung ausfällt.

Seit kurzem bietet Inova auch ein spezielles Software-Werkzeug an, mit dem sich das Übertragungsverhalten eines Kabels abhängig von den FIR- und DFE-Settings vollständig simulieren lässt. Der Anwender kann damit nicht nur eine für seine Anwendung optimale Einstellung finden, sondern auch entsprechende Margen-Betrachtungen anstellen und damit u.a. auch potentielle Alterungseffekte des Kabels bereits bei den Einstellungen einbeziehen.

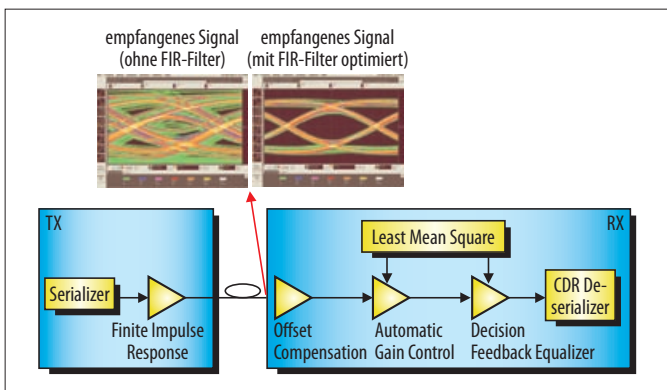


Bild 6. Digitale Filter und Equalizer sorgen bei APIX2 für eine optimale Anpassung an das STP-Kupferkabel und können auch Alterungseffekte kompensieren.

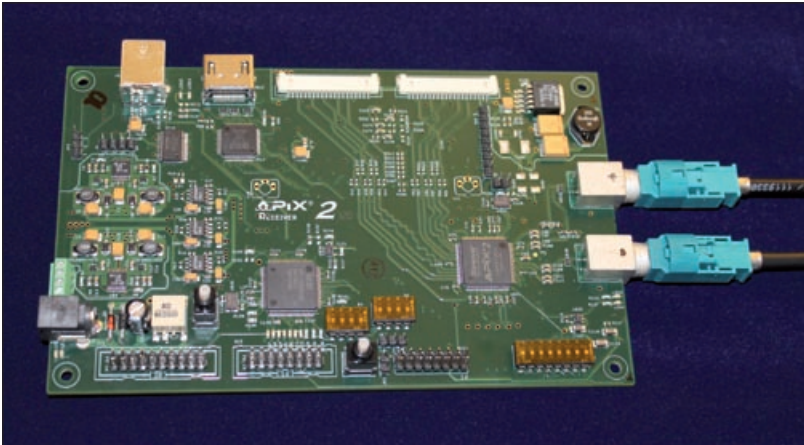


Bild 7. Neues modulares APIX2-Entwicklungssystem ADK2 mit Software Apico zur komfortablen Konfiguration und Steuerung des Übertragungssystems.

■ Modulares Applikations-Kit für Entwickler

Um APIX2 mit seiner Vielzahl an Schnittstellen und Anwendungsmöglichkeiten auch umfassend evaluieren zu können, bietet Inova Semiconductors den Entwicklern mit dem ADK2 ein modulares Entwicklungssystem an, das über die Software APICO komfortabel zu bedienen ist (**Bild 7, Bild 8**). Das Kit besteht aus einem Basismodul, das bereits alle wesentlichen Funktionen von APIX2, insbesondere die Video- und Audioübertragung, zur Verfügung stellt. Über zusätzliche, aufsteckbare Adapter-Boards kann der Anwender die Anbindung an Ethernet realisieren oder APIX2 als Kamera-Link verwenden. Inova bietet dazu nicht nur 2-Chip-Kameramodule des taiwanesischen Herstellers Supertech

mit APIX2 und den Megapixel Sensoren Omnivision OV10630 oder Aptina MT9M024 an. Diese Kamera-Erweiterung arbeitet auch nahtlos mit dem Werkzeug „OVT Panther Tool“ von Omnivision bzw. der DevWare von Aptina zusammen.

■ Halbleiterhersteller unterstützen APIX2

Nachdem APIX2 jetzt im Serieneinsatz ist, arbeitet Inova Semiconductors an ersten APIX2-Derivaten speziell für Multimedia-Anwendungen und für ultrakompakte 2-Chip-Kameras in Fahrerassistenz-Systemen. Analog Devices und Fujitsu haben zur embedded world ihre ersten APIX2-Multimedia Gateway- und Display-Controller-Produkte mit HDCP-Funktion angekündigt, ein

weiterer großer Halbleiterhersteller arbeitet bereits an einem neuen APIX2-Baustein für die Anbindung leistungsfähiger Grafikkprozessoren im Fahrzeug.

Bei Inova Semiconductors laufen bereits erste Studien für die nächste APIX-Generation an, um die weiter steigenden Anforderungen an Infotainment-Systeme im Fahrzeug auch langfristig und über das Jahr 2020 hinaus mit einer durchgehenden APIX-Plattform abzudecken. *sj*



Roland Neumann

studierte Nachrichtentechnik an der FH Karlsruhe. Nach dem Studium entwickelte er Kommunikationsrechner und ATM-Komponenten bei Siemens in München, bevor er zu Motorola in den Bereich System Engineering wechselte. Dort war er unter anderem für die Entwicklung von Komponenten für die serielle Gigabit-Datenübertragung und Anwendungen im Automotive-Bereich verantwortlich. 1999 war er Mitgründer der Firma Inova Semiconductors und ist dort verantwortlich für Entwicklung und Fertigung.



Michael Riedel

studierte Informationstechnik an der Technischen Universität Dresden und war danach als Entwickler bei Siemens-Nixdorf sowie in der Vorfeldentwicklung bei Siemens tätig. Bei Inova Semiconductors ist er für System Engineering, digitales Design und Verifikation verantwortlich.

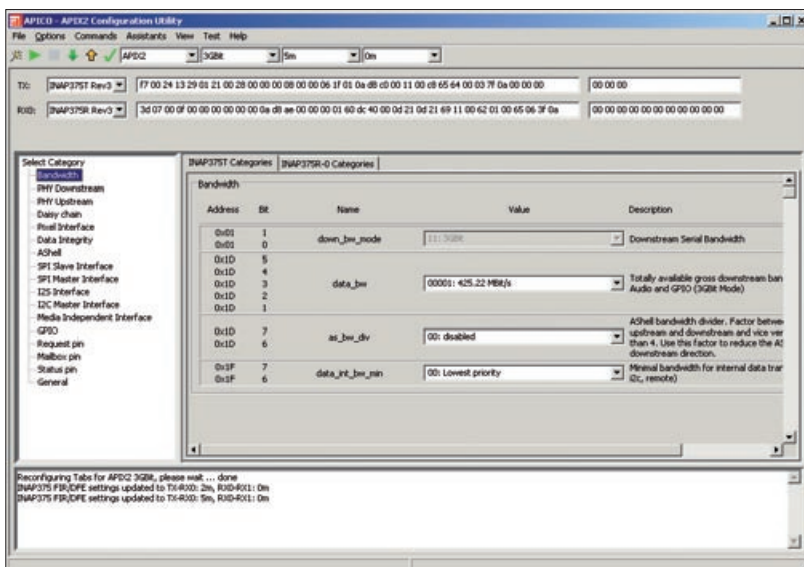


Bild 8. Bedienoberfläche (Menü) der Software Apico.