

MCD2006G/T/R

用于语音/数据收发器的 内置 VCO 锁相环芯片

3MHz ~ 110MHz

产品规格书

版本 V1.3

版本	出版时间	备注
V1.0	2006/10/28	初版 V1.0
V1.1	2008/08/29	增加 MCD2006S
V1.2	2010/05/01	改 MCD2006S 的封装形式为 QFN20L
V1.3	2012/11/20	改原 MCD2006S 为 MCD2006T, 增加 MCD2006R

1、描述

MCD2006G/T/R 是一组用于 VHF 频段的无线语音/数据收发器的芯片，其中 MCD2006G 和 MCD2006T 是用在发射器中的芯片，MCD2006R 是用于接收器的芯片。三颗芯片都有一个压控振荡器（VCO）、一个射频功率放大器、一个晶体振荡器和一个频率综合器（Frequency Synthesizer）；加上片外 LPF、电感和变容管组成了一个完整的锁相环（PLL）。不同点是，MCD2006T 和 MCD2006R 有一个 6 位 ROM 模块，用户只能根据固定的逻辑表设定六个脚位的逻辑电平，使芯片锁定在对应的频点（频点如附录 1、2 所示），MCD2006T 和 MCD2006R 的频点是对应的，相互之间相差 455KHz 的中频频率。与 MCD2006T/R 不同的是，MCD2006G 包括一个 MCU 控制串行接口电路，用户需要使用外接 MCU 设置分频数，从而锁定在 3MHz -110MHz 范围内任意一个频率。MCD2006G 适合于单片机控制的电路，MCD2006T/R 则可以免用单片机。实际应用证实 MCD2006G/T/R 能够在 2.7V 至 4.5V 电压范围、-40 度至+85 度温度范围内稳定工作。

2、应用范围

- FM 收发器、遥控器
- 27M 婴儿监听器
- 40-49M 婴儿监听器
- 27M 对讲机、车载电台
- 红外线语音传输系统

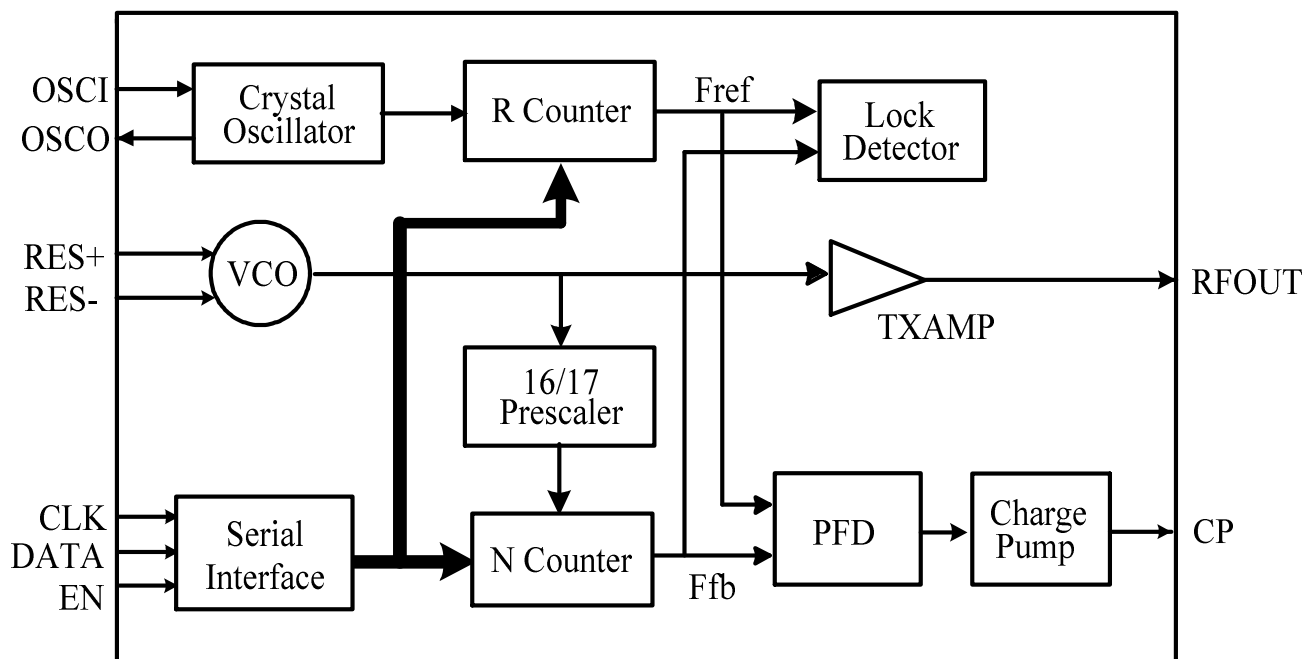
3、特点及指标

3.1 特点

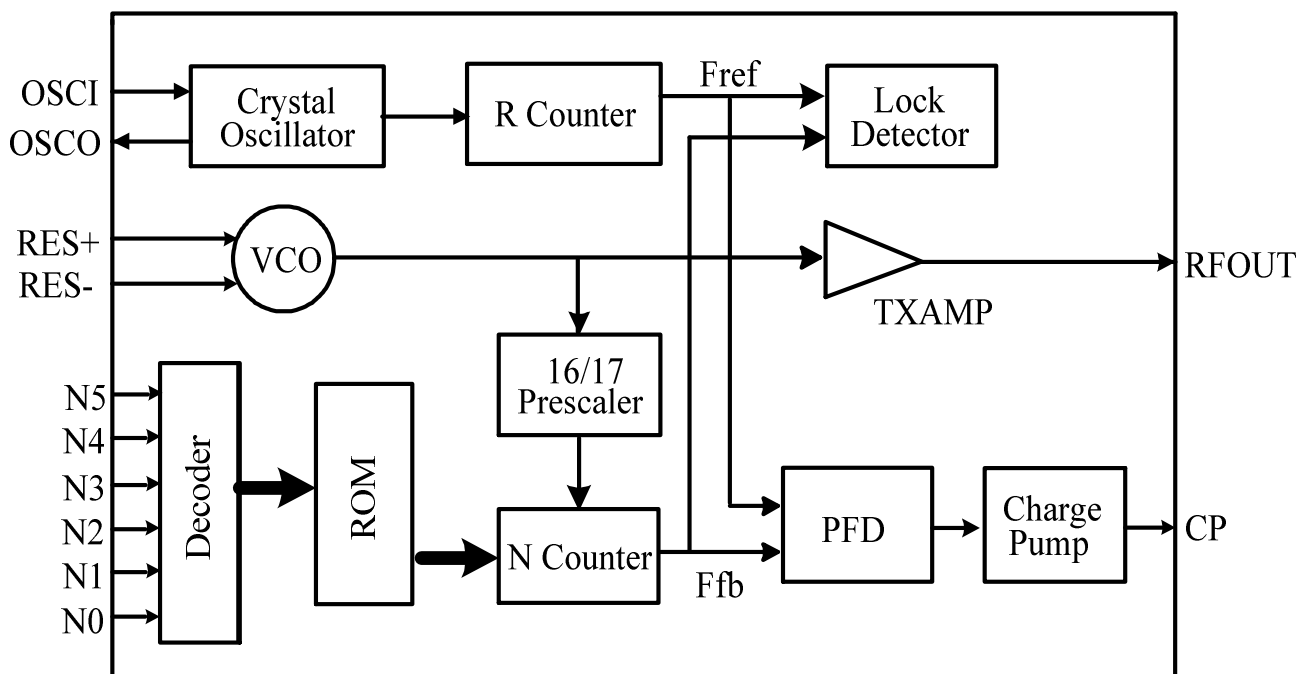
- 1) 频率范围： MCD2006G: 3MHz ~ 110MHz
MCD2006T/R: 在 ROM 逻辑表中详细列出固定频点，3.2 ~ 8.0MHz 的频点必须使用 20MHz 晶体，40.660 ~ 54.405MHz 的频点必须使用 4MHz 晶体
- 2) 工作电压范围： 2.7 ~ 4.5V (3.3V 典型)
- 3) 工作电流： MCD2006G/T: 19mA@3.3V, 27MHz
MCD2006R: 12mA@3.3V, 27MHz
- 4) 参考晶体：
MCD2006G: 4MHz ~ 25MHz
MCD2006T/R: 4MHz (产生 5KHz 参考频率)，20MHz (产生 25KHz 参考频率)
- 5) 输出功率 (50Ω 负载)： MCD2006G/T: +3dBm@27MHz; MCD2006R: -15dBm@27MHz
- 6) 低相位噪声： 10KHz 频偏处-112dBc/Hz，50Hz 环路带宽
- 7) 发射调制模式： 语音/数据
- 8) 射频信号失真度： < 1%
- 9) 发射调制频偏： 可达到 5KHz
- 10) 调制频响： 50Hz ~ 30KHz
- 11) 调制速率： 300bps ~ 120Kbps
- 12) 封装： MCD2006G: TSSOP-16
MCD2006T/R: QFN-20L

3.2 功能方框图

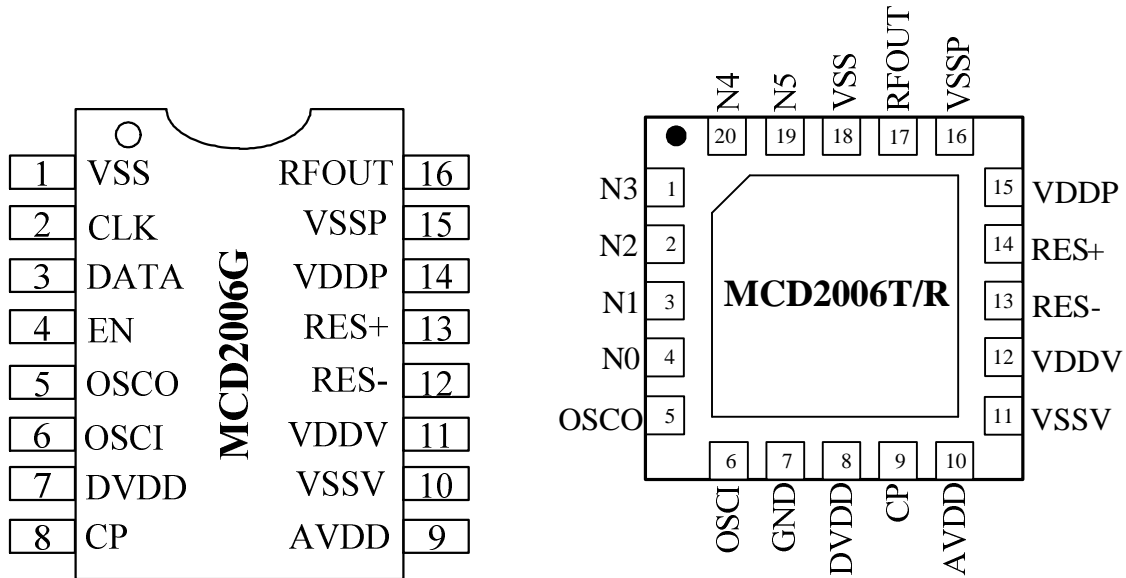
■ MCD2006G



■ MCD2006T/R



3.3 引脚说明



标识	脚位		I/O	描述
	MCD 2006G	MCD 2006T/R		
VSS	1	18	I	PLL 电路地端。
N5-N0	-	19-20 1-4	I	6 th - 1 st ROM 控制位输入端。控制位悬空时，逻辑电平为低，控制位连接至 VDD 时，逻辑电平为高。
CLK	2	-	I	时钟输入端。数据在时钟的上升沿输入到串行接口的 18 位移位寄存器中。
DATA	3	-	I	串行数据输入端。最低位首先输入，最后两位是组别码。
EN	4	-	I	使能输入端。当 EN 为高电平时，存储在移位寄存器中的数据装载到两个计数器中的一个（由组别码决定）。
OSCO	5	5	O	晶体振荡器的输出端。连接至晶体的一端。
OSCI	6	6	I	晶体振荡器的输入端。连接至晶体的另一端。
GND	-	7	I	接地端。
DVDD	7	8	I	PLL 数字电路电源(2.7-4.5V)。
CP	8	9	O	电荷泵输出。由环路滤波器转换为电压控制 VCO 的频率。
AVDD	9	10	I	PLL 模拟电路电源(2.7V-4.5V)。
VSSV	10	11	I	VCO 的地端。
VDDV	11	12	I	VCO 的电源(2.7V-4.5V)。
RES-	12	13	I	VCO 的直流偏置端，连接片外电感和变容管，调谐 VCO 频率。此脚与 RES+ 应接相同容值的电容。
RES+	13	14	I	同上。
VDDP	14	15	I	功率放大器电源(2.7V-4.5V)。
VSSP	15	16	I	功率放大器地端。
RFOUT	16	17	O	功率输出端，输出阻抗为 50Ω，MCD2006G/T 功率典型值为 3dBm@27MHz，MCD2006R 为 -15dBm@27MHz。

3.4 推荐工作条件

参数	标号	数值			单位
		最小值	典型值	最大值	
工作电压	VDD	2.7	3.3	4.5	V
工作温度	T _A	-40	27	+85	°C

3.5 电气特性 (如无特殊说明, 测试条件为 VDD=3.3V, -40°C ≤ T_A ≤ +85°C)

标号	参数	测试条件	指标			单位	
			最小	典型	最大		
一般特性							
F _{OUT}	工作频率	MCD2006G		3	27	110	MHz
		MCD2006T/R (详见附录)	必须 20MHz 晶体	3.2		8.0	
			必须 4MHz 晶体	40.660		54.405	
F _{OSC}	晶体频率	MCD2006G		4		25	MHz
		MCD2006T/R	5K 参考频率	/	4	/	
			25K 参考频率	/	20	/	
F _{PD}	鉴频鉴相器 频率	MCD2006G		由用户设定			KHz
		MCD2006T/R	4M 晶体	/	5	/	
			20M 晶体	/	25	/	
V _{IH}	逻辑高电平			0.8		1	VDD
V _{IL}	逻辑低电平			0.1		0.3	V
I _{DD}	工作电流	MCD2006G/T	F _{OUT} =27MHz		19		mA
			F _{OUT} =49MHz		17		
			F _{OUT} =100MHz		18		
		MCD2006R	F _{OUT} =27MHz		12		
I _{CP}	电荷泵电流				±800		uA
射频特性							
V _{CP}	VCO 控制 电压			0.5		VDD-1.0	V
K _{VCO}	VCO 增益 (使用 ISV149)	F _{OUT} =27MHz			3		MHz/V
		F _{OUT} =49MHz			900		KHz/V
P _{OUT}	输出功率	F _{OUT} =27MHz			3		dBm
		F _{OUT} =49MHz			4		
		F _{OUT} =100MHz			5		
Z _{OUT}	输出阻抗				50		Ω
HS _{OUT}	谐波抑制 (负载 50Ω, 匹配电路如 应用图所 示)	F _{OUT} =27MHz	二次谐波		-54		dBm
			三次谐波		-53		
		F _{OUT} =49MHz	二次谐波		-57		
			三次谐波		-59		
		F _{OUT} =100MHz	二次谐波		-53		
			三次谐波		-54		

PN _{OUT}	相位噪声	F _{OUT} =27MHz	1KHz offset		-88		dBc/Hz
			10KHz offset		-112		
			100KHz offset		-124		
		F _{OUT} =49MHz	1KHz offset		-77		
			10KHz offset		-106		
			100KHz offset		-116		
		F _{OUT} =100MHz	1KHz offset		-77		
			10KHz offset		-104		
			100KHz offset		-124		
调制特性							
S _{AF}	音频频率响应		50		30K	Hz	
S _{DR}	调制速率		300		120K	bps	
D _{EV}	剩余调制 (1SV149, 300~3K BPF)	F _{OUT} =27MHz	0.035		0.045	KHz	
		F _{OUT} =49MHz	0.03		0.04		
F _{MD}	调制频偏	26mV 输入, F _{OUT} =27MHz		± 3		KHz	
		23mV 输入, F _{OUT} =49MHz					
SNR	调制信噪比 (3K 调制频偏, 300-3K BPF)	F _{OUT} =27MHz		44		dB	
		F _{OUT} =49MHz		44			
DIST	音频失真度	解调音频			1.0	%	

4、功能描述

4.1 ROM 模式

MCD2006T/R 只工作在 ROM 模式下指定的频点。6 位控制输入 N0-N5 解码为 64 个控制线，此 64 个控制线对应 64 个送入预分频器和计数器的 18 位并行数据。

64 个通道被分为 4 个频率组，详见附录。用户根据附录中的逻辑表设定 N0-N5 的逻辑电平，PLL 将锁定在对应的频率上。

MCD2006T 中 A 组和 B 组是适用于 FM 红外线发射器的频率，固定的参考频率是 25KHz。C 组和 D 组是适用于婴儿监听器系统的频率，固定的参考频率是 5KHz。

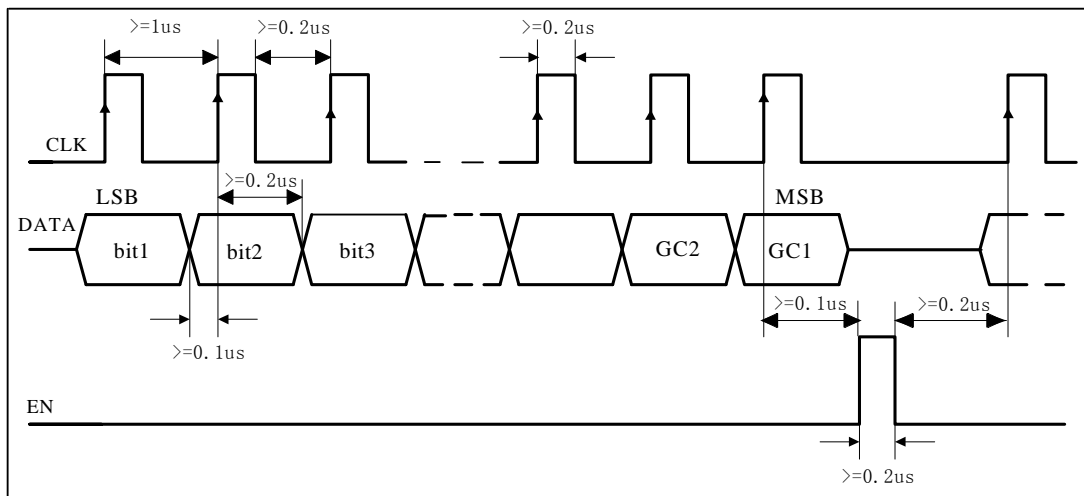
MCD2006R 中 A、B、C、D 四个组都是婴儿监听器的频率，固定的参考频率是 5KHz。其中 A 组和 B 组固定的频率是用于二次变频的接收系统中的，A 组频率与 MCD2006T 的 C 组频率一一对应，每对频率之间相差 4.455MHz 的中频频率，B 组频率与 MCD2006T 的 D 组对应，对应频率也是相差 4.455MHz。C 组和 D 组固定的频率是用于一次变频的接收系统，因此与 MCD2006T 的 C 组和 D 组对应相差 455KHz 的中频频率。

4.2 MCU 模式

MCD2006G 只工作在 MCU 模式下。端口 CLK、DATA 和 EN 为串行数据输入口。二进制串行数据从 DATA 端口进入，通过串-并接口转换为并行数据，由组别码判断数据依次送入参考分频计数器，或者通道分频计数器。

每一位数据在 CLK 信号的上升沿读入内部的移位寄存器，首先读入的配置数据是 LSB（最低位），最后两位（组别码）用以解码内部寄存器地址。在 EN 信号的上升沿，移位寄存器中的数据载入到由组别码确定的锁存器中。

CLK、DATA 和 EN 信号的时序应遵从下图所示。



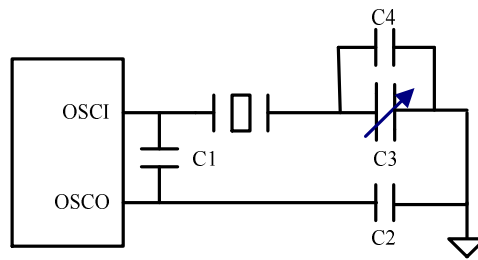
- 注意： (1) LSB 数据先送入移位寄存器。
 (2) 上电时，通常先配置参考分频器，再配置通道分频器。

组别码分配：

组别码		所控计数器
GC1 (MSB)	GC2 (LSB)	
0	0	控制寄存器(只供功能测试用)
1	0	通道计数分频器
1	1	参考计数分频器

4.3 晶体振荡器

锁相环的参考频率是由一个片外的晶体与接在 OSCI 脚和 OSCO 脚的几个电容产生的。片外电容 C1、C2、C3 和 C4 用以设置正确的晶体负载和振荡频率。MCD2006T/R 必须使用 4MHz 晶体（产生 5KHz 参考频率）或者 20MHz 晶体（产生 25KHz 参考频率）以提供正确的参考频率。



4.4 参考分频器 (R counter)

参考分频器为 PFD (鉴频鉴相器) 提供参考频率, 包括一个固定 2 分频器和一个 10 位的可编程分频器。10 位分频器的分频数范围为 3~1023。由于有一个固定 2 分频, 参考分频器的分频数范围为 6~2046。

MCD2006T/R 的参考分频器的分频数已经固定为 800, 因此要产生 5KHz 参考频率就必须使用 4MHz 晶体, 产生 25KHz 参考频率必须使用 20MHz 晶体。

MCD2006G 的参考分频器的分频数由外置 MCU 设定。详细描述请参考可编程描述部分。

4.5 反馈分频器 (N counter)

通道的 N counter 的时钟信号是由 VCO 振荡的 RF 信号产生的。一个 N counter 包括一个分频范围为 0~15 的 4 位 swallow counter 和一个 12 位的分频范围为 3~4095 的 pulse counter。加上 16/17 的前置分频, 总反馈通道分频数范围为 48~65535。为了让前置分频器能够正常分频, pulse counter 的分频比 B 要大于或等于 swallow counter 的分频比 A。

MCD2006T/R 的反馈分频器的分频数由 ROM 固定, 用户只需要按照逻辑表, 设定输入端的逻辑电平, 片上解码器和 ROM 将读出对应的分频数, 送到反馈分频器进行分频和计数, 用户无需计算分频数、无需配置分频器。锁定 3.2 ~ 8.0MHz 的 21 个频点时必须配备 20MHz 晶体, 锁定 40.660 ~ 54.405MHz 的频点时必须配备 4MHz 晶体。

MCD2006G 的反馈分频器的分频数由外置 MCU 设定。详细描述请参考可编程描述部分。

4.6 前置分频器

MCD2006G/T/R 的前置分频器由一个前置放大器、和一个 CMOS 的 16/17 双模分频器组成。前置分频器为随后的 CMOS 的 N counter 提供时钟。

4.7 鉴频鉴相器 (PFD)

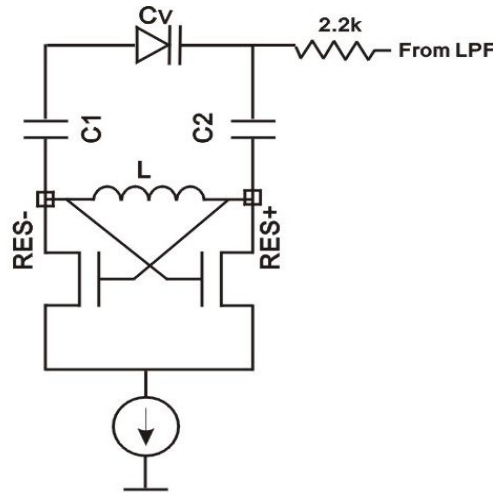
鉴频鉴相器比较参考分频器 (R counter) 和反馈分频器 (N counter) 各自送出的信号频率和相位, 输出 CMOS 信号控制电荷泵。电荷泵送一个反馈信号到鉴频鉴相器用以消除死区。

4.8 电荷泵

电荷泵对外部环路滤波器充电或放电是由鉴频鉴相器输出的极性控制来决定的。环路滤波器把电荷转换为 VCO 的控制电压, 电荷泵牵引其输出 CP 到 VDD(Pump up)或 GND(Pump down)。电荷泵的电流为 800uA。在锁定情况下, CP 端处于微小调整的三态输出状态。

4.9 VCO

VCO 是一个自偏置的栅极和漏极交叉耦合结构的双端放大器（如下图所示），这样的结构实现了正反馈和一个 360° 的相位转换。VCO 由片外的一个电感、两个电容、两个变容二极管和片上电路组成。用户可自由地根据频率需要选取电感和电容值。VCO 的输出分别送到功率放大器 TXAMP 和隔离输出到前置分频器进行分频，再与参考频率进行比较。



VCO 振荡的调试按照以下步骤进行。首先，开环，建立 VCO 振荡（如上图所示）。连接在 RES-、RES+脚的两个电容 C1、C2 推荐取值为 100-120pF（锁定在 49MHz 为例），两脚间的电感根据下式计算取值。

$$L = \left(\frac{1}{2\pi f}\right)^2 \frac{1}{C}$$

$$C = C1 \text{ or } C2 // C_v$$

Cv: 变容二极管电容，由变容管负端电压决定，查看变容管规格书

上式中，C 的值由 C1/C2、变容管电容和寄生电容决定，粗略计算时，寄生电容可以忽略。

令变容管负端为 0V，测出 VCO 的振荡频率 F1，再令变容管负端为电源电压，测出 VCO 的振荡频率 F2。如此测出的 F1 和 F2 频率就是在现有的电容电感配置下，VCO 能够调节的最大频率范围。用户需要确定所需的频率在 VCO 振荡范围内，处于频率范围中间最佳。

然后，连接环路滤波器，构成环路（如参考电路图所示）。此时变容管负端电压会由接入的环路滤波器进行闭环调节，最终稳定在一个固定电平，实现锁定。用户需要确定环路滤波器的电平在 VCO 的锁定控制电压范围内。

4.10 TXAMP

功率放大器是一个输出放大级。3.3V 供电电压下，锁定 49MHz，负载阻抗为 50ohm 时，MCD2006G/T 可以提供 4dBm 的输出功率，MCD2006R 可以提供-15dBm 的输出功率。

5. 可编程计数器

5.1 参考分频计数器 R

参考分频计数器为 PLL 提供参考频率，包括一个 2 分频器和一个 10 位可编程分频器。10 位分频器的分频范围为 3~1023，加上固定的 2 分频，参考分频器总的分频数范围为 6~2046。

LSB										配置字		MSB	
R1	R2	R3	R4	R5	R6	R7	R8	R9	R10	GC2=1	GC1=1		

可编程 10 位计数器的分频数：

分频数 (R)	R10	R9	R8	R7	R6	R5	R4	R3	R2	R1
3	0	0	0	0	0	0	0	0	1	1
4	0	0	0	0	0	0	0	1	0	0
●	●	●	●	●	●	●	●	●	●	●
1023	1	1	1	1	1	1	1	1	1	1

$$R = R1 \times 2^0 + R2 \times 2^1 + \dots + R10 \times 2^9 \quad (R \geq 3)$$

总的分频数范围：6 至 2046。

5.2 通道分频计数器 N

这个可编程分频器由一个 4 位 SWALLOW 计数器和一个 12 位 PULSE 计数器构成，和 16/17 的前置分频器一起形成的分频范围为 48~65535。

LSB																配置字		MSB	
N1	N2	N3	N4	N5	N6	N7	N8	N9	N10	N11	N12	N13	N14	N15	N16	GC2=0	GC1=1		
-----swallow 计数器-----				-----pulse 计数器-----												-----组别码-----			

Swallow 计数器的分频数(A)

分频数 (A)	N4	N3	N2	N1
0	0	0	0	0
1	0	0	0	1
●	●	●	●	●
15	1	1	1	1

$$A = N1 \times 2^0 + N2 \times 2^1 + \dots + N4 \times 2^3$$

分频数范围：0 至 15

Pulse 计数器的分频数(B)

分频数 (B)	N16	N15	N14	N13	N12	N11	N10	N9	N8	N7	N6	N5
3	0	0	0	0	0	0	0	0	0	0	1	1
4	0	0	0	0	0	0	0	0	0	1	0	0
●	●	●	●	●	●	●	●	●	●	●	●	●
4095	1	1	1	1	1	1	1	1	1	1	1	1

$$B = N5 \times 2^0 + N6 \times 2^1 + \dots + N16 \times 2^{11}$$

分频数范围: 3 至 4095 ($B \geq A$)

N 计数器总的分频数:

$$N = 16 * B + A \quad (B \geq A)$$

分频数范围: 48 至 65535

6. 举例

例子 1: 从 4MHz 晶体得到一个 5KHz 的参考频率

- 总分频数 $2R = 4\text{MHz} \div 5\text{KHz} = 800$
- 可编程分频数 $R = 800 \div 2 = 400$
- 二进制格式(10bit) $R=0110010000$
- 参考分频器的组别码 “11”
- 配置字(12bit) “110110010000”

LSB (先送入寄存器) → MSB

0	0	0	0	1	0	0	1	1	0	1	1
---	---	---	---	---	---	---	---	---	---	---	---

例子 2: 从 5KHz 的参考频率合成一个 40.665MHz 的 VCO 频率

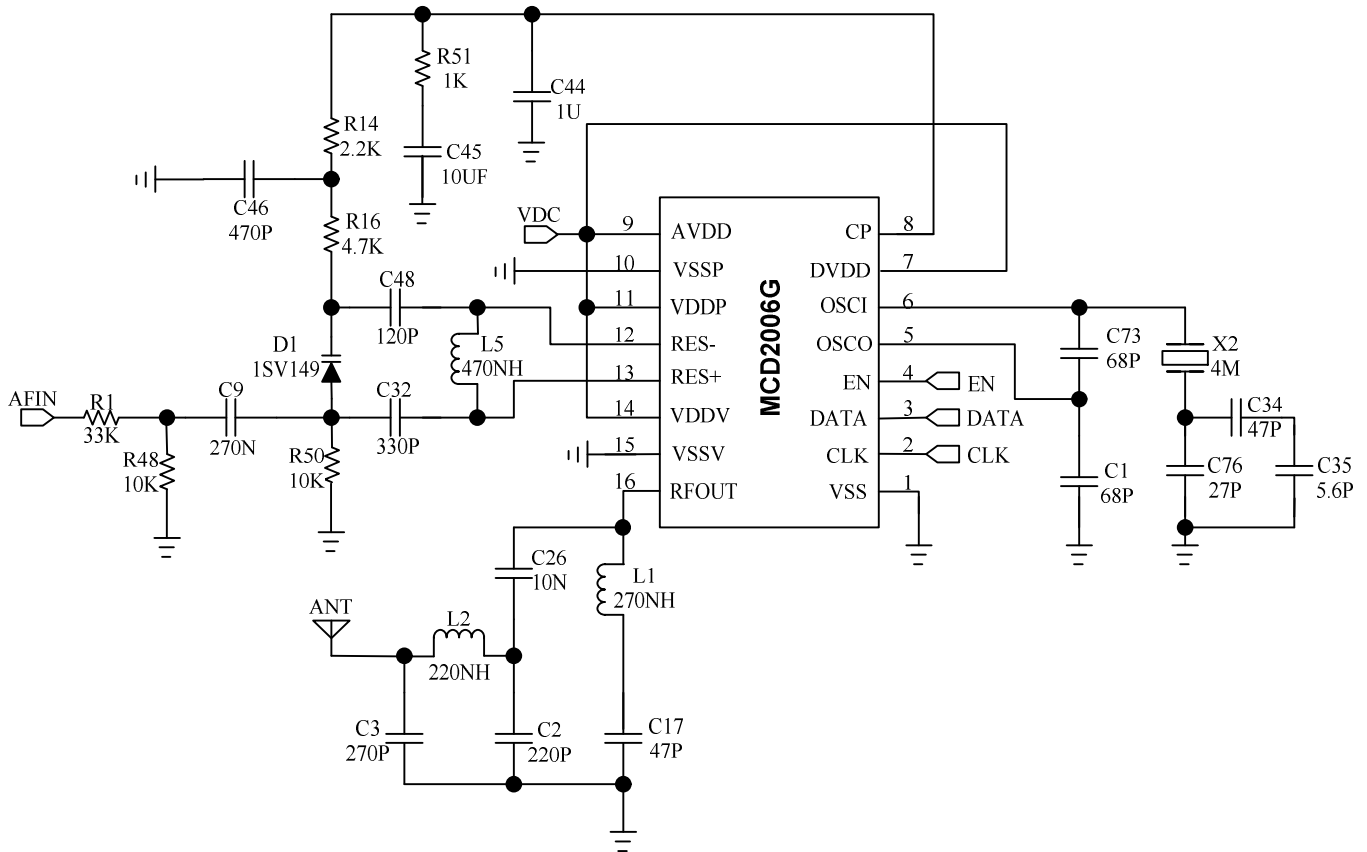
- 参考频率 5KHz (见例 1)
- 总分频数 $16 * B + A = 40.665\text{MHz} \div 5\text{KHz} = 8133$
- Pulse 计数器分频数 (取整) $B = \text{Int}(8133 \div 16) = 508$
- 二进制格式(12-bit) $B = 000111111100$
- Swallow 计数器分频数 $A = 8133 - 16 * 508 = 5$
- 二进制格式(4bit) $A=0101$
- N 分频器的组别码 “10”
- 配置字(18bit) “100001111111000101”

LSB (先送入寄存器) → MSB

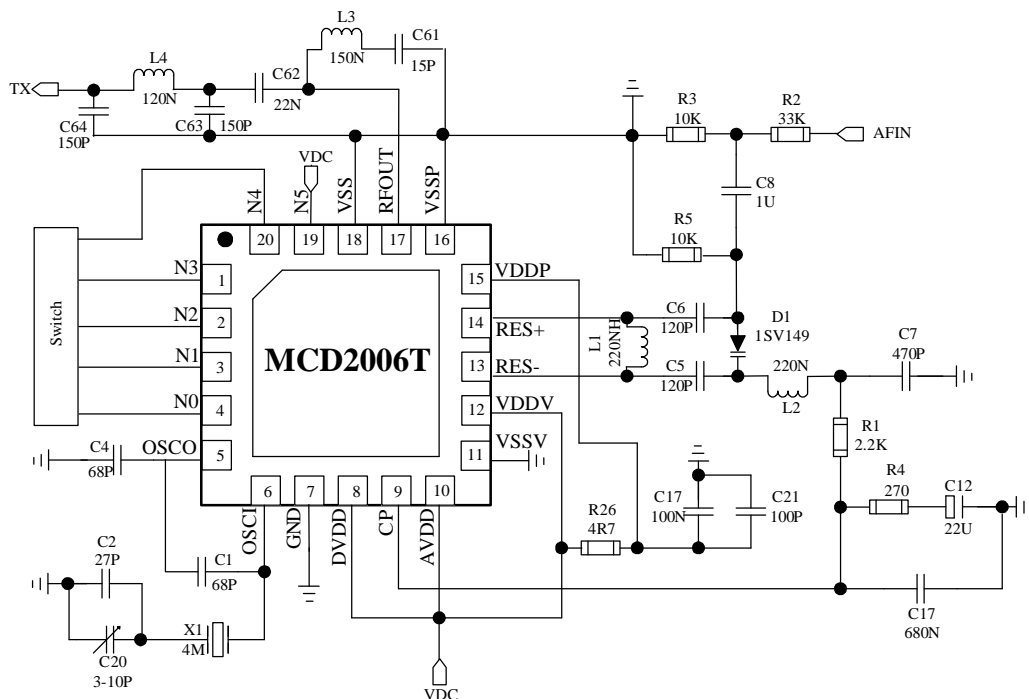
1	0	1	0	0	0	1	1	1	1	1	1	1	0	0	0	0	1
---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---

7. 典型应用电路

MCD2006G 27MHz 应用电路（配置 50 欧阻抗匹配、谐波抑制网络）

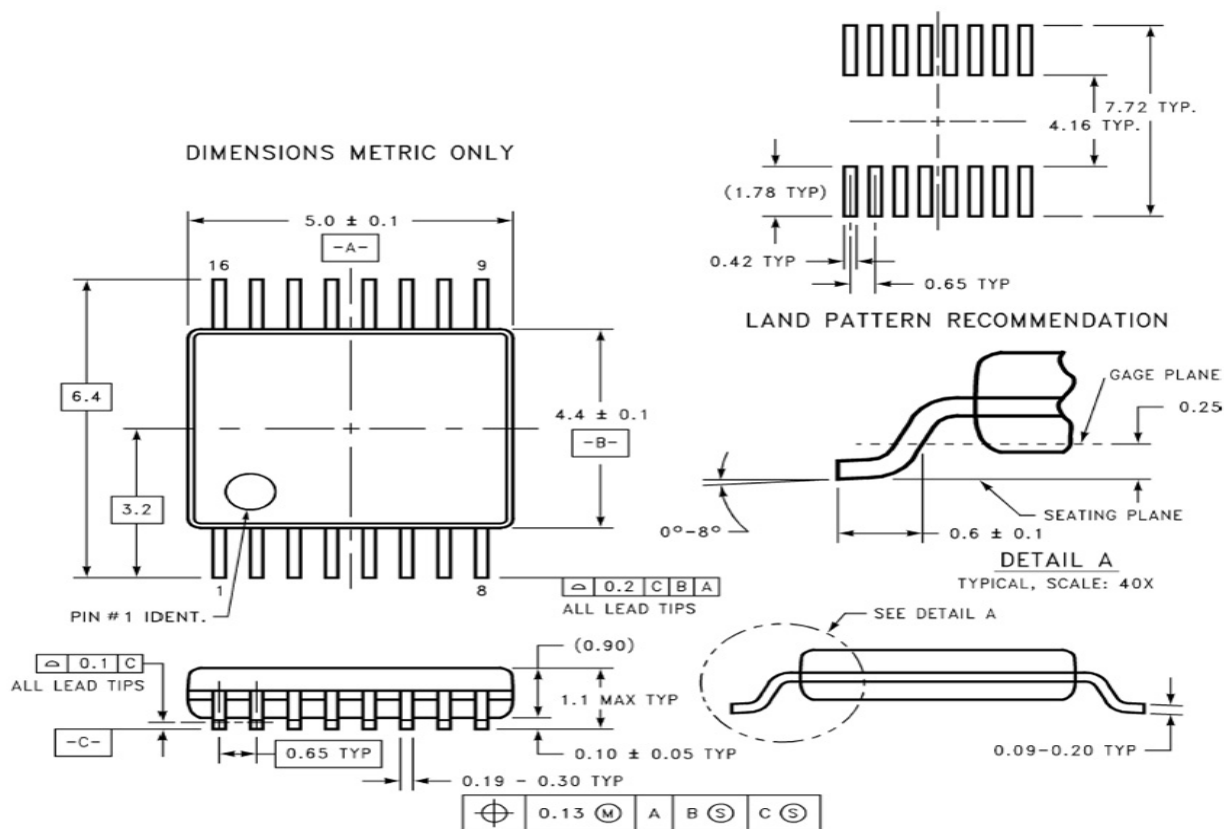


MCD2006T 49.840MHz 应用电路（配置 50 欧阻抗匹配、谐波抑制网络）



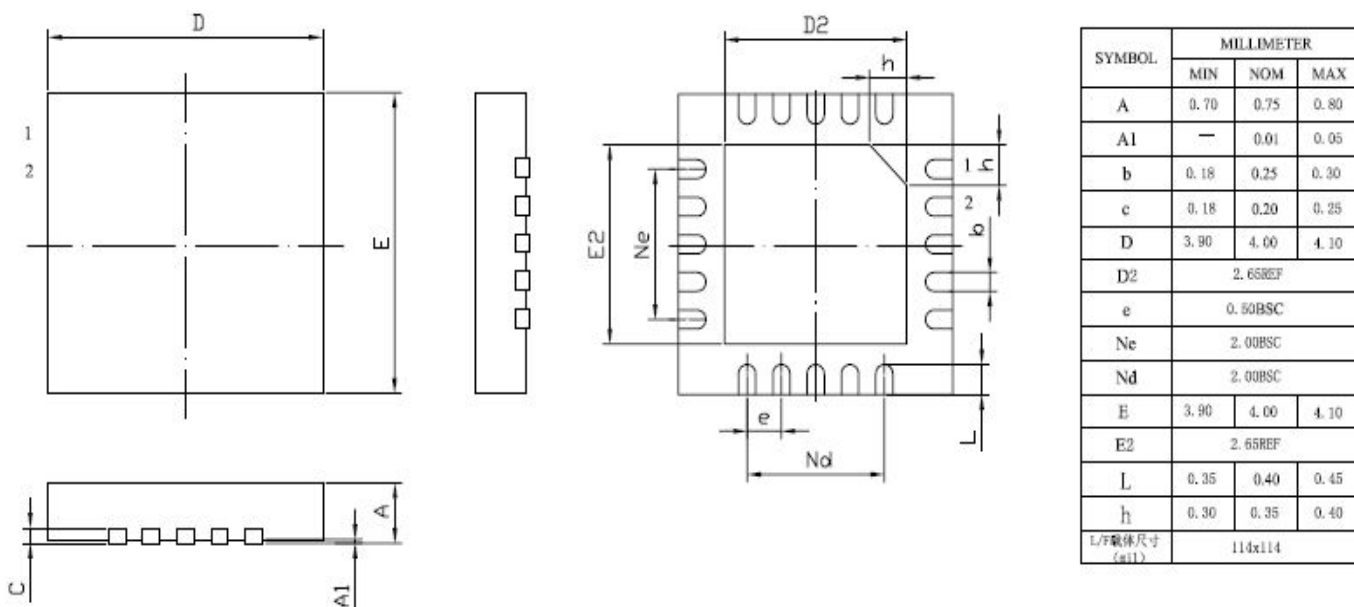
8. 封装尺寸

■ TSSOP-16



Dimensions are in millimeters.

■ QFN-20L



附录 1: MCD2006T ROM 逻辑表

注: (1) 背景字母 A~D 标明频率组

(2) 频率组 A、B 必须使用 20MHz 晶体 (产生 25KHz 参考频率), 频率组 C、D 必须使用 4MHz 晶体 (产生 5KHz 参考频率)

(3) 控制位 N0~N5 悬空时, 逻辑电平为低, 连接至 VDD 时, 逻辑电平为高。

No	N5	N4	N3	N2	N1	N0	Fvco (MHz)	No	N5	N4	N3	N2	N1	N0	Fvco (MHz)
1	0	0	0	0	0	0	3.2	17	0	1	0	0	0	0	7.0
2			0	0	0	1	3.4	18			0	0	0	1	7.2
3			0	0	1	0	3.6	19			0	0	1	0	7.5
4			0	0	1	1	3.8	20			0	0	1	1	7.8
5			0	1	0	0	4.0	21			0	1	0	0	8.0
6			0	1	0	1	4.2	22			0	1	0	1	Test
7			0	1	1	0	4.5	23			0	1	1	0	Test
8			0	1	1	1	4.8	24			0	1	1	1	Test
9			1	0	0	0	5.0	25			1	0	0	0	Test
10			1	0	0	1	5.2	26			1	0	0	1	Test
11			1	0	1	0	5.5	27			1	0	1	0	Test
12			1	0	1	1	5.8	28			1	0	1	1	Test
13			1	1	0	0	6.0	29			1	1	0	0	Test
14			1	1	0	1	6.2	30			1	1	0	1	Test
15			1	1	1	0	6.5	31			1	1	1	0	Test
16			1	1	1	1	6.8	32			1	1	1	1	Test
33	1	0	0	0	0	0	40.660	49	1	1	0	0	0	0	49.840
34			0	0	0	1	40.665	50			0	0	0	1	49.830
35			0	0	1	0	40.670	51			0	0	1	0	49.860
36			0	0	1	1	40.675	52			0	0	1	1	49.890
37			0	1	0	0	40.680	53			0	1	0	0	49.850
38			0	1	0	1	40.685	54			0	1	0	1	49.880
39			0	1	1	0	40.690	55			0	1	1	0	49.950
40			0	1	1	1	-	56			0	1	1	1	49.920
41			1	0	0	0	40.700	57			1	0	0	0	49.900
42			1	0	0	1	40.695	58			1	0	0	1	49.870
43			1	0	1	0	Test	59			1	0	1	0	49.930
44			1	0	1	1	Test	60			1	0	1	1	49.940
45			1	1	0	0	Test	61			1	1	0	0	49.910
46			1	1	0	1	Test	62			1	1	0	1	Test
47			1	1	1	0	Test	63			1	1	1	0	Test
48			1	1	1	1	Test	64			1	1	1	1	Test

附录 2: MCD2006R ROM 逻辑表

- 注: (1) 背景字母 A~D 标明频率组
 (2) 每个频率组都必须使用 20MHz 晶体 (产生 25KHz 参考频率)
 (3) 控制位 N0~N5 悬空时, 逻辑电平为低, 连接至 VDD 时, 逻辑电平为高。

No	N5	N4	N3	N2	N1	N0	Fvco (MHz)	No	N5	N4	N3	N2	N1	N0	Fvco (MHz)
1	0	0	0	0	0	0	45.115	17	0	1	0	0	0	0	54.285
2			0	0	0	1	45.120	18			0	0	0	1	54.295
3			0	0	1	0	45.125	19			0	0	1	0	54.305
4			0	0	1	1	45.130	20			0	0	1	1	54.375
5			0	1	0	0	45.135	21			0	1	0	0	54.315
6			0	1	0	1	45.140	22			0	1	0	1	54.325
7			0	1	1	0	45.145	23			0	1	1	0	54.405
8			0	1	1	1	Test	24			0	1	1	1	54.345
9			1	0	0	0	45.155	25			1	0	0	0	54.355
10			1	0	0	1	45.150	26			1	0	0	1	54.335
11			1	0	1	0	Test	27			1	0	1	0	54.385
12			1	0	1	1	Test	28			1	0	1	1	54.395
13			1	1	0	0	Test	29			1	1	0	0	54.365
14			1	1	0	1	Test	30			1	1	0	1	Test
15			1	1	1	0	Test	31			1	1	1	0	Test
16			1	1	1	1	Test	32			1	1	1	1	Test
33	1	0	0	0	0	0	40.205	49	1	1	0	0	0	0	49.375
34			0	0	0	1	40.210	50			0	0	0	1	49.385
35			0	0	1	0	40.215	51			0	0	1	0	49.395
36			0	0	1	1	40.220	52			0	0	1	1	49.465
37			0	1	0	0	40.225	53			0	1	0	0	49.405
38			0	1	0	1	40.230	54			0	1	0	1	49.415
39			0	1	1	0	40.235	55			0	1	1	0	49.495
40			0	1	1	1	-	56			0	1	1	1	49.435
41			1	0	0	0	40.245	57			1	0	0	0	49.445
42			1	0	0	1	40.240	58			1	0	0	1	49.425
43			1	0	1	0	Test	59			1	0	1	0	49.475
44			1	0	1	1	Test	60			1	0	1	1	49.485
45			1	1	0	0	Test	61			1	1	0	0	49.455
46			1	1	0	1	Test	62			1	1	0	1	Test
47			1	1	1	0	Test	63			1	1	1	0	Test
48			1	1	1	1	Test	64			1	1	1	1	Test

重要声明

美芯集成电路(深圳)有限公司保留不发布通知而对该产品和服务随时进行修正、更改、补充、改进和其它变动的权利。用户敬请在购买产品之前获取最新的相关信息并核实该信息是最近的和完整的。所有产品在定单确认后将遵从美芯集成电路(深圳)有限公司的销售条款和条例进行销售。

美芯集成电路(深圳)有限公司保证产品性能在销售时符合技术指标,测试和其它质量控制符合产品质量保证。

美芯集成电路(深圳)有限公司

中国深圳高新区科技中二路软件园一期四栋 516 室

电话: (86) 755-8618-5088

传真: (86) 755-8618-5000

Email: sales@mcdevices.com

<http://www.mcdevices.com>

MC DEVICES Co.,Ltd

516 Bld. 4, National Software Park, 2 Kejizhong Rd.,

Shenzhen Hi-Tech Park,

Shenzhen, Guangdong, China

Tel: 86-755-8618-5088

Fax:86-755-8618-5000

Email: sales@mcdevices.com

<http://www.mcdevices.com>