

S-8224A/Bシリーズは、高精度電圧検出回路と遅延回路を内蔵したリチウムイオン二次電池セカンドプロテクト用ICです。各セル間をショートすることにより、2～4セル直列接続に対応できます。
S-8224BシリーズはCO端子出力電圧を11.5 V max.に制限するため、ゲート耐圧12 VのFETの使用が可能です。

■ 特長

- ・各セルに対する高精度電圧検出回路
 - 過充電検出電圧n (n = 1～4)

3.600 V～4.700 V (50 mVステップ)	精度±20 mV (Ta = +25°C)
	精度±25 mV (Ta = -10°C～+60°C)
 - 過充電ヒステリシス電圧n (n = 1～4)^{*1}

0.0 mV～-550 mV (50 mVステップ)	
-300 mV～-550 mV	精度±20%
-100 mV～-250 mV	精度±50 mV
-50 mV	精度±25 mV
0.0 mV	精度-25 mV～+20 mV
- ・過充電検出遅延時間は内蔵回路のみで実現 (外付け容量は不要)
 - 過充電検出遅延時間を選択可能 : 1 s, 2 s, 4 s, 6 s, 8 s
 - 過充電解除遅延時間を選択可能 : 2 ms, 64 ms
- ・タイマリセット遅延回路内蔵
- ・CTL端子による出力制御機能
- ・出力形態を選択可能 (S-8224Aシリーズ) : CMOS出力、Nchオープンドレイン出力
- ・出力論理を選択可能 (S-8224Aシリーズ) : アクティブ "H"、アクティブ "L"
- ・CO端子出力電圧を11.5 V max.に制限 (S-8224Bシリーズ)^{*2}
- ・高耐圧 : 絶対最大定格28 V
- ・広動作電圧範囲 : 3.6 V～28 V
- ・広動作温度範囲 : Ta = -40°C～+85°C
- ・低消費電流
 - 動作時 (各セルV_{CU} - 1.0 V) : 0.25 μA typ., 0.6 μA max. (Ta = +25°C)
 - 過放電時 (各セルV_{CU} × 0.5 V) : 0.3 μA max. (Ta = +25°C)
- ・鉛フリー (Sn 100%)、ハロゲンフリー

*1. 過充電ヒステリシス電圧は、以下の式で計算される範囲で選択してください。

$$(\text{過充電検出電圧}n) + (\text{過充電ヒステリシス電圧}n) \geq 3.4 \text{ V}$$

*2. 出力論理はアクティブ "H" のみとなります。

■ 用途

- ・リチウムイオン二次電池 (セカンドプロテクト用)

■ パッケージ

- ・SNT-8A

■ ブロック図

1. S-8224Aシリーズ

1.1 CMOS出力品

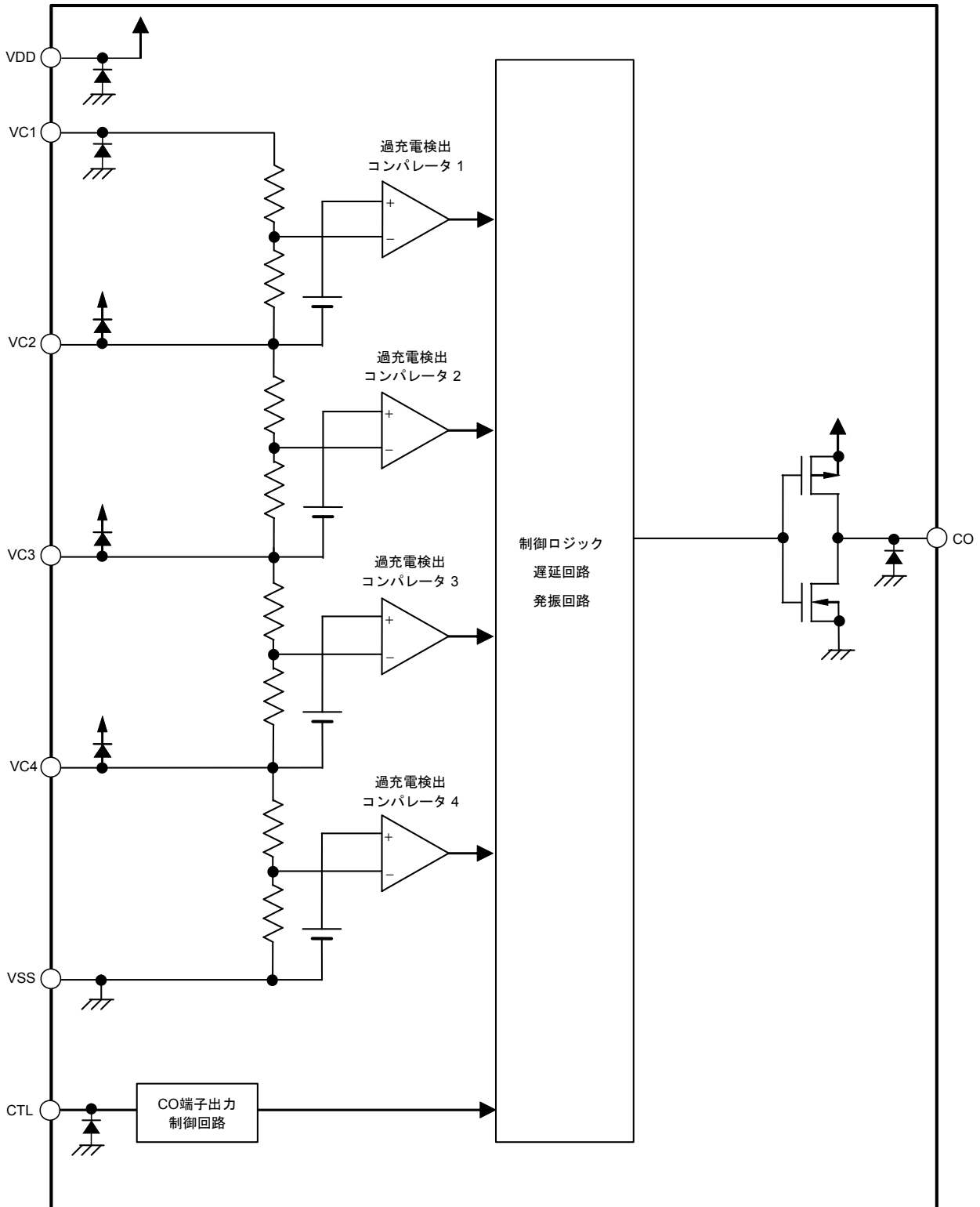


図1

1.2 Nchオープンドレイン出力品

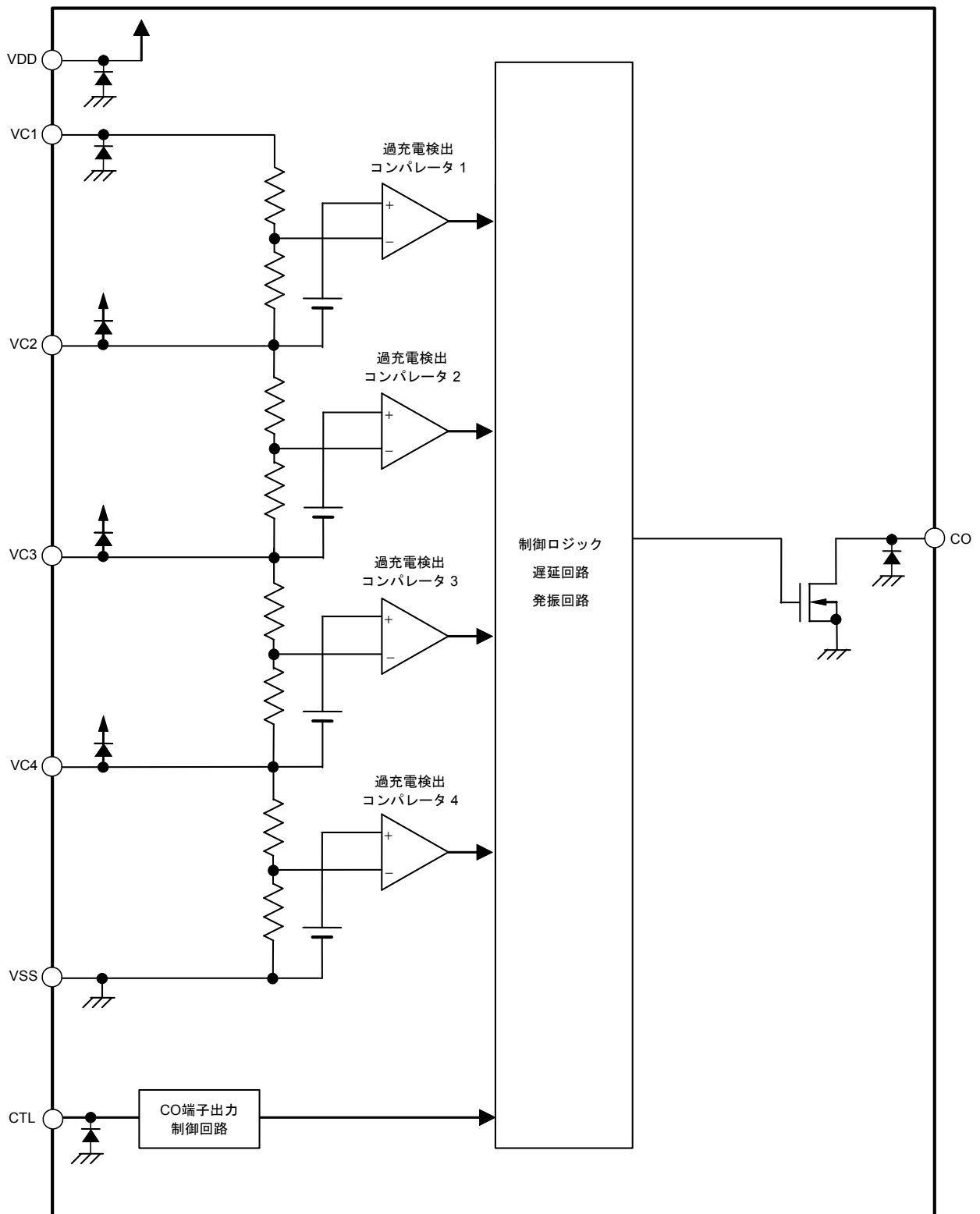


図2

2. S-8224Bシリーズ

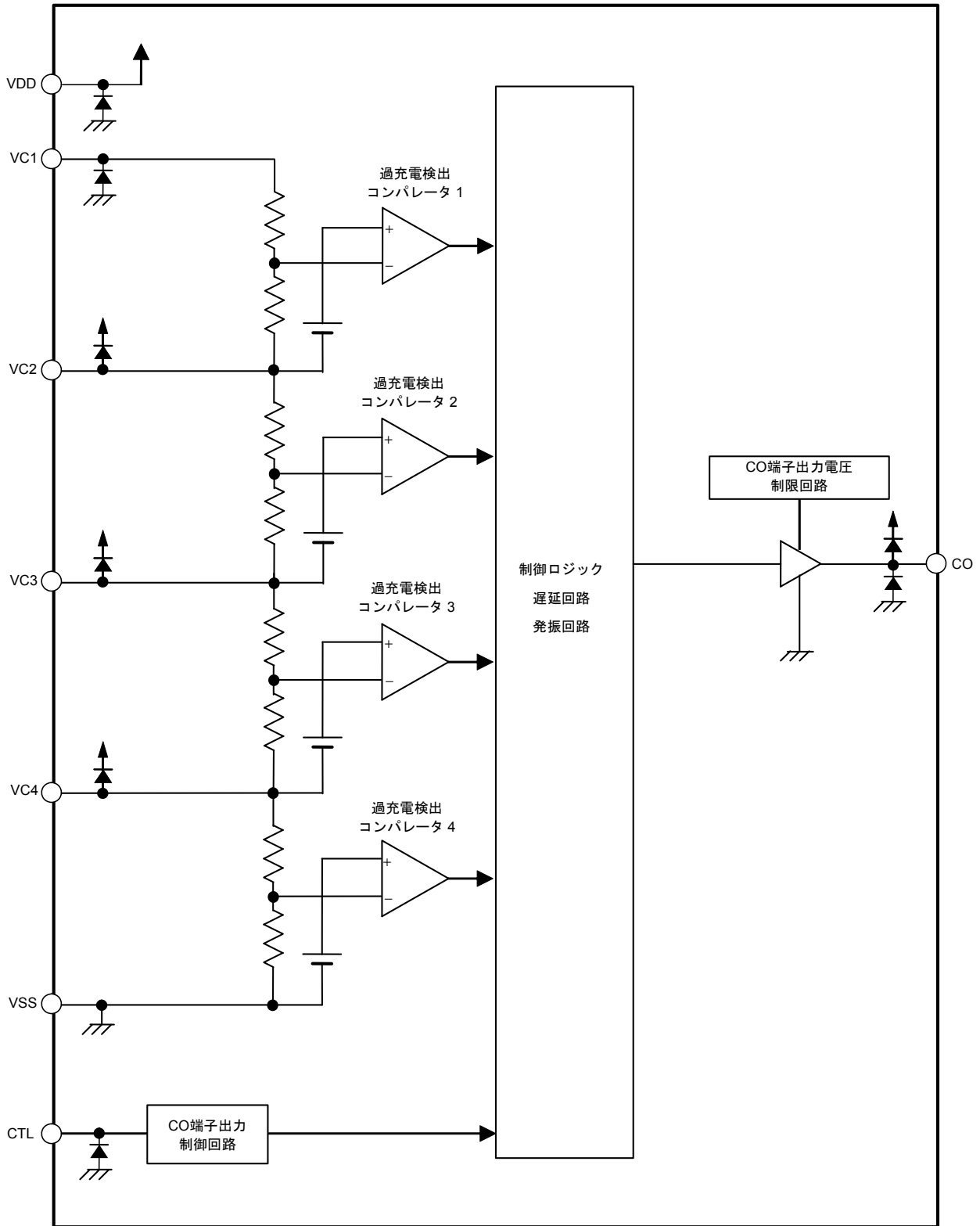
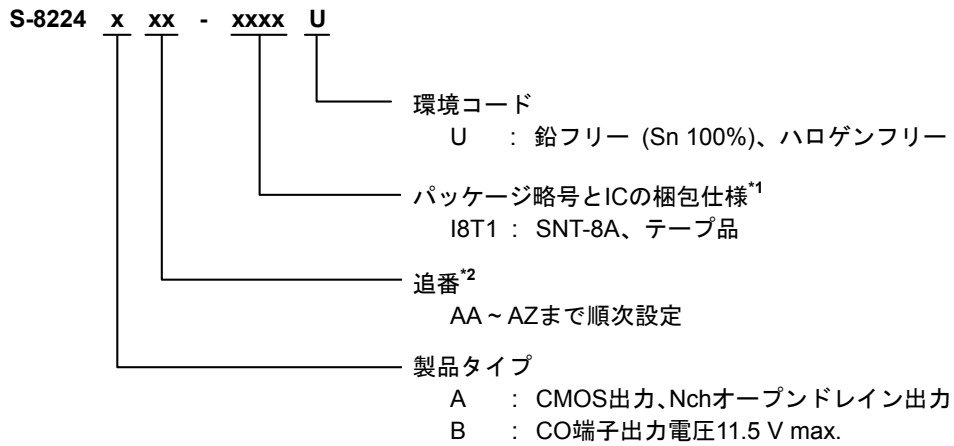


図3

■ 品目コードの構成

1. 製品名



*1. テープ図面を参照してください。

*2. "3. 製品名リスト" を参照してください。

2. パッケージ

表1 パッケージ図面コード

パッケージ名	外形寸法図面	テープ図面	リール図面	ランド図面
SNT-8A	PH008-A-P-SD	PH008-A-C-SD	PH008-A-R-SD	PH008-A-L-SD

3. 製品名リスト

3.1 S-8224Aシリーズ

表2

製品名	過充電検出電圧 [V _{CU}]	過充電 ヒステリシス電圧 [V _{HC}]	過充電検出 遅延時間*1 [t _{CU}]	過充電解除 遅延時間*2 [t _{CL}]	出力形態*3	出力論理*4
S-8224AAS-I8T1U	4.450 V	-400 mV	4 s	64 ms	CMOS出力	アクティブ "H"
S-8224AAT-I8T1U	4.350 V	-400 mV	4 s	64 ms	CMOS出力	アクティブ "H"
S-8224AAU-I8T1U	4.500 V	-400 mV	4 s	64 ms	CMOS出力	アクティブ "H"
S-8224AAV-I8T1U	4.550 V	-400 mV	6 s	64 ms	CMOS出力	アクティブ "H"
S-8224AAW-I8T1U	4.450 V	-400 mV	6 s	64 ms	CMOS出力	アクティブ "H"
S-8224AAX-I8T1U	4.350 V	-400 mV	6 s	64 ms	CMOS出力	アクティブ "H"

- *1. 過充電検出遅延時間を1 s, 2 s, 4 s, 6 s, 8 sから選択可能
- *2. 過充電解除遅延時間を2 ms, 64 msから選択可能
- *3. 出力形態をCMOS出力、Nchオープンドレイン出力から選択可能
- *4. 出力論理をアクティブ "H"、アクティブ "L" から選択可能

備考 上記検出電圧値以外の製品をご希望の場合は、弊社営業部までお問い合わせください。

3.2 S-8224Bシリーズ

表3

製品名	過充電検出電圧 [V _{CU}]	過充電 ヒステリシス電圧 [V _{HC}]	過充電検出 遅延時間*1 [t _{CU}]	過充電解除 遅延時間*2 [t _{CL}]	出力論理*3
S-8224BAA-I8T1U	4.350 V	-400 mV	4 s	2 ms	アクティブ "H"
S-8224BAB-I8T1U	4.450 V	-400 mV	6 s	64 ms	アクティブ "H"
S-8224BAC-I8T1U	4.350 V	-400 mV	4 s	64 ms	アクティブ "H"

- *1. 過充電検出遅延時間を1 s, 2 s, 4 s, 6 s, 8 sから選択可能
- *2. 過充電解除遅延時間を2 ms, 64 msから選択可能
- *3. 出力論理はアクティブ "H" のみとなります

備考 上記検出電圧値以外の製品をご希望の場合は、弊社営業部までお問い合わせください。

■ ピン配置図

1. SNT-8A

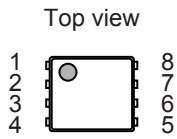


図4

表4

端子番号	端子記号	端子内容
1	VDD	正電源入力端子
2	VC1	バッテリー1の正電圧接続端子
3	VC2	バッテリー1の負電圧接続端子、 バッテリー2の正電圧接続端子
4	VC3	バッテリー2の負電圧接続端子、 バッテリー3の正電圧接続端子
5	VC4	バッテリー3の負電圧接続端子、 バッテリー4の正電圧接続端子
6	VSS	負電源入力端子、 バッテリー4の負電圧接続端子
7	CTL	CO端子出力制御端子
8	CO	充電制御用FETゲート接続端子

■ 絶対最大定格

表5

(特記なき場合 : Ta = +25°C)

項目		記号	適用端子	絶対最大定格	単位	
VDD端子 - VSS端子間入力電圧		V _{DS}	VDD	V _{SS} - 0.3 ~ V _{SS} + 28	V	
入力端子電圧		V _{IN}	VC1	V _{SS} - 0.3 ~ V _{SS} + 28	V	
			VC2, VC3, VC4	V _{DD} - 28 ~ V _{DD} + 0.3	V	
			CTL	V _{SS} - 0.3 ~ V _{DD} + 0.3	V	
CO出力端子電圧	S-8224Aシリーズ	CMOS出力 Nchオープンドレイン出力	V _{CO}	CO	V _{SS} - 0.3 ~ V _{DD} + 0.3	V
					V _{SS} - 0.3 ~ V _{SS} + 28	V
	S-8224Bシリーズ	V _{SS} - 0.3 ~ V _{DD} + 0.3			V	
動作周囲温度		T _{opr}	-	-40 ~ +85	°C	
保存温度		T _{stg}	-	-40 ~ +125	°C	

注意 絶対最大定格とは、どのような条件下でも越えてはならない定格値です。万一この定格値を越えると、製品の劣化などの物理的な損傷を与える可能性があります。

■ 熱抵抗値

表6

項目	記号	条件	Min.	Typ.	Max.	単位	
ジャンクション温度 - 周囲温度間 熱抵抗値 ^{*1}	θ_{ja}	SNT-8A	Board A	-	211	-	°C/W
			Board B	-	173	-	°C/W
			Board C	-	-	-	°C/W
			Board D	-	-	-	°C/W
			Board E	-	-	-	°C/W

*1. 測定環境 : JEDEC STANDARD JESD51-2A準拠

備考 詳細については、"■ Power Dissipation"、"Test Board" を参照してください。

■ 電気的特性

表7

(特記なき場合：Ta = +25°C)

項目	記号	条件	Min.	Typ.	Max.	単位	測定回路
検出電圧							
過充電検出電圧n (n = 1, 2, 3, 4)	V _{CU} n	Ta = +25°C	V _{CU} - 0.020	V _{CU}	V _{CU} + 0.020	V	1
		Ta = -10°C ~ +60°C*1	V _{CU} - 0.025	V _{CU}	V _{CU} + 0.025	V	1
過充電ヒステリシス電圧n (n = 1, 2, 3, 4)	V _{HC} n	-550 mV ≤ V _{HC} ≤ -300 mV	V _{HC} × 1.2	V _{HC}	V _{HC} × 0.8	V	1
		-250 mV ≤ V _{HC} ≤ -100 mV	V _{HC} - 0.050	V _{HC}	V _{HC} + 0.050	V	1
		V _{HC} = -50 mV	V _{HC} - 0.025	V _{HC}	V _{HC} + 0.025	V	1
		V _{HC} = 0.0 mV	V _{HC} - 0.025	V _{HC}	V _{HC} + 0.020	V	1
入力電圧							
VDD端子 - VSS端子間動作電圧	V _{DSOP}	-	3.6	-	28	V	-
CTL端子入力電圧 "H"	V _{CTLH}	-	V _{DD} × 0.95	-	-	V	2
CTL端子入力電圧 "L"	V _{CTL}	-	-	-	V _{DD} × 0.4	V	2
出力電圧							
CO端子出力電圧 "H"	V _{COH}	S-8224Bシリーズ	5.0	8.0	11.5	V	2
入力電流							
動作時消費電流	I _{OPE}	V1 = V2 = V3 = V4 = V _{CU} - 1.0 V	-	0.25	0.6	μA	3
過放電時消費電流	I _{OPED}	V1 = V2 = V3 = V4 = V _{CU} × 0.5 V	-	-	0.3	μA	3
VC1端子入力電流	I _{VC1}	V1 = V2 = V3 = V4 = V _{CU} - 1.0 V	-	-	0.3	μA	4
VCn端子入力電流 (n = 2, 3, 4)	I _{VCn}	V1 = V2 = V3 = V4 = V _{CU} - 1.0 V	-0.3	0	0.3	μA	4
CTL端子入力電流 "H"	I _{CTLH}	-	0.6	1.3	2.0	μA	4
CTL端子入力電流 "L"	I _{CTL}	-	-0.15	-	-	μA	4
出力電流							
CO端子ソース電流	I _{COH}	S-8224Aシリーズ (CMOS出力品)、 S-8224Bシリーズ	-	-	-20	μA	5
CO端子シンク電流	I _{COL}	-	20	-	-	μA	5
CO端子リーク電流	I _{COLL}	S-8224Aシリーズ (Nchオープンドレイン出力品)	-	-	0.1	μA	5
遅延時間							
過充電検出遅延時間	t _{CU}	-	t _{CU} × 0.8	t _{CU}	t _{CU} × 1.2	s	1
過充電解除遅延時間	t _{CL}	t _{CL} = 2 ms	1.6	2.0	3.0	ms	1
		t _{CL} = 64 ms	51.2	64	76.8	ms	1
過充電タイマリセット遅延時間	t _{TR}	-	6	12	20	ms	1
CTL端子応答遅延時間	t _{CTL}	-	-	-	2.5	ms	2
テストモード移行時間	t _{TST}	-	-	-	10	ms	1

*1. 高温および低温での選別はしておりませんので、この温度範囲での規格は設計保証とします。

■ 測定回路

1. 過充電検出電圧、過充電ヒステリシス電圧 (測定回路1)

S-8224AシリーズのCMOS出力品、S-8224BシリーズはSW1をOFF、S-8224AシリーズのNchオープンドレイン出力品はSW1をONに設定してください。

1.1 過充電検出電圧 n (V_{CU_n})

測定回路1において、 $V_0 = 0\text{ V}$ 、 $V_1 = V_2 = V_3 = V_4 = V_{CU} - 0.05\text{ V}$ に設定したあと、 V_1 を徐々に上げ、CO端子出力が反転する V_1 の電圧を過充電検出電圧1 (V_{CU1}) とします。

ほかの過充電検出電圧 (V_{CU_n}) ($n = 2 \sim 4$) も $n = 1$ の場合と同様に求めることができます。

1.2 過充電ヒステリシス電圧 n (V_{HC_n})

$V_0 = 0\text{ V}$ 、 $V_1 = V_{CU} + 0.05\text{ V}$ 、 $V_2 = V_3 = V_4 = 2.5\text{ V}$ に設定したあと、 V_1 を徐々に下げ、CO端子出力が再度反転する V_1 の電圧と V_{CU1} との差を、過充電ヒステリシス電圧1 (V_{HC1}) とします。

ほかの過充電ヒステリシス電圧 (V_{HC_n}) ($n = 2 \sim 4$) も $n = 1$ の場合と同様に求めることができます。

2. CTL端子入力電圧 (測定回路2)

S-8224AシリーズのCMOS出力品、S-8224BシリーズはSW1をOFF、S-8224AシリーズのNchオープンドレイン出力品はSW1をONに設定してください。

2.1 CTL端子入力電圧 "H" (V_{CTLH})

$V_1 = V_2 = V_3 = V_4 = 3.5\text{ V}$ 、 $V_5 = 0\text{ V}$ に設定したあと、 V_5 を徐々に上げ、CO端子出力が反転する V_5 の電圧をCTL端子入力電圧 "H" (V_{CTLH}) とします。

2.2 CTL端子入力電圧 "L" ($V_{CTL L}$)

$V_5 = 14\text{ V}$ に設定したあと、 V_5 を徐々に下げ、CO端子出力が反転する V_5 の電圧をCTL端子入力電圧 "L" ($V_{CTL L}$) とします。

3. 出力電圧 (S-8224Bシリーズ) (測定回路2)

3.1 CO端子出力電圧 "H"

$V_1 = V_2 = V_3 = V_4 = 3.5\text{ V}$ 、 $V_5 = 0\text{ V}$ のときのCO端子 - VSS端子間電圧をCO端子出力電圧 "H" (V_{COH}) とします。

4. 入力電流 (測定回路4)

4.1 CTL端子入力電流 "H" (I_{CTLH})

SW2をON、SW3をOFFに設定します。

$V_1 = V_2 = V_3 = V_4 = 3.5\text{ V}$ のときのCTL端子に流れ込む電流をCTL端子入力電流 "H" (I_{CTLH}) とします。

4.2 CTL端子入力電流 "L" ($I_{CTL L}$)

SW2をOFF、SW3をONに設定します。

$V_1 = V_2 = V_3 = V_4 = 3.5\text{ V}$ のときのCTL端子に流れ込む電流をCTL端子入力電流 "L" ($I_{CTL L}$) とします。

5. 出力電流 (測定回路5)

5.1 S-8224AシリーズCMOS出力品

SW4およびSW5をOFFに設定します。

5.1.1 アクティブ "H"

(1) CO端子ソース電流 (I_{COH})

V1～V4 = 3.5 V, V5 = 0 V, V6 = 0.5 Vに設定したあと、SW4をONに設定します。このときのI1をCO端子ソース電流 (I_{COH}) とします。

(2) CO端子シンク電流 (I_{COL})

V1～V4 = 3.5 V, V5 = 14 V, V7 = 0.5 Vに設定したあと、SW5をONに設定します。このときのI2をCO端子シンク電流 (I_{COL}) とします。

5.1.2 アクティブ "L"

(1) CO端子ソース電流 (I_{COH})

V1～V4 = 3.5 V, V5 = 14 V, V6 = 0.5 Vに設定したあと、SW4をONに設定します。このときのI1をCO端子ソース電流 (I_{COH}) とします。

(2) CO端子シンク電流 (I_{COL})

V1～V4 = 3.5 V, V5 = 0 V, V7 = 0.5 Vに設定したあと、SW5をONに設定します。このときのI2をCO端子シンク電流 (I_{COL}) とします。

5.2 S-8224AシリーズNchオープンドレイン出力品

SW4およびSW5をOFFに設定します。

5.2.1 アクティブ "H"

(1) CO端子リーク電流 (I_{COLL})

V1～V4 = 7 V, V5 = 0 V, V7 = 28 Vに設定したあと、SW5をONに設定します。このときのI2をCO端子リーク電流 (I_{COLL}) とします。

(2) CO端子シンク電流 (I_{COL})

V1～V4 = 3.5 V, V5 = 14 V, V7 = 0.5 Vに設定したあと、SW5をONに設定します。このときのI2をCO端子シンク電流 (I_{COL}) とします。

5.2.2 アクティブ "L"

(1) CO端子リーク電流 (I_{COLL})

V1～V4 = 3.5 V, V5 = 14 V, V7 = 28 Vに設定したあと、SW5をONに設定します。このときのI2をCO端子リーク電流 (I_{COLL}) とします。

(2) CO端子シンク電流 (I_{COL})

V1～V4 = 3.5 V, V5 = 0 V, V7 = 0.5 Vに設定したあと、SW5をONに設定します。このときのI2をCO端子シンク電流 (I_{COL}) とします。

5.3 S-8224Bシリーズ

SW4およびSW5をOFFに設定します。

5.3.1 CO端子ソース電流 (I_{COH})

V1～V4 = 3.5 V, V5 = 0 V, V7 = $V_{COH} - 0.5$ Vに設定したあと、SW5をONに設定します。このときのI2をCO端子ソース電流 (I_{COH}) とします。

5.3.2 CO端子シンク電流 (I_{COL})

V1～V4 = 3.5 V, V5 = 14 V, V7 = 0.5 Vに設定したあと、SW5をONに設定します。このときのI2をCO端子シンク電流 (I_{COL}) とします。

6. 過充電検出遅延時間 (t_{CU})、過充電解除遅延時間 (t_{CL}) (測定回路1)

S-8224AシリーズのCMOS出力品、S-8224BシリーズはSW1をOFF、S-8224AシリーズのNchオープンドレイン出力品はSW1をONに設定してください。

$V_0 = 0\text{ V}$, $V_1 = V_2 = V_3 = V_4 = 3.5\text{ V}$ に設定したあと、 V_1 を5.2 Vに立ち上げ、CO端子出力が反転するまでの時間を過充電検出遅延時間 (t_{CU}) とします。その後、 V_1 を3.5 Vに立ち下げ、CO端子出力が反転するまでの時間を過充電解除遅延時間 (t_{CL}) とします。

7. CTL端子応答遅延時間 (t_{CTL}) (測定回路2)

S-8224AシリーズのCMOS出力品、S-8224BシリーズはSW1をOFF、S-8224AシリーズのNchオープンドレイン出力品はSW1をONに設定してください。

$V_1 = V_2 = V_3 = V_4 = 3.5\text{ V}$, $V_5 = 14\text{ V}$ に設定したあと、 V_5 を0 Vに立ち下げ、CO端子出力が反転するまでの時間をCTL端子応答遅延時間 (t_{CTL}) とします。

8. 過充電タイマリセット遅延時間 (t_{TR}) (測定回路1)

S-8224AシリーズのCMOS出力品、S-8224BシリーズはSW1をOFF、S-8224AシリーズのNchオープンドレイン出力品はSW1をONに設定してください。

$V_0 = 0\text{ V}$, $V_1 = V_2 = V_3 = V_4 = 3.5\text{ V}$ に設定したあと、 V_1 を5.2 Vに立ち上げ (第1の立ち上げ)、過充電検出遅延時間 (t_{CU}) 以内に V_1 を3.5 Vに立ち下げます。その後、再度 V_1 を5.2 Vに戻し (第2の立ち上げ)、CO端子出力が反転するまでの時間を測定します。

V_1 を立ち下げた後から第2の立ち上げまでの時間が短い場合、CO端子出力は第1の立ち上げから t_{CU} 後に反転しますが、この時間を徐々に長くしていくと、CO端子出力は第2の立ち上げから t_{CU} 後に反転します。そのときの V_1 を立ち下げた後から第2の立ち上げまでの時間を過充電タイマリセット遅延時間 (t_{TR}) とします。

9. テストモード移行時間 (t_{TST}) (測定回路1)

S-8224AシリーズのCMOS出力品、S-8224BシリーズはSW1をOFF、S-8224AシリーズのNchオープンドレイン出力品はSW1をONに設定してください。

$V_0 = 0\text{ V}$, $V_1 = V_2 = V_3 = V_4 = 3.5\text{ V}$ に設定したあと、 V_0 を8.5 Vに立ち上げ、ふたたび0 Vに立ち下げます。

V_0 を立ち上げてから立ち下げるまでの時間が短い場合、続いて過充電検出動作をすると過充電検出遅延時間は t_{CU} になりますが、 V_0 を立ち上げてから立ち下げるまでの時間を徐々に長くすると、その後の過充電検出動作時の遅延時間が t_{CU} よりも短くなります。そのときの V_0 を立ち上げてから立ち下げるまでの時間をテストモード移行時間 (t_{TST}) とします。

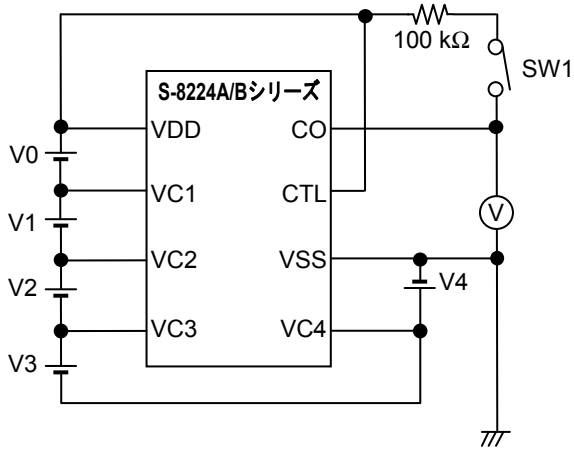


図5 測定回路1

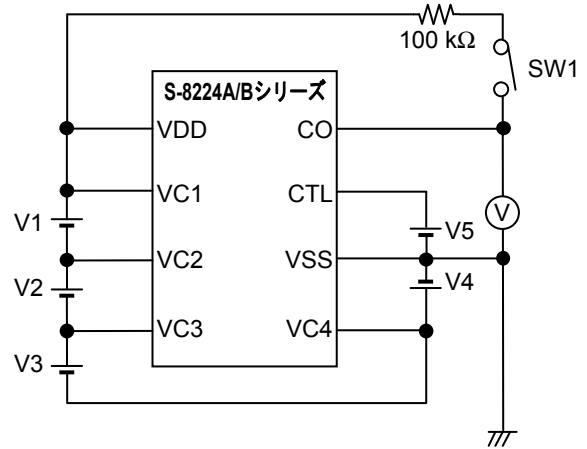


図6 測定回路2

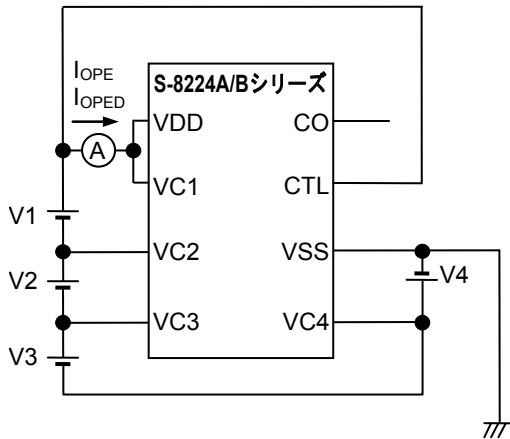


図7 測定回路3

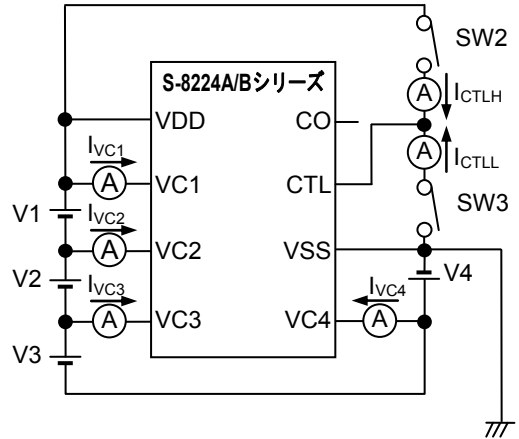


図8 測定回路4

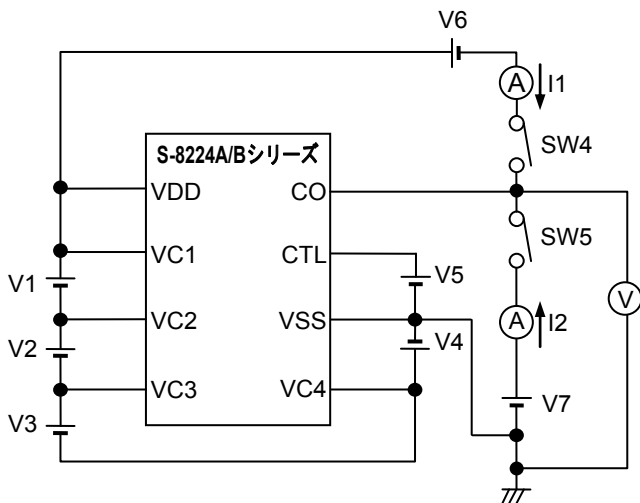


図9 測定回路5

■ 動作説明

備考 "■ バッテリー保護ICの接続例" を参照してください。

1. 通常状態

すべての電池電圧が "過充電検出電圧 (V_{CU}) + 過充電ヒステリシス電圧 (V_{HC})" 未満である場合、CO端子を "L" 出力 (アクティブ "H") もしくは "H" 出力 (アクティブ "L") します。これを通常状態と言います。

2. 過充電状態

通常状態での充電中にいずれかの電池電圧が V_{CU} を越え、その状態を過充電検出遅延時間 (t_{CU}) 以上保持すると、CO端子出力が反転します。この状態を過充電状態と言います。CO端子にFETを接続することにより、充電制御および、セカンドプロテクトが可能になります。

すべての電池電圧が $V_{CU} + V_{HC}$ 未満になり、その状態を過充電解除遅延時間 (t_{CL}) 以上保持すると、通常状態へ復帰します。

3. 過充電タイマリセット機能

充電中にいずれかの電池電圧が V_{CU} を越えてから充電を停止させるまでの t_{CU} 中に、一時的に V_{CU} を下回るような過充電解除ノイズが入力された場合、過充電解除ノイズの時間が過充電タイマリセット遅延時間 (t_{TR}) 未満であれば t_{CU} を継続してカウントします。一方、同様の状態において過充電解除ノイズの時間が t_{TR} 以上であれば t_{CU} のカウントを一度リセットし、その後、 V_{CU} を越えてから t_{CU} のカウントを再開します。

4. CTL端子

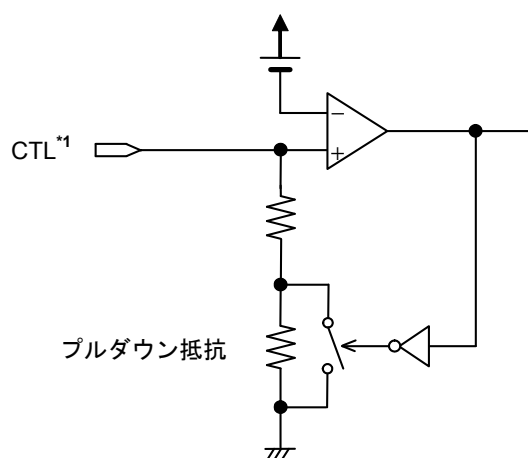
S-8224A/Bシリーズは制御端子を持っています。

S-8224A/Bシリーズでは、CTL端子はCO端子の出力電圧を制御するために用います。CTL端子は過充電検出回路に優先します。

表8 CTL端子により設定される状態

CTL端子	CO端子
"H"	通常状態 ^{*1}
Open	検出状態
"L"	検出状態

*1. 状態は過充電検出回路により制御されます。



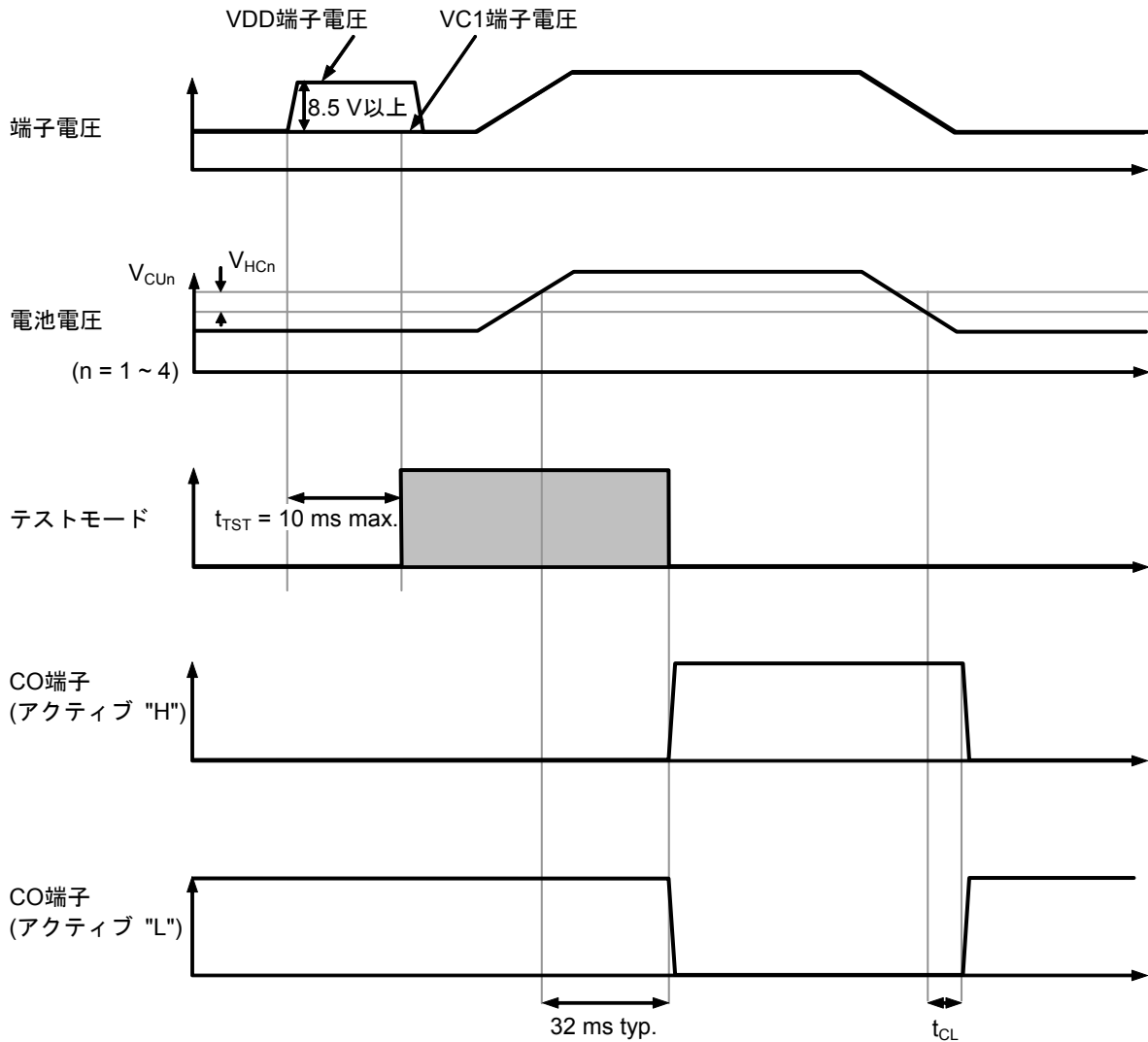
*1. S-8224A/BシリーズのCTL端子の "H" から "L" もしくは "L" から "H" への反転電圧はVDD端子電圧 - 2.8 V typ.で、ヒステリシスはありません。

図10 CTL端子の内部等価回路

注意 S-8224A/BシリーズではCTL端子に7 MΩ ~ 24 MΩのプルダウン用の高抵抗が入っているため、外部からのノイズ入射に注意してください。外部からノイズが入射されると、CO端子 = "H" になる可能性があります。実際のアプリケーションで十分な評価を行ってください。

5. テストモード

S-8224A/Bシリーズは、テストモードに移行することで、過充電検出遅延時間 (t_{cu}) を短くすることが可能です。テストモードへはVDD端子電圧をVC1端子電圧より8.5 V以上高い電圧を10 ms ($V1 = V2 = V3 = V4 = 3.5$ V, $T_a = +25^\circ\text{C}$) 以上保持することで移行できます。その状態は内部ラッチで保持され、ふたたびVDD端子電圧をVC1端子電圧と同じ電圧に戻してもテストモードを保持します。過充電を検出して遅延時間経過後CO端子が検出状態になるとテストモード保持用のラッチがリセットされ、テストモードから離脱します。



- 注意 1. テストモードへの移行は、すべての電池が過充電ではない状態で行ってください。
 2. テストモードでは過充電タイマリセット遅延時間 (t_{TR}) は短縮されません。

図11

■ タイミングチャート

1. 過充電検出動作

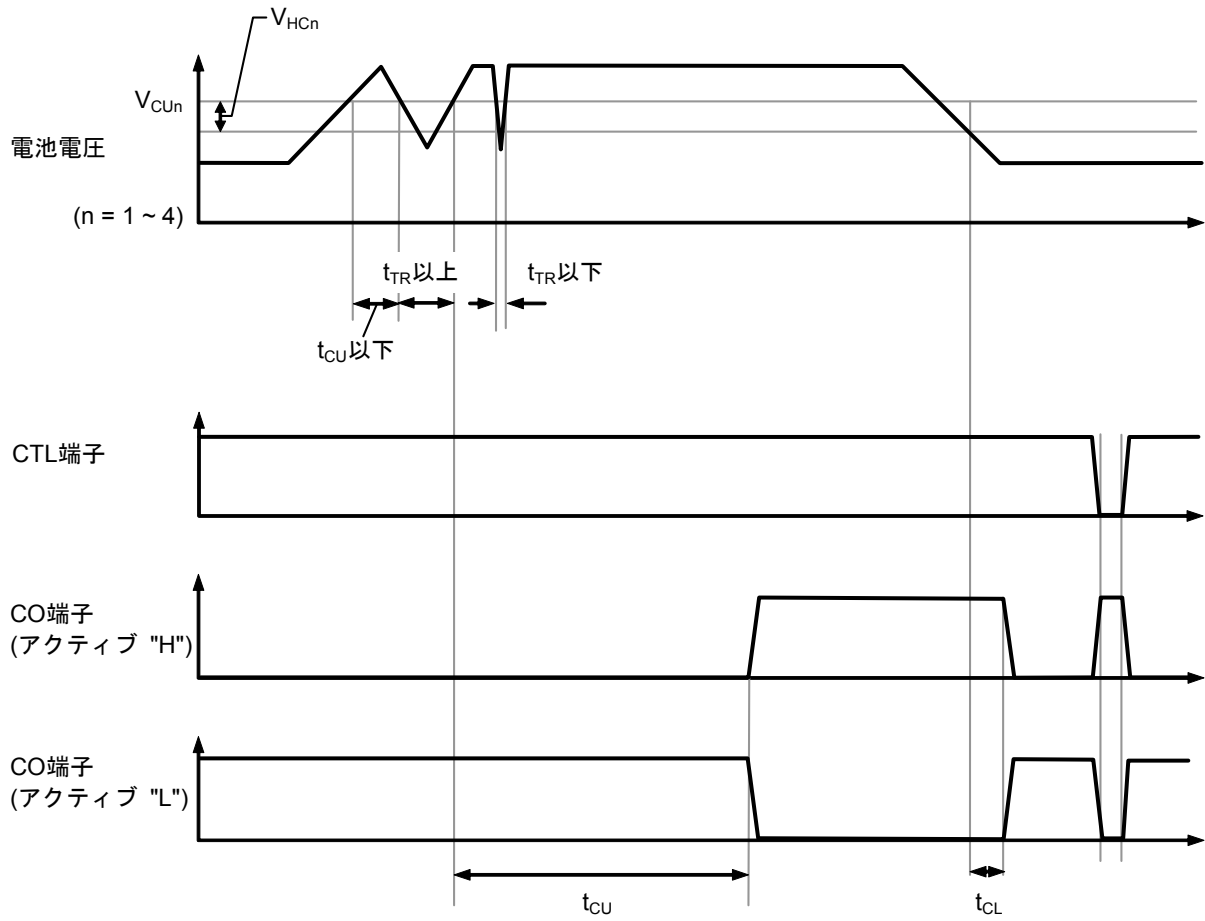


図12

2. 過充電タイマリセット動作

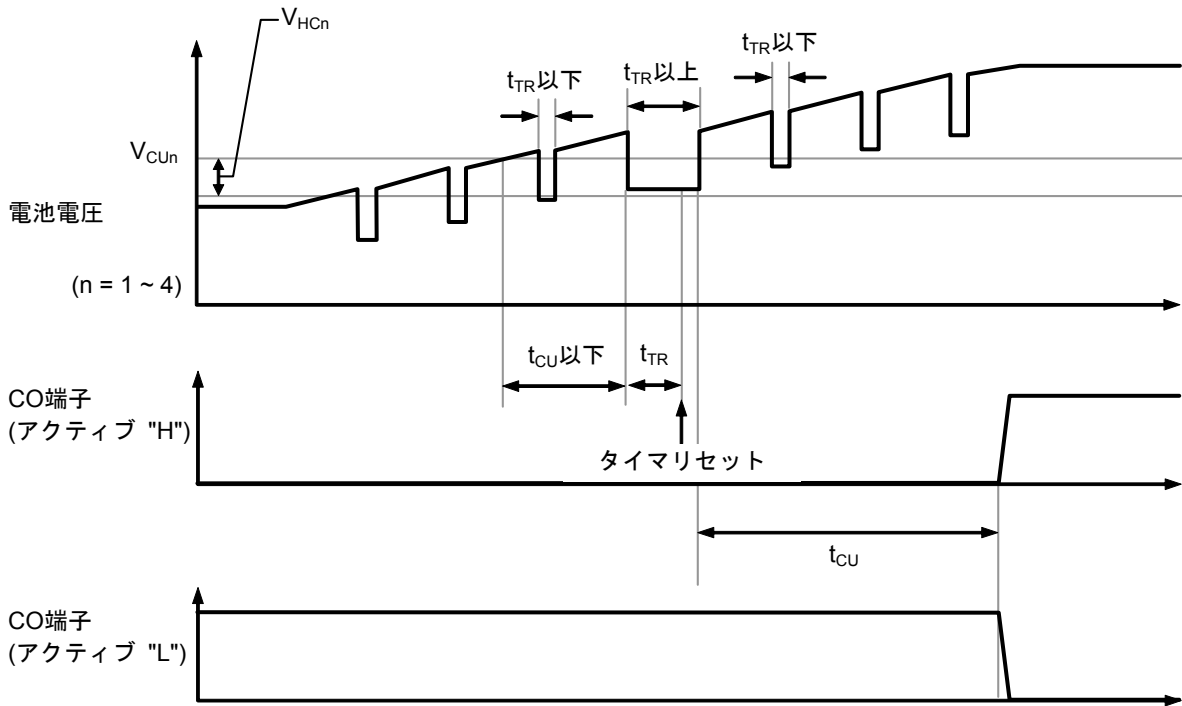
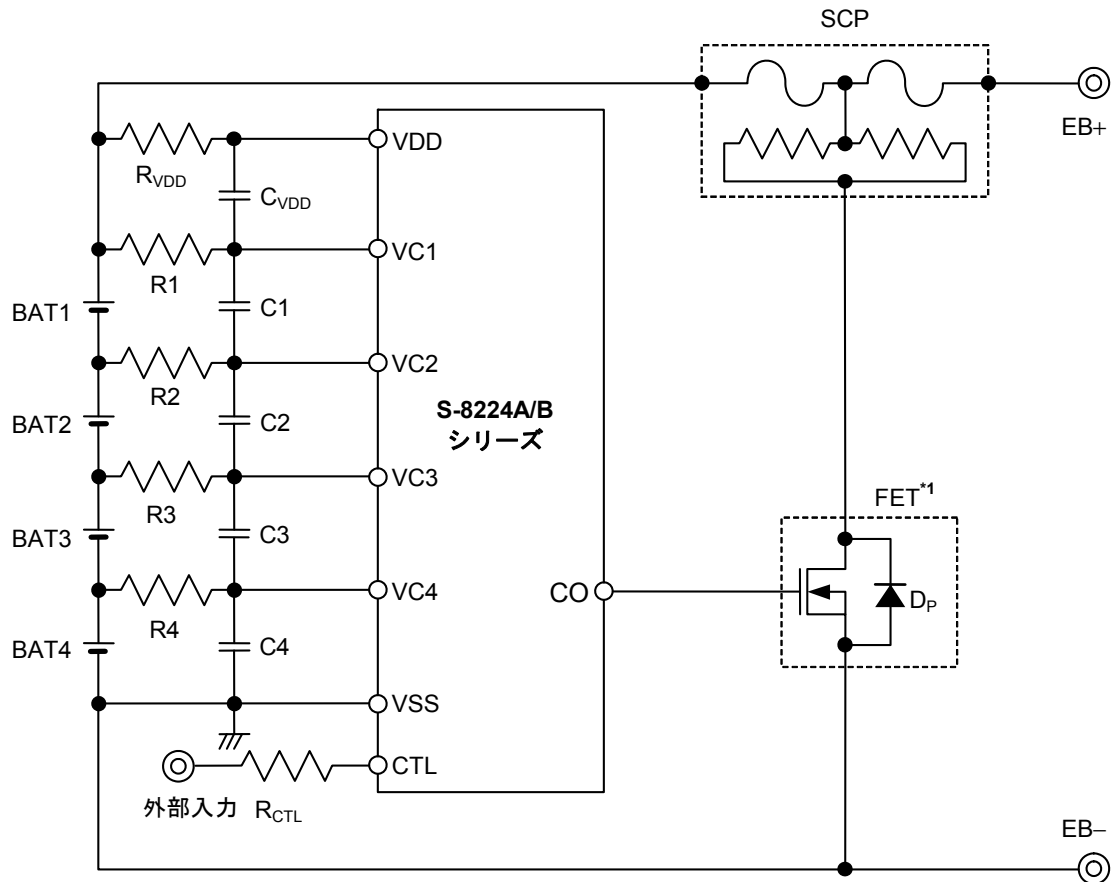


図13

■ バッテリー保護ICの接続例

1. 4セル直列



*1. S-8224BシリーズはCO端子出力電圧を11.5 V max.に制限するため、ゲート耐圧12 VのFETの使用が可能です。

図14

表9 外付け部品定数

No.	部品	Min.	代表値	Max.	単位
1	R1 ~ R4	0.3	1	10	k Ω
2	C1 ~ C4, C _{VDD}	0.01	0.1	1	μ F
3	R _{VDD}	300	330	1000	Ω

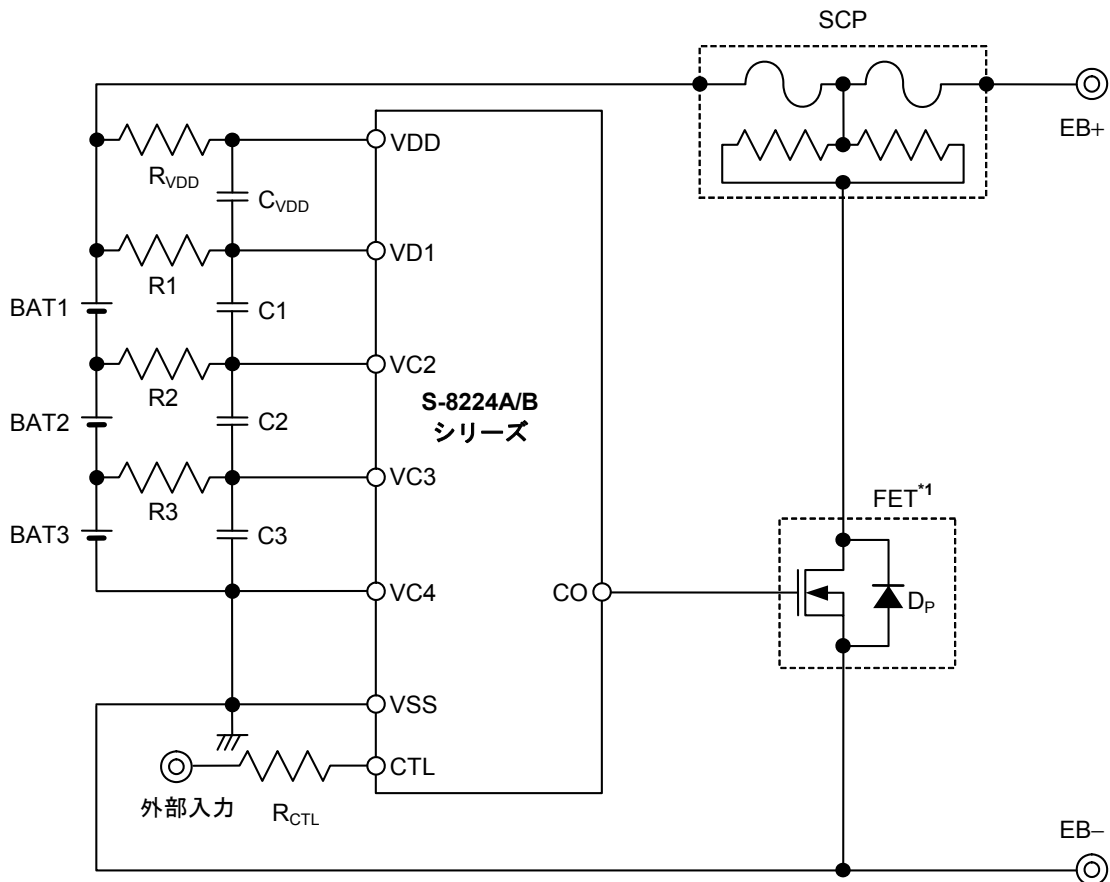
注意 1. 上記定数は、予告なく変更することがあります。

2. 上記接続例以外の回路においては動作確認されておりません。また、上記接続例および定数は動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

3. R1 ~ R4およびC1 ~ C4, C_{VDD}は同じ定数にしてください。

4. 電池接続中、過渡的にCO端子が検出状態になる場合があります。プロテクションヒューズの溶断を防ぐためBAT1のプラス極を最後に接続してください。

2. 3セル直列



*1. S-8224BシリーズはCO端子出力電圧を11.5 V max.に制限するため、ゲート耐圧12 VのFETの使用が可能です。

図15

表10 外付け部品定数

No.	部品	Min.	代表値	Max.	単位
1	R1 ~ R3	0.3	1	10	kΩ
2	C1 ~ C3, C_VDD	0.01	0.1	1	μF
3	R_VDD	300	330	1000	Ω

注意 1.上記定数は、予告なく変更することがあります。

2.上記接続例以外の回路においては動作確認されておりません。また、上記接続例および定数は動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

3. R1 ~ R3およびC1 ~ C3, C_VDDは同じ定数にしてください。

4. 電池接続中、過渡的にCO端子が検出状態になる場合があります。プロテクションヒューズの溶断を防ぐためBAT1のプラス極を最後に接続してください。

3. 2セル直列

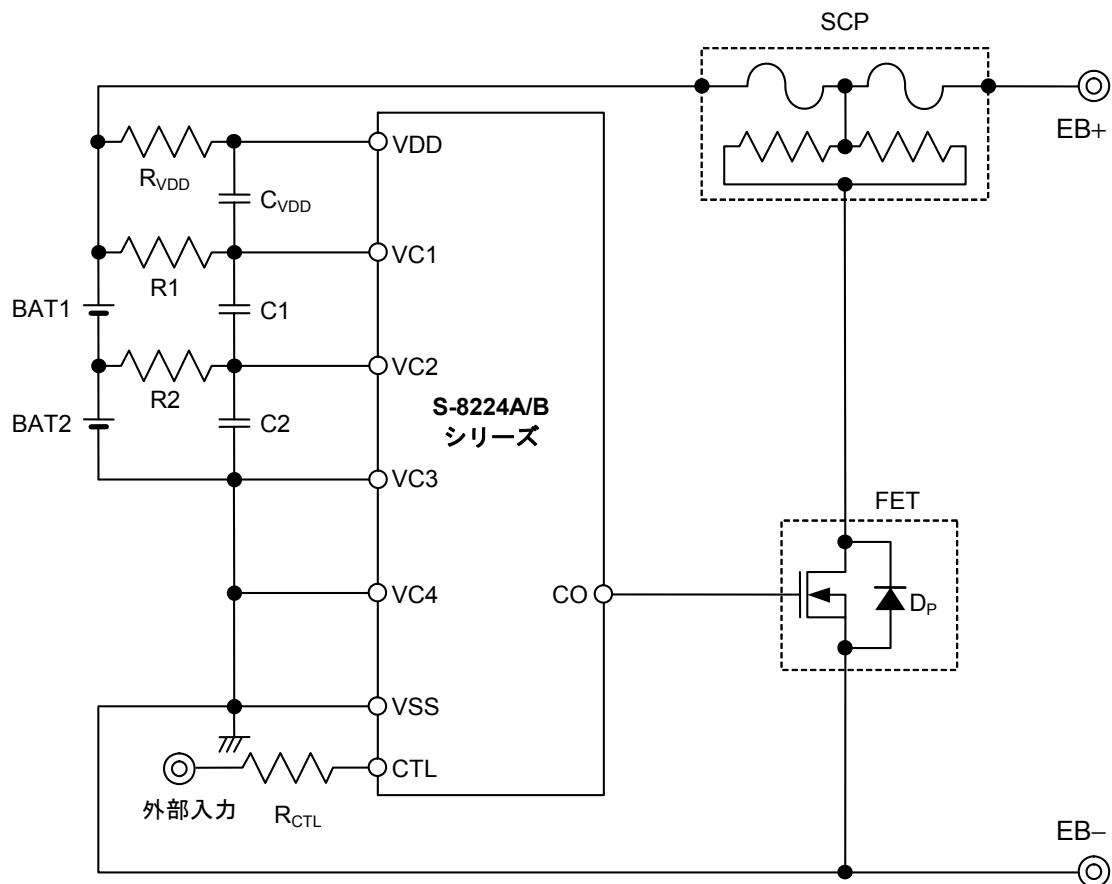


図16

表11 外付け部品定数

No.	部品	Min.	代表値	Max.	単位
1	R1 ~ R2	0.3	1	10	k Ω
2	C1 ~ C2, C _{VDD}	0.01	0.1	1	μ F
3	R _{VDD}	300	330	1000	Ω

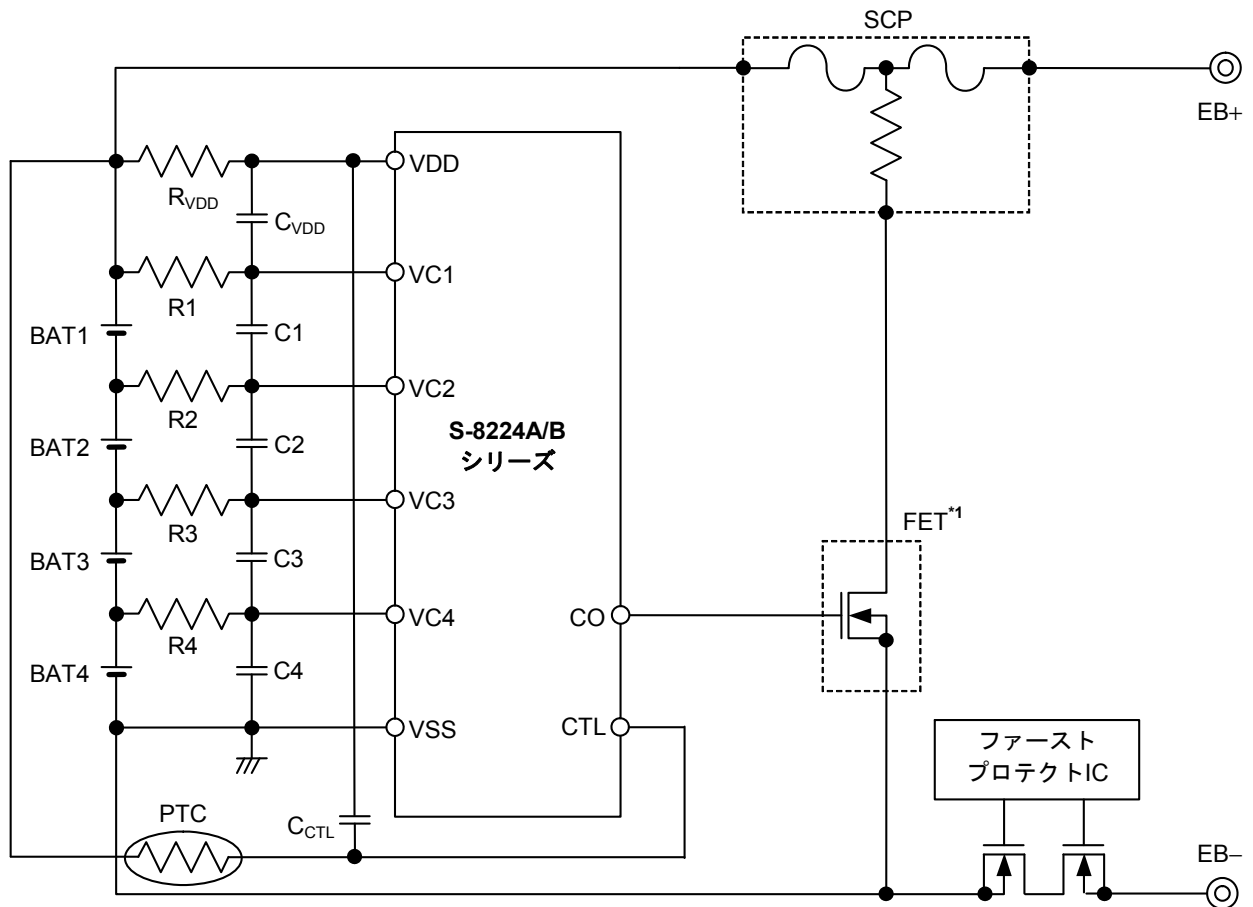
- 注意
- 上記定数は、予告なく変更することがあります。
 - 上記接続例以外の回路においては動作確認されておりません。また、上記接続例および定数は動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。
 - R1 ~ R2およびC1 ~ C2, C_{VDD}は同じ定数にしてください。
 - 電池接続中、過渡的にCO端子が検出状態になる場合があります。プロテクションヒューズの溶断を防ぐためBAT1のプラス極を最後に接続してください。

■ 注意事項

- ・ 電池を接続するときに $V_{CU} + V_{HC}$ 以上の電池を接続しないでください。
- ・ ひとつでも $V_{CU} + V_{HC}$ 以上の電池が含まれていると、全端子接続後、S-8224A/Bシリーズが過充電状態になる場合があります。
- ・ アプリケーション回路によっては、過充電電池が含まれていない場合でも、電池接続時の過渡的なCO端子検出パルスの出力を防止するために、電池の接続順番が制限される可能性があります。ご使用の際には十分な評価を行ってください。
- ・ "■ バッテリー保護ICの接続例" の図中に示す R_{VDD} とR1の電池側端子は、電池接続前にショートしてください。
- ・ IC内での損失が許容損失を越えないように、入出力電圧、負荷電流の使用条件に注意してください。
- ・ 本ICは静電気に対する保護回路が内蔵されていますが、保護回路の性能を越える過大静電気がICに印加されないようにしてください。
- ・ 弊社ICを使用して製品を作る場合には、その製品での当ICの使い方や製品の仕様また、出荷先の国などによって当ICを含めた製品が特許に抵触した場合、その責任は負いかねます。

■ 応用回路例

1. PTCによる過熱保護



*1. S-8224BシリーズはCO端子出力電圧を11.5 V max.に制限するため、ゲート耐圧12 VのFETの使用が可能です。

図17

- 注意
1. 上記接続例は動作を保証するものではありません。実際のアプリケーションで十分な評価をしてください。
 2. CTL端子にはプルダウン抵抗が入っているため、S-8224A/BシリーズにてPTCによる過熱保護を行う場合は、電池接続前にPTCを接続してください。
 3. 電源変動が大きい場合には、PTCの電源はS-8224A/BシリーズのVDD端子に接続してください。
 4. 電池接続中に過渡的にCO端子が検出状態になる場合があります。プロテクションヒューズの溶断を防ぐためBAT1のプラス極を最後に接続してください。

【SCPに関するお問い合わせ先】

デクセリアルズ株式会社 グローバルマーケティング本部
〒141-0032 東京都品川区大崎1-11-2
ゲートシティ大崎イーストタワー8階
TEL 03-5435-3946
お問い合わせ <http://www.dexerials.jp/>

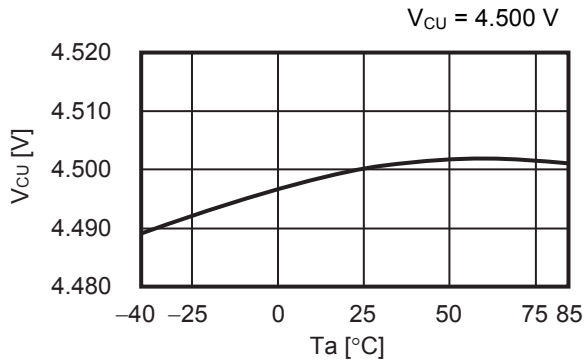
【PTCに関するお問い合わせ先】

株式会社村田製作所 センサ事業部サーミスタ商品部
〒617-8555 京都府長岡京市神足1丁目10番1号
TEL 075-955-6864
お問い合わせ <http://www.murata.co.jp/contact/index.html>

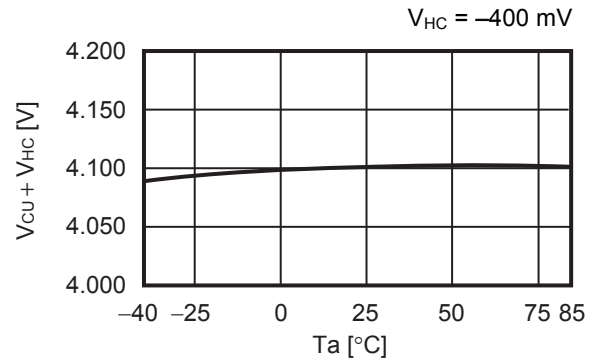
■ 諸特性データ (Typicalデータ)

1. 検出電圧

1.1 $V_{CU} - T_a$

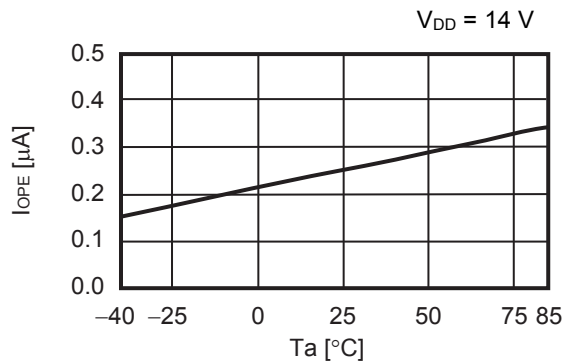


1.2 $V_{CU} + V_{HC} - T_a$

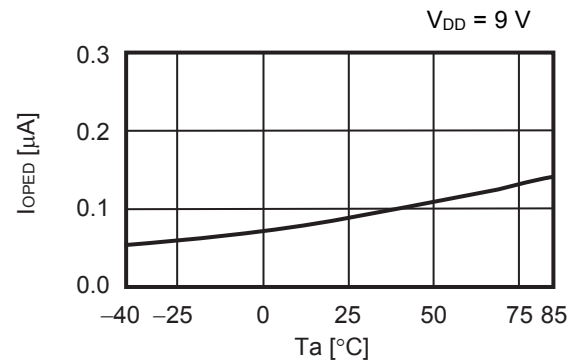


2. 消費電流

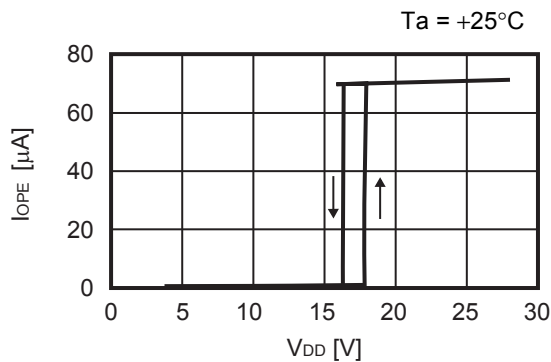
2.1 $I_{OPE} - T_a$



2.2 $I_{OPED} - T_a$

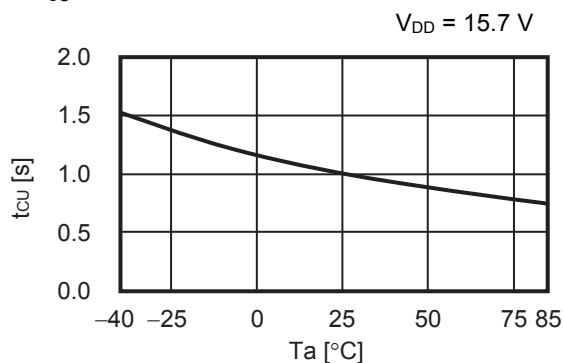


2.3 $I_{OPE} - V_{DD}$



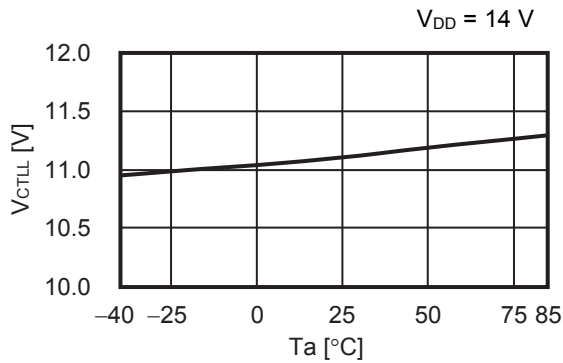
3. 遅延時間

3.1 $t_{CU} - T_a$

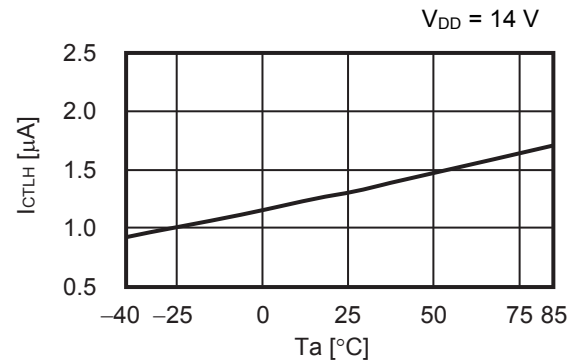


4. CTL端子

4.1 $V_{CTL} - T_a$

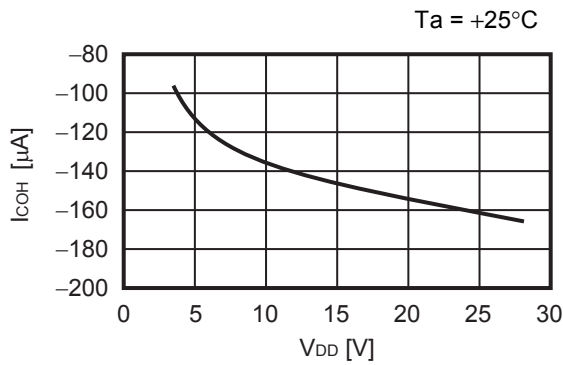


4.2 $I_{CTLH} - T_a$

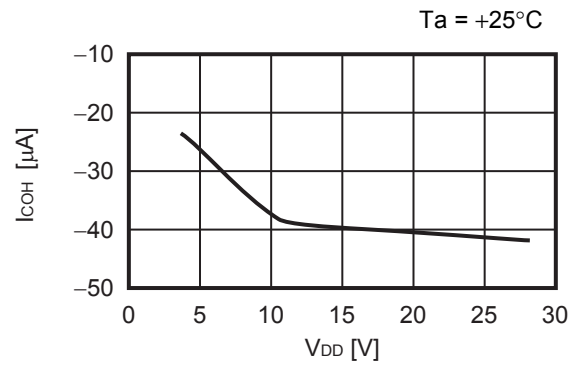


5. 出力電流

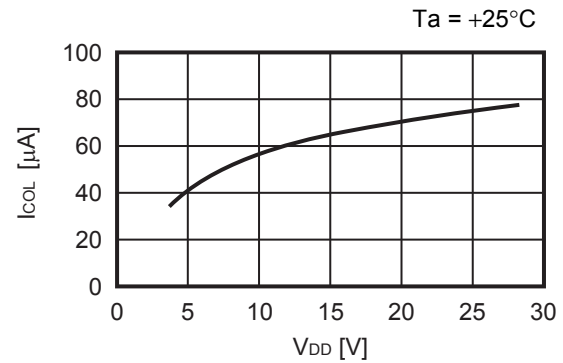
5.1 $I_{COH} - V_{DD}$ (S-8224Aシリーズ)



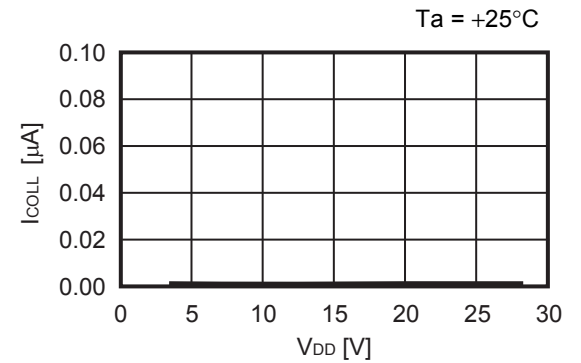
5.2 $I_{COH} - V_{DD}$ (S-8224Bシリーズ)



5.3 $I_{COL} - V_{DD}$

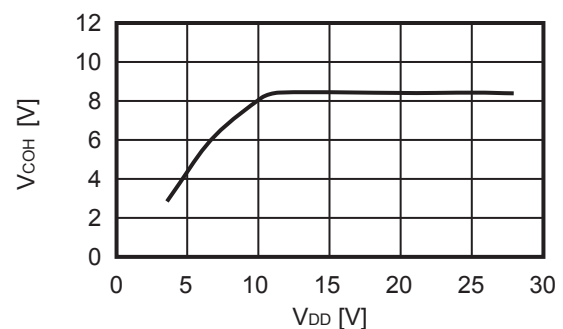


5.4 $I_{COLL} - V_{DD}$



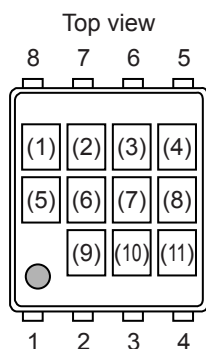
6. 出力電圧

6.1 $V_{COH} - V_{DD}$



■ マーキング仕様

1. SNT-8A



- (1) : ブランク
- (2)～(4) : 製品略号 (製品名と製品略号の対照表を参照)
- (5), (6) : ブランク
- (7)～(11) : ロットナンバー

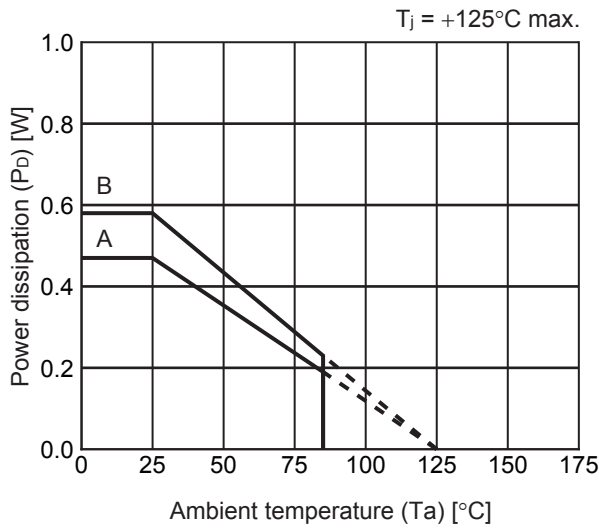
製品名と製品略号の対照表

製品名	製品略号		
	(2)	(3)	(4)
S-8224AAS-I8T1U	5	R	S
S-8224AAT-I8T1U	5	R	T
S-8224AAU-I8T1U	5	R	U
S-8224AAV-I8T1U	5	R	V
S-8224AAW-I8T1U	5	R	W
S-8224AAX-I8T1U	5	R	Y

製品名	製品略号		
	(2)	(3)	(4)
S-8224BAA-I8T1U	5	S	A
S-8224BAB-I8T1U	5	S	B
S-8224BAC-I8T1U	5	S	C

■ Power Dissipation

SNT-8A

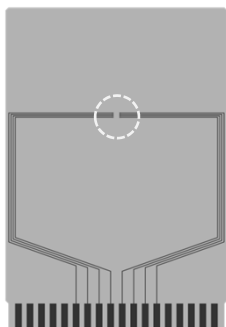


Board	Power Dissipation (P _D)
A	0.47 W
B	0.58 W
C	—
D	—
E	—

SNT-8A Test Board

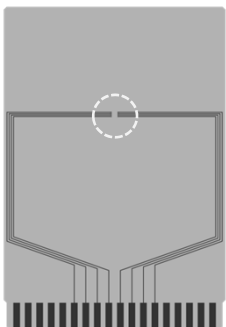
(1) Board A

 IC Mount Area



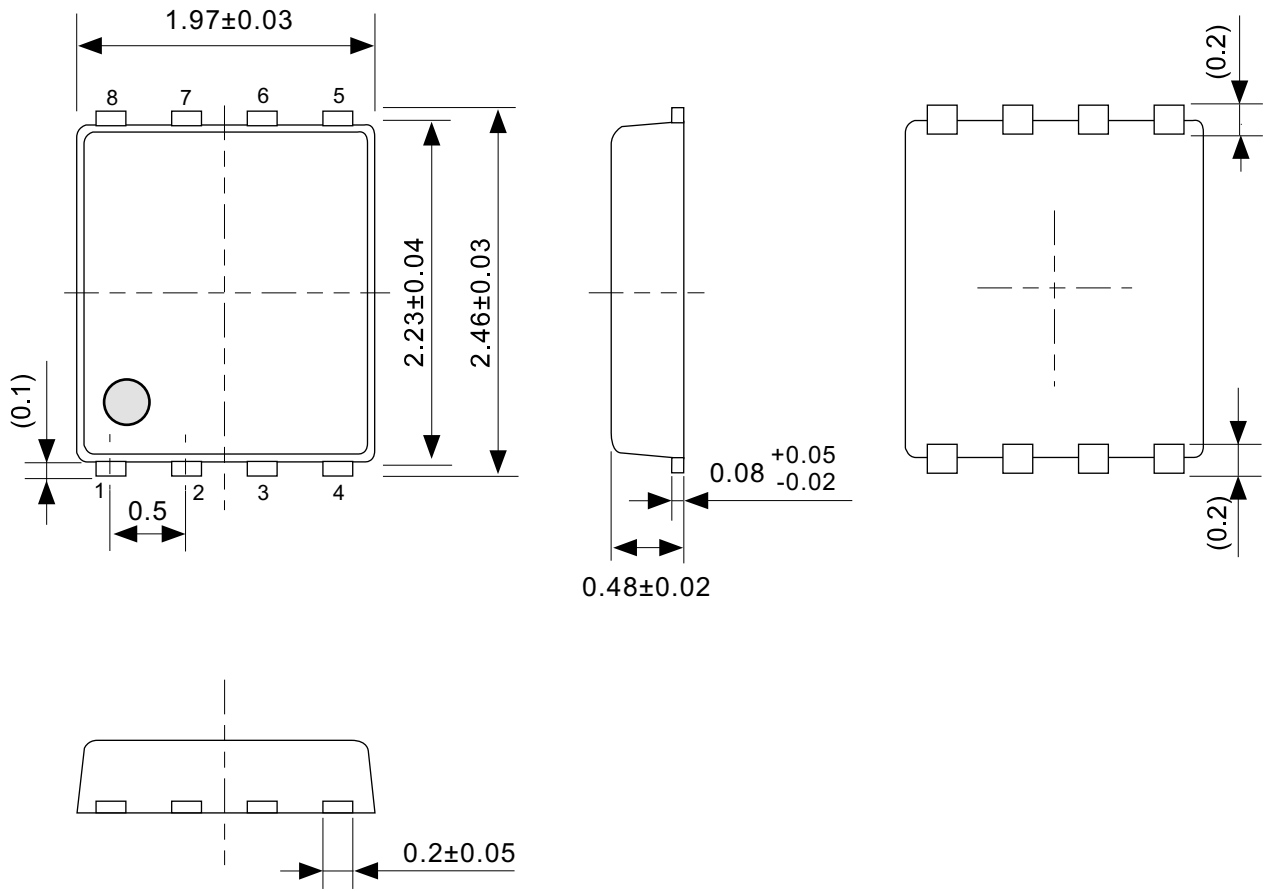
Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	2	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	-
	3	-
	4	74.2 x 74.2 x t0.070
Thermal via	-	

(2) Board B




Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	-	

No. SNT8A-A-Board-SD-1.0



No. PH008-A-P-SD-2.1

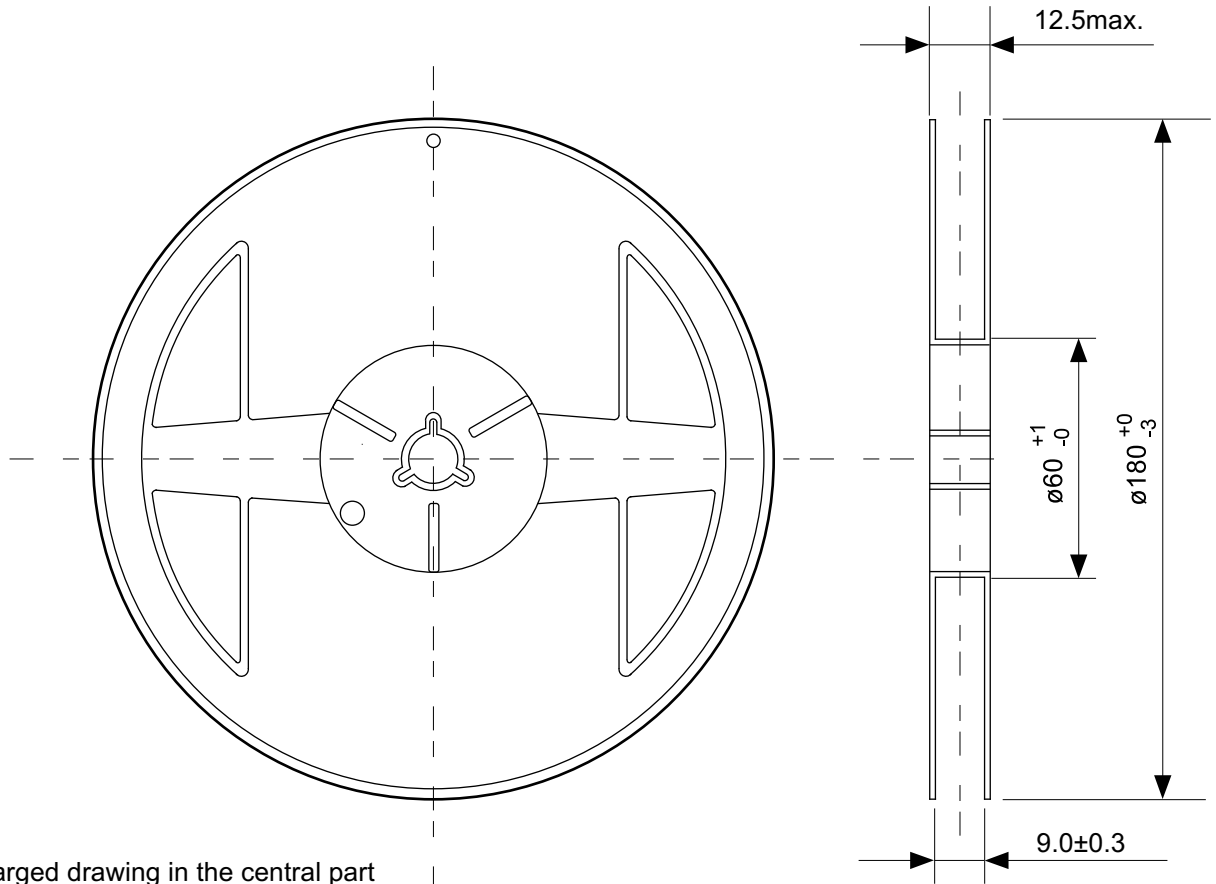
TITLE	SNT-8A-A-PKG Dimensions
No.	PH008-A-P-SD-2.1
ANGLE	
UNIT	mm
SII Semiconductor Corporation	



Feed direction

No. PH008-A-C-SD-1.0

TITLE	SNT-8A-A-Carrier Tape
No.	PH008-A-C-SD-1.0
ANGLE	
UNIT	mm
SII Semiconductor Corporation	



Enlarged drawing in the central part



No. PH008-A-R-SD-1.0

TITLE	SNT-8A-A-Reel		
No.	PH008-A-R-SD-1.0		
ANGLE		QTY.	5,000
UNIT	mm		
SII Semiconductor Corporation			



※1. ランドパターンの幅に注意してください (0.25 mm min. / 0.30 mm typ.).
 ※2. パッケージ中央にランドパターンを広げないでください (1.96 mm ~ 2.06 mm)。

- 注意
1. パッケージのモールド樹脂下にシルク印刷やハンダ印刷などしないでください。
 2. パッケージ下の配線上のソルダーレジストなどの厚みをランドパターン表面から0.03 mm以下にしてください。
 3. マスク開口サイズと開口位置はランドパターンと合わせてください。
 4. 詳細は“SNTパッケージ活用の手引き”を参照してください。

※1. Pay attention to the land pattern width (0.25 mm min. / 0.30 mm typ.).
 ※2. Do not widen the land pattern to the center of the package (1.96 mm to 2.06mm).

- Caution**
1. Do not do silkscreen printing and solder printing under the mold resin of the package.
 2. The thickness of the solder resist on the wire pattern under the package should be 0.03 mm or less from the land pattern surface.
 3. Match the mask aperture size and aperture position with the land pattern.
 4. Refer to "SNT Package User's Guide" for details.

※1. 请注意焊盘模式的宽度 (0.25 mm min. / 0.30 mm typ.).
 ※2. 请勿向封装中间扩展焊盘模式 (1.96 mm ~ 2.06 mm)。

- 注意
1. 请勿在树脂型封装的下面印刷丝网、焊锡。
 2. 在封装下、布线上的阻焊膜厚度 (从焊盘模式表面起) 请控制在 0.03 mm 以下。
 3. 钢网的开口尺寸和开口位置请与焊盘模式对齐。
 4. 详细内容请参阅 "SNT 封装的应用指南"。

No. PH008-A-L-SD-4.1

TITLE	SNT-8A-A -Land Recommendation
No.	PH008-A-L-SD-4.1
ANGLE	
UNIT	mm
SII Semiconductor Corporation	

免責事項 (取り扱い上の注意)

1. 本資料に記載のすべての情報 (製品データ、仕様、図、表、プログラム、アルゴリズム、応用回路例等) は本資料発行時点のものであり、予告なく変更することがあります。
2. 本資料に記載の回路例、使用方法は参考情報であり、量産設計を保証するものではありません。
本資料に記載の情報を使用したことによる、製品に起因しない損害や第三者の知的財産権等の権利に対する侵害に関し、弊社はその責任を負いません。
3. 本資料に記載の内容に記述の誤りがあり、それに起因する損害が生じた場合において、弊社はその責任を負いません。
4. 本資料に記載の範囲内の条件、特に絶対最大定格、動作電圧範囲、電気的特性等に注意して製品を使用してください。
本資料に記載の範囲外の条件での使用による故障や事故等に関する損害等について、弊社はその責任を負いません。
5. 本資料に記載の製品の使用にあたっては、用途および使用する地域、国に対応する法規制、および用途への適合性、安全性等を確認、試験してください。
6. 本資料に記載の製品を輸出する場合は、外国為替および外国貿易法、その他輸出関連法令を遵守し、関連する必要な手続きを行ってください。
7. 本資料に記載の製品を大量破壊兵器の開発や軍事利用の目的で使用および、提供 (輸出) することは固くお断りします。
核兵器、生物兵器、化学兵器およびミサイルの開発、製造、使用もしくは貯蔵、またはその他の軍事用途を目的とする者へ提供 (輸出) した場合、弊社はその責任を負いません。
8. 本資料に記載の製品は、身体、生命および財産に損害を及ぼすおそれのある機器または装置の部品 (医療機器、防災機器、防犯機器、燃焼制御機器、インフラ制御機器、車両機器、交通機器、車載機器、航空機器、宇宙機器、および原子力機器等) として設計されたものではありません。ただし、弊社が車載用等の用途を指定する場合を除きます。
弊社の書面による許可なくして使用しないでください。
特に、生命維持装置、人体に埋め込んで使用する機器等、直接人命に影響を与える機器には使用できません。
これらの用途への利用を検討の際には、必ず事前に弊社営業部にご相談ください。
また、弊社指定の用途以外に使用されたことにより発生した損害等について、弊社はその責任を負いません。
9. 半導体製品はある確率で故障、誤動作する場合があります。
弊社製品の故障や誤動作が生じた場合でも人身事故、火災、社会的損害等発生しないように、お客様の責任において冗長設計、延焼対策、誤動作防止等の安全設計をしてください。
また、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。
10. 本資料に記載の製品は、耐放射線設計しておりません。お客様の用途に応じて、お客様の製品設計において放射線対策を行ってください。
11. 本資料に記載の製品は、通常使用における健康への影響はありませんが、化学物質、重金属を含有しているため、口中には入れないようにしてください。また、ウエハ、チップの破断面は鋭利な場合がありますので、素手で接触の際は怪我等に注意してください。
12. 本資料に記載の製品を廃棄する場合には、使用する地域、国に対応する法令を遵守し、適切に処理してください。
13. 本資料は、弊社の著作権、ノウハウに係わる内容も含まれております。
本資料中の記載内容について、弊社または第三者の知的財産権、その他の権利の実施、使用を許諾または保証するものではありません。これら著作物の一部を弊社の許可なく転載、複製し、第三者に開示することは固くお断りします。
14. 本資料の内容の詳細については、弊社営業部までお問い合わせください。

1.0-2016.01