

本製品は、ルネサス エレクトロニクス製のプログラミング機能付きオンチップ・デバッグ・エミュレータ E1 を使用して、マイコンの動作を試すためのターゲット・ボードです。

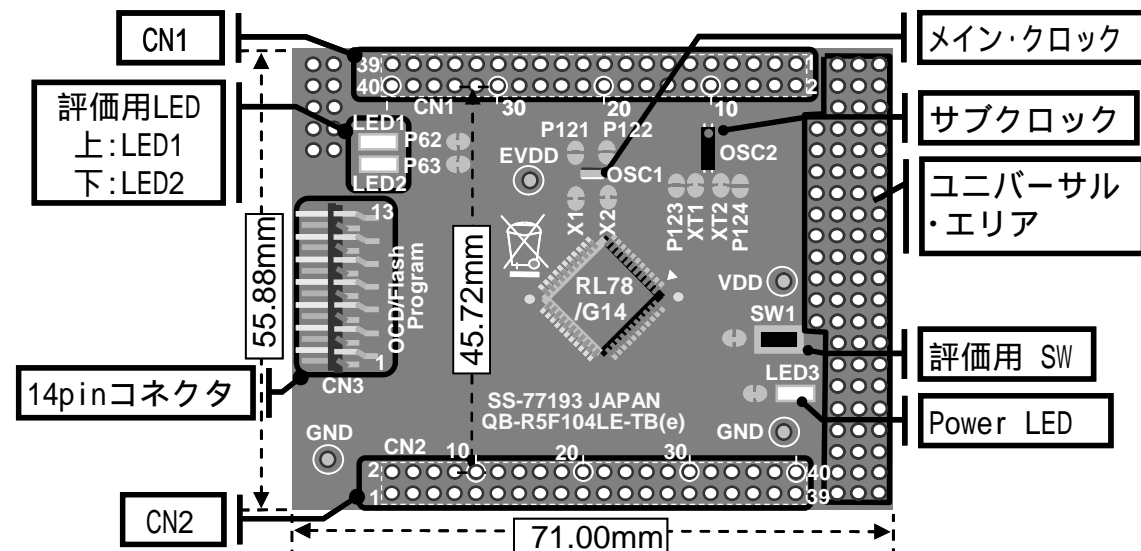
RL78/G14 ターゲット・ボード(QB-R5F104LE-TB)の特徴

- RL78/G14(R5F104LEAFB)搭載
- メイン・クロック 20MHz(発振子を搭載)で動作可能(2.7V ~ 5.5V 供給時)
- ユニバーサル・エリア(2.54mm ピッチ)を搭載
- フラッシュ・メモリ・プログラミング、オンチップ・デバッグに両対応(TOOL0 端子使用)
- マイコンの端子を周辺ボード・コネクタに配置した高拡張性
- 鉛(Pb)フリー対応品

ハードウェア仕様

CPU R5F104LEAFB	メイン・クロック動作周波数	20MHz(ボード上に搭載)
	サブクロック動作周波数	32.768KHz(ボード上に搭載) SSP-T7-F SII 社製
搭載部品	CN1,CN2: 周辺ボードコネクタ(2.54mm ピッチ) 40pin ソケット x2(パッドのみ)	
	CN3: 14pin コネクタ(E1 接続用)	
	Power LED: 赤 x1(LED3)	
	評価用 LED: 黄 x2(LED1 は P62,LED2 は P63 へ接続)	
	評価用 SW: SW1(INTP0 へ接続)	
	メイン・クロック(OSC1): 20MHz 発振子(X1,X2 へ接続) サブクロック(OSC2): 32.768KHz 発振子(XT1,XT2 へ接続)	
動作電圧	2.7V ~ 5.5V(OSC1:20MHz 発振子使用時)	

寸法、部品配置など



基板上的パターンについて:パターンをカットすることで、その回路はオープンとなります。
再度接続させたい場合は半田ショートしてください。
P62,P63 を使用する場合は LED の左のショートパッドをパターンカットしてください。

使用上の注意

- 本製品に関してのサポートはお受けしておりません。初期不良の場合に限り、交換いたします。
- 本製品に搭載しているマイコンには制限があります。詳細は 3 ページを参照してください。

The QB-R5F104LE-TB is a target board used for evaluating microcontroller operations, using the E1, the Renesas Electronics on-chip debug emulator with programming function (hereinafter referred to as E1).

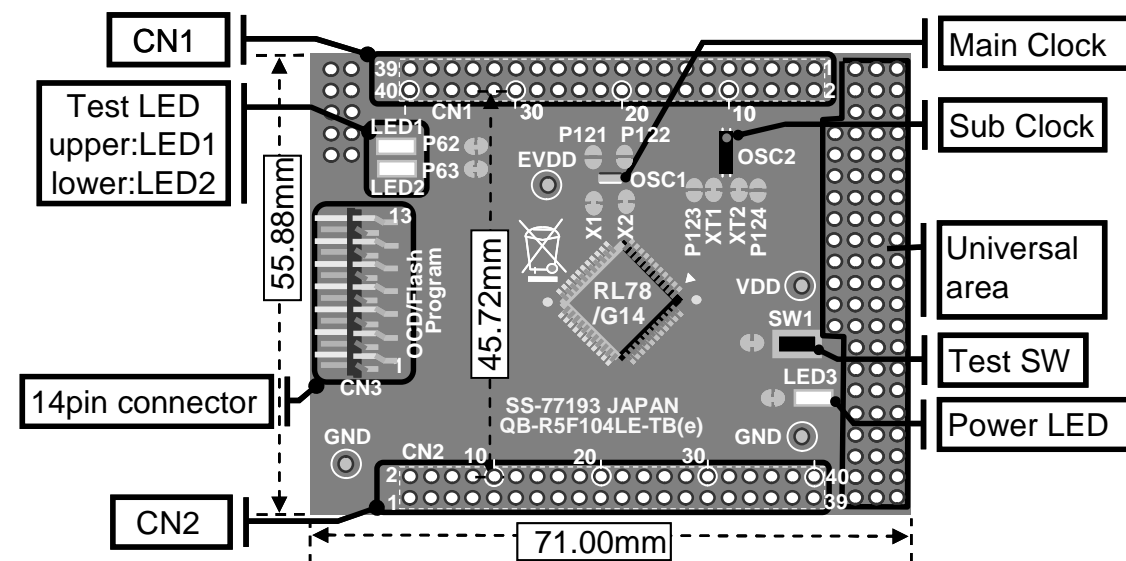
(1) RL78/G14 target board (QB-R5F104LE-TB) features

- Incorporates RL78/G14 (R5F104LEAFB).
- A 20 MHz resonator mounted as main clock, high-speed operation enabled (@ 2.7 to 5.5 V)
- Equipped with universal area (2.54 mm pitch)
- Supports both flash memory programming and on-chip debugging (using TOOL0 pin)
- Highly extendable; peripheral board connectors are equipped with microcontroller pins
- Lead-free (Pb-free) product

(2) hardware specifications

CPU R5F104LEAFB	Main clock operating frequency	20 MHz (mounted on board)
	Subclock operating frequency	32.768KHz (mounted on board) SSP-T7-F SII Co.,Ltd.
Embedded parts	CN1, CN2: Peripheral board connectors (2.54 mm pitch), 40-pin socket x 2 (pad only)	
	CN3: 14-pin connector (for E1 connection)	
	Power LED: Red x 1 (LED3)	
	Test LED: Yellow x 2 (LED1 connected to P62, LED2 connected to P63)	
	Test SW: SW1 (connected to INTP0)	
	Main clock (OSC1): 20 MHz resonator(connected to X1 and X2) Subclock (OSC2): 32.768 KHz resonator (connected to XT1 and XT2)	
Operating voltage	2.7 to 5.5 V(when 20 MHz resonator used at OSC1)	

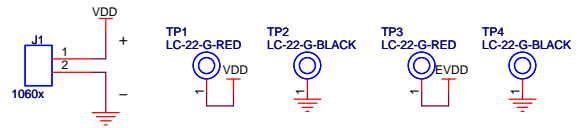
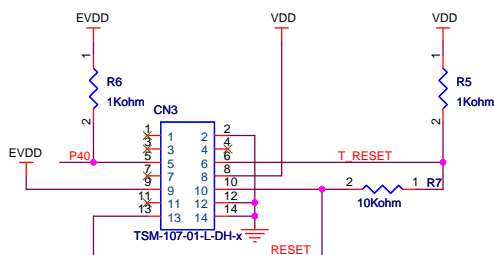
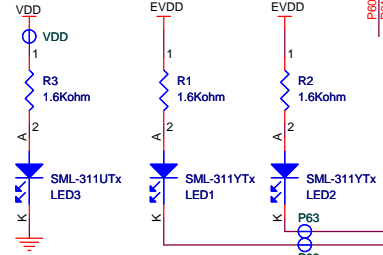
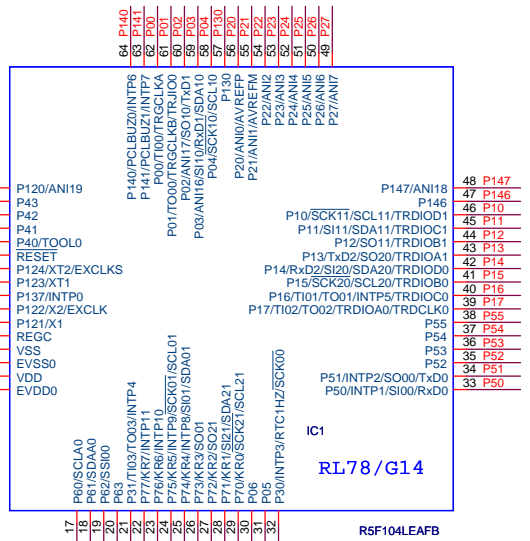
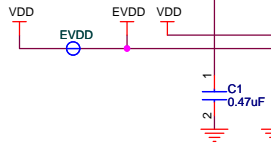
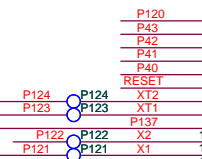
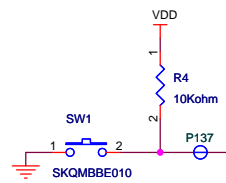
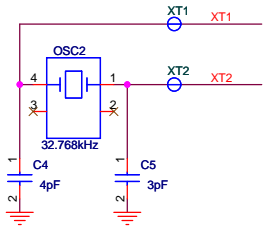
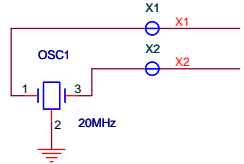
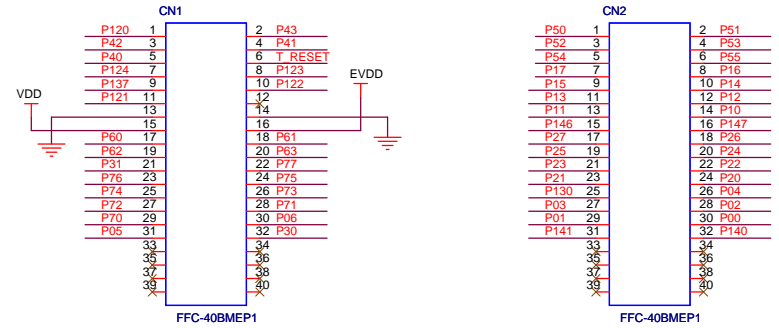
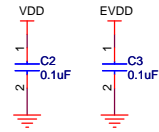
(3) Dimensions and parts layout



Pattern on the board: Splitting this wiring leaves open the relevant circuit.
To reconnect the circuit, short the circuit by soldering.
When using P62 and P63, cut off the short pad on the right side of LED.

(4) Notes on use

- Renesas Electronics will not provide any support for this board, but the board can be exchanged with a new product only when it has an initial failure.
- The microcontroller of this product has the limitation. Please refer to page 4 for details.



・タイマRJに関する注意事項

1. タイマRJ制御レジスタ0 (TRJCR0)へのアクセスについて

TRJCR0レジスタのTSTARTビットとTCSTFビットがともに1(カウント動作中)のとき、タイマRJカウンタレジスタ(TRJ0)へアクセスした後、TRJCR0レジスタへアクセスする場合は、カウントソースクロックの1周期以上あけてください。

2. タイマRJカウンタレジスタ0 (TRJ0)へのアクセスについて

イベントカウンタモードで、TEDGSELビットが0(片エッジ)のとき、カウント動作を停止した後、TRJ0レジスタを設定する場合は、下記の手順で行ってください。

TEDGSELビット = 0の場合

カウント停止

TIPF1 ~ TIPF0に 00Bを設定

TEDGSELビットに1を設定

TEDGSELビットに0を設定

TRJ0レジスタを設定

デジタルフィルタを使用する場合は、ここで TIPF1 ~ TIPF0を再設定する。

TEDGSELビット = 1の場合

カウント停止

TIPF1 ~ TIPF0に00Bを設定

TEDGSELビットに0を設定

TEDGSELビットに1を設定

TRJ0レジスタを設定

デジタルフィルタを使用する場合は、ここで TIPF1 ~ TIPF0を再設定する。

・イベントリンクコントローラ (ELC)に関する注意事項

ADコンバータのSNOOZEモード機能を使用する場合は、ELCで選択されたイベントをハードウェアトリガに使用できません。

・P40 / TOOL0端子に関する注意事項

入力ポートとして使用時: PORまたはRESET端子によるリセット解除時にロウ・レベルを入力しないでください。

出力ポートとして使用時: プルダウンで使用する場合は、500k 以上の抵抗を使用してください。

Notes

When using timer RJ on the above applicable products, note the following:

1. Accessing timer RJ control register 0 (TRJCR0)

When bits TSTART and TCSTF in the TRJCR0 register are both 1 (during counting operation) and after accessing timer RJ counter register 0 (TRJ0), when accessing the TRJCR0 register, wait for one cycle or more of the count source clock.

2. Accessing timer RJ counter register 0 (TRJ0)

While in event counter mode, when the TEDGPL bit is 0 (one edge) and after a counting operation is stopped, if a write access to the TRJ0 register is performed, implement the following procedure:

When the TEDGSEL bit is 0:

1. Stop the count.
2. Set bits TIPF1 and TIPF0 to 00B.
3. Set the TEDGSEL bit to 1.
4. Set the TEDGSEL bit to 0.
5. Set the TRJ0 register.
6. When using the digital filter, set bits TIPF1 and TIPF0 again.

When the TEDGSEL bit is 1:

1. Stop the count.
2. Set bits TIPF1 and TIPF0 to 00B.
3. Set the TEDGSEL bit to 0.
4. Set the TEDGSEL bit to 1.
5. Set the TRJ0 register.
6. When using the digital filter, set bits TIPF1 and TIPF0 again.

Notes

When using the event link controller (ELC) on the above applicable products, note the following:

When using the SNOOZE mode function of the A/D converter, an event selected by the ELC cannot be used as a hardware trigger.

Notes

When using the P40/TOOL0 pin on the above applicable products, note the following:

When used as an input pin: Do not input a low-level when using the POR or RESET pin to release the reset.

When used as an output pin: When this pin is used via pull-down resistors, use resistors that are 500 k Ω or more.