

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】<http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したものですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。

標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パソコン機器、産業用ロボット

高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）

特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等

8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエーペンギング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。



NEC

3次元グラフィクス・アクセラレータ **POWER VR™** μ PD62011

μ PD62011はPowerVR 3次元グラフィクス・プロセッサ・ファミリのパーソナル・コンピュータをターゲットとしたLSIです。

μ PD62011は、 μ PD62010にBi-linearテクスチャや66MHz PCIバス対応などの機能を拡張するとともに、CPUで行われるジオメトリ演算をサポートする回路を内蔵することで、より高いシステム性能を実現します。

特 徴

μ PD62010ピン・コンパチブル / ソフトウェア・コンパチブル

PCIバス2.1準拠のインターフェース (66MHzサポート)

チップ内隠面消去 (Zバッファ不要、ピクセル単位、32ビットのデプス値)

ハードウェアによる影の自動生成

ピクセル単位でのフォグ生成

66MHz動作

ジオメトリ処理サポート回路内蔵

テクスチャ・マッピング

遠近法補正付きテクスチャ・マッピング

MIPマッピング

Bi-linearテクスチャ

16/8ビット・テクスチャ

半透明テクスチャ

テクスチャ・メモリ：1～4Mバイト

シェーディング

スムーズ・シェーディング

フラット・シェーディング/ハイライト

画像出力

RGB/BGR 565 Packed, RGB/BGR 555 Packed

RGB/BGR 888 Packed / Unpacked

Little/Big endian 方式のピクセル・フォーマット

最大1024×1024の解像度

対応API

専用API (Power SGL™)

Microsoft社のDirect3D™

保守／廃止

アーキテクチャ概要

PowerVRは従来の3次元グラフィクス・システムが持つ性能／コストの問題を解決するため、独自のアーキテクチャを持つ3Dグラフィクス技術です。その代表的なものである「隠面消去」と「平面モデリング」について説明します。

1. 隠面消去

既存の3次元グラフィクス・システムでは、隠面消去（視点から不可視なデータを削減する）を行う際に、ポリゴンを構成するピクセルごとにZ値（奥行き）を比較するZバッファ法が用いられています。Zバッファの容量は、 640×480 ピクセルの画面サイズで32ビットの奥行きを表すのに1.2Mバイトも必要であり、システムのコストに大きく反映します。また、Zバッファ法では1ピクセルの隠面消去を行う際にそれを含むポリゴンの数と同じ回数のメモリ・アクセスが必要となるため、メモリ・バンド幅（データ転送能力）がシステム性能に影響することも少なくありません。

PowerVRアーキテクチャでは、画面をタイルと呼ぶ 32×32 、または 64×64 ピクセル単位に細分化し、デバイス内部で隠面消去を行います。そのため、Zバッファを必要としないだけでなく、フレーム・バッファへの書き込みは最前面にある（可視の）ピクセル・データだけなので、メモリ・システムに制限されない高性能な3Dシステムを実現します。

2. 平面モデリング

PowerVRでは、従来のポリゴンでのモデリング手法（三角形または四角形の小片で物体を構成する）に加え、無限平面でのモデリング（平面で囲まれた領域を物体として定義する）という手法を導入しています。ポリゴン・モデリングでは物体を構成する多角形の各頂点（ x, y, z ）データが必要であるのに対し、平面モデリングでは法線ベクトルと面上の1点だけのデータで定義できるため、データ量を大幅に削減できます。これは直接的に処理時間の短縮に寄与します。また、平面モデリングを使用することにより、3D画面を効果的に表現する「影」の生成をリアルタイムにかつ自動的に行うといったユニークな機能を実現しています。

μPD62011機能概要

μPD62011はμPD62010の機能を拡張し、3次元グラフィクスの表現力をより向上させ、同時に高性能を実現する特長を備えています。

1. Bi-linearテクスチャ・マッピング

μPD62010はテクスチャを正確にマッピングする技法としてMIPマッピングの機能を持っていました。MIPマッピングとは、物体に貼り付けるテクスチャをあらかじめ段階的に準備し、物体の距離に相当する大小2枚のテクスチャからデータをサンプリングし、正確なテクスチャ・マッピングを行う技法(2-pointテクスチャ)です。

μPD62011ではμPD62010の機能を拡張し、Bi-linearテクスチャ・マッピングをサポートしています。MIPマッピングの際のデータ・サンプリングを、それぞれのテクスチャから2点採取し補間を施しながらマッピングします(4-pointテクスチャ)。

2. 66MHz PCIバス・インターフェース

PowerVRシステムにおいては、PCIバスを介して3次元画像処理のためのパラメータ/データを取り込み、また生成した3次元画像を再びPCIバス経由で2Dシステムへ転送します。μPD62011はPCIバスの66MHzスペックにも対応したインターフェースを持ち、パラメータ転送/画像データ転送をより高速に行うことを可能としています。

3. 浮動小数点フォーマット変換回路

PowerVRでは、平面方程式 $Ax + By + C$ のパラメータA, Bを浮動小数点20ビット、パラメータCを固定小数点32ビットのデータ・フォーマットで処理します。

μPD62010ではIEEE浮動小数点フォーマットからこのデータ・フォーマットへの変換をソフトウェアで行っていましたが、フォーマット変換回路を内蔵したμPD62011はIEEE浮動小数点フォーマットのままパラメータ・データをロードできるので、ソフトウェア負荷の軽減による高速な処理を実現します。

4. ポインタ・レジスタ内蔵

メイン・メモリ上のパラメータやオブジェクト・データをロードする際に、μPD62010ではポインタ・テーブルをメモリ上に構築しそれを参照しますが、μPD62011ではポインタ・レジスタを持たせることでダイレクトなデータ・アクセスを行います。また、ポインタ・チェーン機能による連続的なデータ・ロードも可能となっています。

保守／廃止

5. 画像出力マスク機能

PowerVRアーキテクチャはタイル単位で3次元画面を処理するため、2D画面を背景としたスクリーン上に3D物体を重ね合わせるような場合、タイルの背景色を透過させるような処理をしなければなりません。 μ PD62010ではソフトウェアで処理させていましたが、 μ PD62011は画像出力のピクセル単位にマスクを施すハードウェアで対応できるようにしています。

6. エッジ・シェアリング

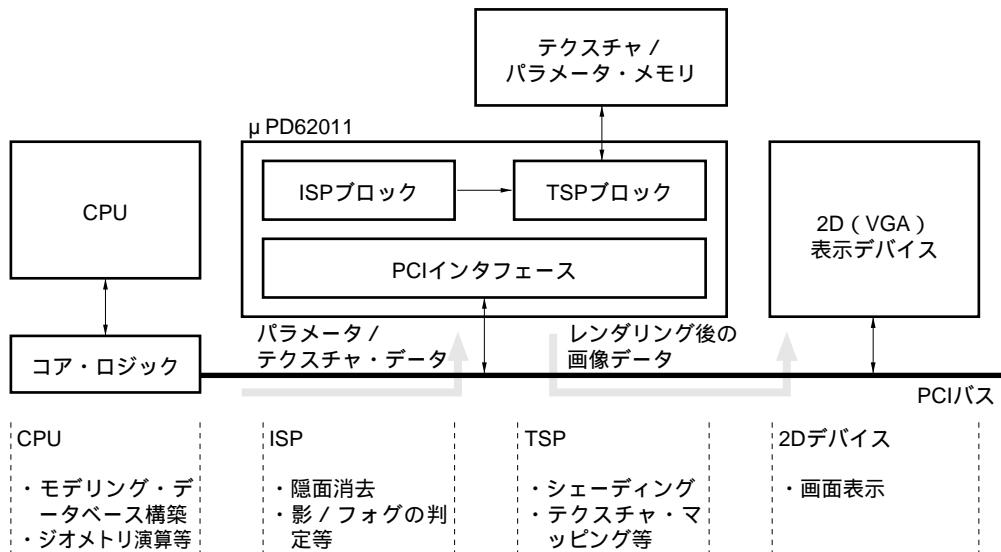
ポリゴン・メッシュ構造体の処理において、隣接したポリゴンの境界エッジに関するデータを共有することでデータ処理量を大幅に軽減します。

7. μ PD62010ソフトウェア・コンパチブル

μ PD62011は、リセット直後の初期状態は μ PD62010互換となっています。 μ PD62010に対して拡張した機能は、レジスタ設定により有効となります。

保守／廃止

内部ブロック図



ISPブロックの主な機能としては、3次元空間内の物体のリストに対する隠面消去があります。ISPブロックの出力は各ピクセルに対応する可視面のIDとなります。ISPで行われる隠面消去は従来のZバッファ法と同等の精度を持ちます。その結果、32ビットのZバッファと同じ精度で処理する場合においても、μPD62011はZバッファ・メモリを必要としません。また、ISPブロックは、可視面に影が投影されているかを表す影付けの機能もサポートしています。

TSPブロックは主に、ISPによって与えられた可視面のIDに対して、正確なテクスチャ・マッピング、シェーディングを行います。TSPは遠近法補正付きテクスチャ・マッピング、スムーズ・シェーディング、透明な面の重ね合わせ、フォグの表現が可能です。TSPは外部のSDRAMに格納されているテクスチャ・データに対し、最小限のアクセス回数で可視面のテクスチャを処理できる手法を用いています。ISP、TSPブロックのそれぞれは内部にキャッシュを持ち、このキャッシュに格納されるレンダリング・パラメータに対するローカルなアクセスをより効率的に行うことが可能です。

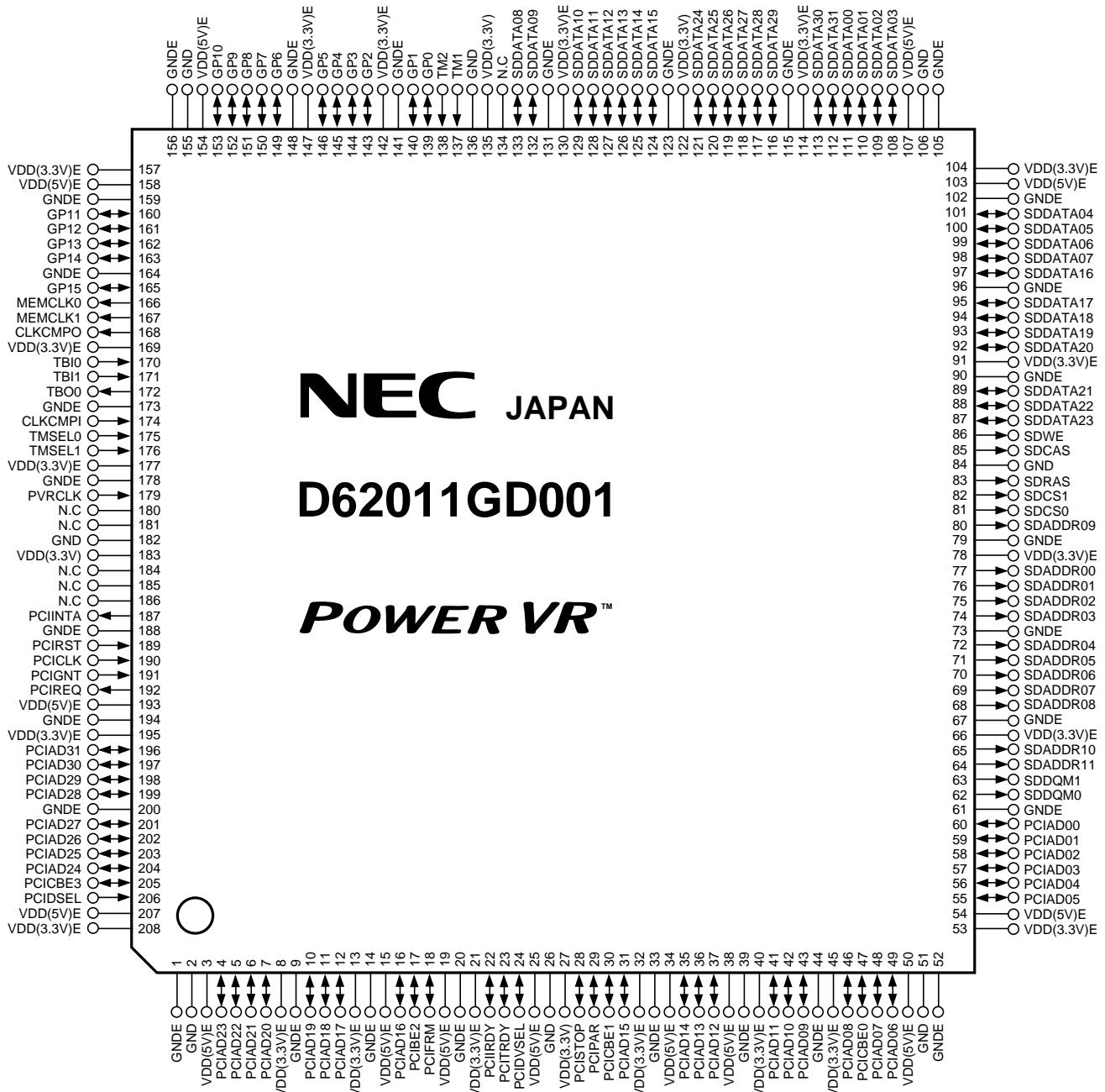
PCIバス・インターフェースはより効率的な動作のために、マスタ / スレーブの両機能を備えています。μPD62011がISPに関連したパラメータをシステム・メモリから読み込む場合にはPCIマスタとして動作し、TSPの関連したパラメータを受け取る場合にはPCIスレーブとして動作します。PCIインターフェースは高速なデータ転送を確実に処理できるように最適なバッファリングを行います。SDRAM/SGRAMコントローラはμPD62011内部の各ブロックから外部のSDRAM/SGRAMを共有できるように設計されています。

μPD62011はレンダリングに必要なパラメータをPCIバス経由で受け取り、テクスチャ・マッピング、シェーディングを施した3D画像をPCIアドレス空間に転送します。μPD62011からの3D画像データはPCIアドレス空間に配置されている2Dグラフィクス（VGATMコントローラ）のフレーム・バッファに転送されます。



端子接続図 (Top View)

208ピン・プラスチックQFP (28)



保守／廃止

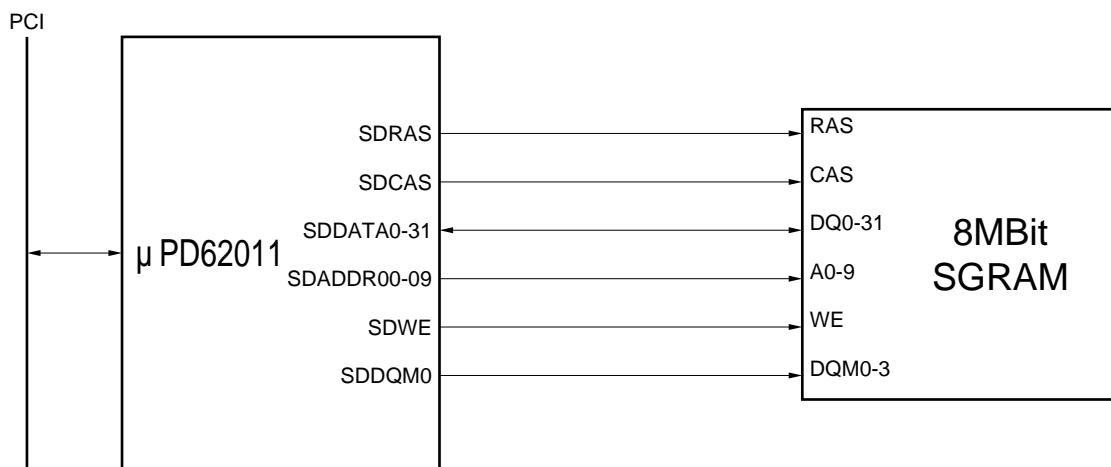
端子機能一覧

| 端子名 | 機能 |
|----------------|-----------------------------------|
| PCIFRM | PCIサイクル・フレーム |
| PCIIRDY | PCIイニシエータ・レディ |
| PCITRDY | PCIターゲット・レディ |
| PCIDVSEL | PCIデバイス選択 |
| PCISTOP | PCI停止／接続解除 |
| PCIPAR | PCIパリティ |
| PCIINTA | PCI割り込み |
| PCIRST | PCIリセット (μPD62011のマスタ・リセットとして使用) |
| PCICLK | PCIインターフェース・クロック |
| PCIGNT | PCIマスタ・グラント |
| PCIREQ | PCIマスタ・リクエスト |
| PCICBE0-3 | PCIコマンド／バイト・イネーブル |
| PCIIDSEL | PCI初期化デバイス選択 |
| PCIAD00-31 | PCIアドレス・データ・バス |
| SDDQM0-1 | メモリ・リクエスト信号 |
| SDADR00-11 | メモリ・アドレス・バス |
| SDCS0-1 | メモリ・チップ・セレクト信号 |
| SDRAS | メモリ・ロウ・アドレス・ストローブ |
| SDCAS | メモリ・カラム・アドレス・ストローブ |
| SDWE | メモリ・ライト・イネーブル |
| SDDATA00-31 | メモリ・データ・バス |
| GP0-15 | 汎用ポート |
| MEMCLK0-1 | メモリ同期クロック |
| CLKCMPO | メモリ用クロック調整ポート (出力) |
| CLKCMPI | メモリ用クロック調整ポート (入力) |
| PVRCLK | 内部クロック |
| TM1-2 | テスト用入力端子 |
| TBI0-1 | テスト用入力端子 |
| TBO0 | テスト用出力端子 |
| TMSEL0-1 | テスト用入力端子 |
| VDD (3.3V) | 内部用デジタルVDD (3.3V) |
| GND | 内部用デジタルGND |
| VDD (5V) E | 外部用デジタルVDD (5V) |
| VDD (3.3V) E | 外部用デジタルVDD (3.3V) |
| GNDE | 外部用デジタルGND |

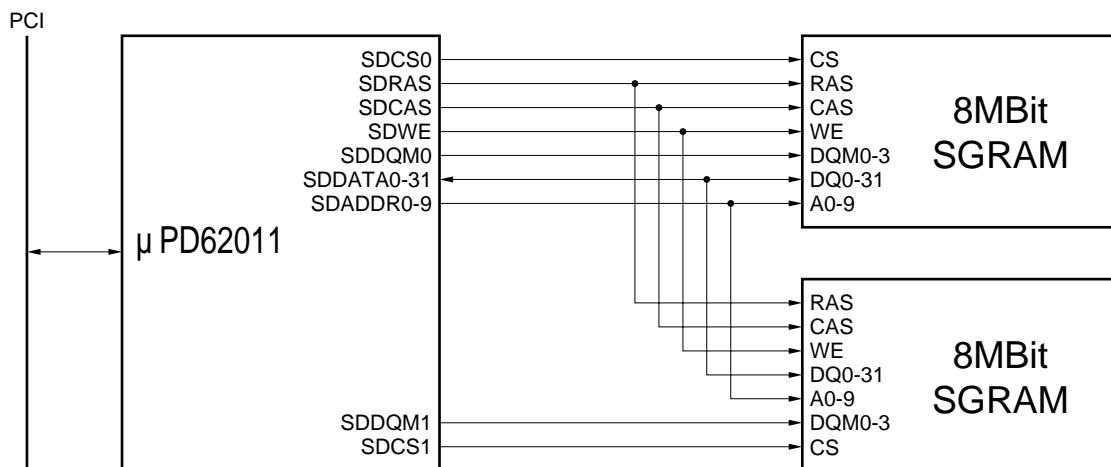
保守／廃止

μ PD62011とメモリとのインターフェース

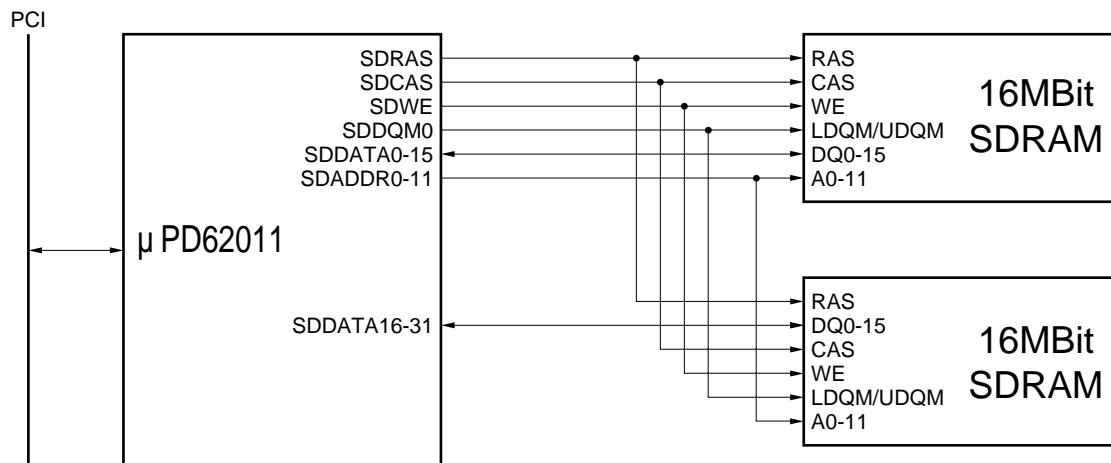
(1) 1 MByte時



(2) 2 MByte時



(3) 4 MByte時



推奨メモリ

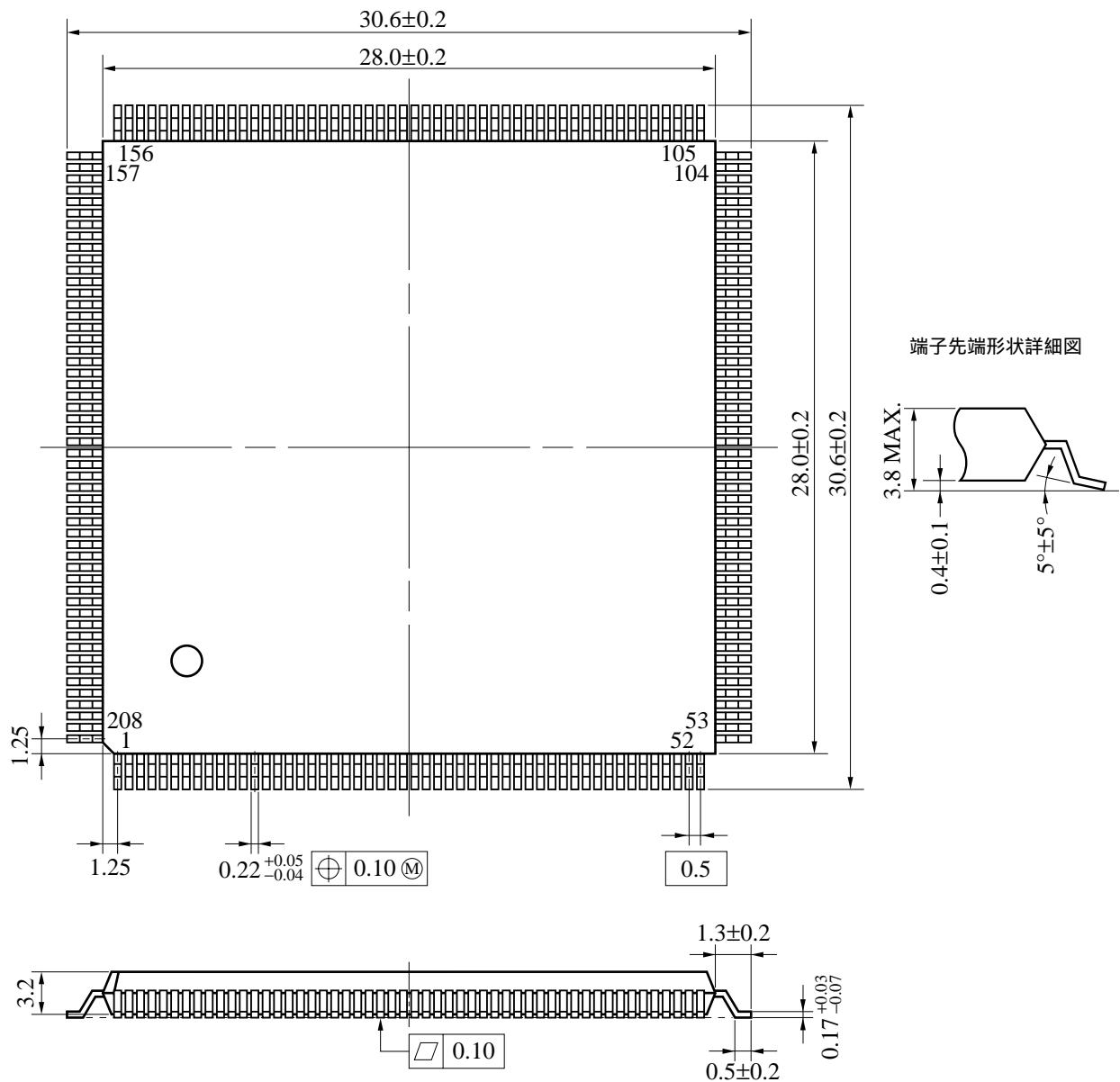
8MBit SGRAM : μ PD481850GF-A12

16MBit SDRAM : μ PD4516161G5-A10, μ PD4516161G5-A12

保守／廢止

パッケージ外形図

208ピン・プラスチック QFP (フайнピッチ)(28) 外形図 (単位 : mm)



P208GD-50-LML, MML-2



〔メモ〕



(メモ)

保守／廃止

PowerVR, PowerSGLは、英国VideoLogic社の商標です。

Direct3Dは、米国Microsoft Corporationの米国およびその他の国における登録商標または商標です。

VGAは、米国IBM社の商標です。

本資料の内容は、後日変更する場合があります。

文書による当社の承諾なしに本資料の転載複製を禁じます。

本資料に記載された製品の使用もしくは本資料に記載の情報の使用に際して、当社は当社もしくは第三者の知的所有権その他の権利に対する保証または実施権の許諾を行うものではありません。上記使用に起因する第三者所有の権利にかかる問題が発生した場合、当社はその責を負うものではありませんのでご了承ください。

M7A 94.11

お問い合わせは、最寄りのNECへ

【営業関係お問い合わせ先】

| | | |
|------------|---------------------------------|---|
| 半導体第一販売事業部 | 〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル) | 東京 (03)3454-1111 (大代表) |
| 半導体第二販売事業部 | | |
| 半導体第三販売事業部 | | |
| 中部支社 | 半導体第一販売部 | 名古屋 (052)222-2170 |
| | 半導体第二販売部 | 名古屋 (052)222-2190 |
| 関西支社 | 半導体第一販売部 | 大阪 (06) 945-3178 |
| | 半導体第二販売部 | 大阪 (06) 945-3200 |
| | 半導体第三販売部 | 大阪 (06) 945-3208 |
| 北海道支社 | 札幌 (011)251-5599 | 太田支店 太田 (0276)46-4011 福井支店 福井 (0776)22-1866 |
| 東北支社 | 仙台 (022)267-8740 | 宇都宮支店 宇都宮 (028)621-2281 富山支店 富山 (0764)31-8461 |
| 岩手支店 | 盛岡 (019)651-4344 | 小山支店 小山 (0285)24-5011 三重支店 店津 (0592)25-7341 |
| 郡山支店 | 郡山 (0249)23-5511 | 長野支店 松本 (0263)35-1662 京都支店 京都 (075)344-7824 |
| いわき支店 | いわき (0246)21-5511 | 甲府支店 甲府 (0552)24-4141 神戸支社 神戸 (078)333-3854 |
| 長岡支店 | 長岡 (0258)36-2155 | 埼玉支社 大宮 (048)649-1415 中國支社 烏島 (082)242-5504 |
| 土浦支店 | 土浦 (0298)23-6161 | 立川支社 立川 (0425)26-5981 鳥取支店 鳥取 (0857)27-5311 |
| 水戸支店 | 水戸 (029)226-1717 | 千葉支社 千葉 (043)238-8116 岡山支店 岡山 (086)225-4455 |
| 神奈川支社 | 横浜 (045)682-4524 | 静岡支社 静岡 (054)254-4794 松山支店 松山 (089)945-4149 |
| 群馬支店 | 高崎 (0273)26-1255 | 北陸支社 金沢 (076)232-7303 九州支社 福岡 (092)261-2806 |

【本資料に関する技術お問い合わせ先】

| | | | |
|----------------|---------------------------------|-------------------|---|
| 半導体ソリューション技術本部 | 〒210 川崎市幸区塚越三丁目484番地 | 川崎 (044)548-8862 | 半導体 インフォメーションセンター FAX(044)548-7900 (FAXにてお問い合わせ) |
| 半導体販売技術本部 | 〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル) | 東京 (03)3798-9619 | |
| 中部販売技術本部 | 〒460 名古屋市中区錦一丁目17番1号 (NEC中部ビル) | 名古屋 (052)222-2125 | |
| 半導体販売技術本部 | 〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル) | 大阪 (06) 945-3383 | |
| 西日本販売技術本部 | | | |

C97.8