RFT

Halbleiter-Bauelemente
Semiconductors

1981

Die vorliegende Übersicht enthält in gedrängter Form die wichtigsten Grenz- und Kenndaten der in der DDR gefertigten Halbleiterbauelemente.

Dem Anwender soll durch diese Übersicht die Auswahl der jeweils in Frage kommenden Typen erleichtert werden. Bauelemente, die nur noch für Ersatzzwecke vorgesehen sind, wurden in diese Übersicht nicht aufgenommen. Wir weisen darauf hin, daß wir uns Änderungen, die durch den technischen Fortschritt bedingt sind, vorbehalten.

Spezielle Anfragen und Bestellungen sind an das jeweilige Herstellerwerk zu richten.

In a concise form the present survey gives the most important ratings and characteristics of the semiconductor devices made in the GDR.

It purports to facilitate the selection of the specific types involved and does not extend to components only meant for purposes of replacement.

We should like to point out that all the data mentioned are subject to alterations arising from technological progress.

Special inquiries and orders kindly address to the manufacturer concerned.

Halbleiterbauelemente-Industrie der Deutschen Demokratischen Republik

Semiconductor component industry of the German Democratic Republic

Typenverzeichnis

Type list

Typ	Hersteller producer	Seite page
A 109 D	HFO	60
A 110 D	HFO	60
A 202 D	HFO	40
A 210 E	HFO	40
A 210 K	HFO	40
A 211 D	HFO	42
A 220 D	HFO	50
A 223 D	HFO	50
A 225 D	HFO	46
A 231 D	HFO	52
A 232 D	HFO	52
A 240 D	HFO	54
O A 241 D	HFO	54
A 244 D	HFO	44
A 250 D	HFO	56
O A 255 D	HFO	56
A 270 D	HFO	58
A 273 D	HFO	42
A 274 D	HFO	44
O A 277 D	HFO	64
A 281 D	HFO	48
O A 283 D	HFO	46
A 290 D	HFO	48
A 295 D	HFO	58
A 301 D	HFO	64
A 302 D	RWN	67
B 109 D	HFO	60
B 110 D	HFO	60
B 222 D	HFO	62
O B 260 D	HFO	62
O B 308 D	HFO	64
O B 318 D	HFO	64
B 340 D	HFO	66
B 341 D	HFO	66
O B 461 G	HFO	66
O B 462 G	HFO	66
O C 520 D	HFO	61
D 100 D	HFO/RWN	8
D 103 D	HFO	8
D 110 D	HFO	8
D 120 D	HFO	8
D 122 D	HFO	10
D 123 D	HFO	10
D 126 D	HFO	8
D 130 D	HFO	8
D 140 D	HFO	8
D 146 C/D	HFO	10
D 147 C/D	HFO	10
D 150 D	HFO	8
D 153 D	HFO	8
D 160 D	HFO	8
D 172 D	HFO	8
D 174 D	HFO	8
D 181 D	HFO	10
D 191 D	HFO	10
D 192 C/D	HFO	10
D 193 D	HFO	10
D 195 D	HFO	10
D 200 D	HFO	12
D 201 D	HFO	12
D 204 D	HFO	12
D 210 D	HFO	12
D 220 D	HFO	12
D 230 D	HFO	12
D 240 D	HFO	12
D 251 D	HFO	12
D 254 D	HFO	12
D 274 D	HFO	12
O D 394 D	HFO	15
D 410 D	HFO	14
D 461 D	HFO	14
D 492 D	HFO	14
E 100 D	HFO	8
E 103 D	HFO	8
E 110 D	HFO	8
E 120 D	HFO	8
E 126 D	HFO	8
E 130 D	HFO	8
E 140 D	HFO	8
E 146 C/D	HFO	10
E 147 C/D	HFO	10
E 150 D	HFO	8
E 153 D	HFO	8
E 160 D	HFO	8
E 172 D	HFO	8
E 174 D	HFO	8
E 191 D	HFO	10
E 192 C/D	HFO	10
E 193 D	HFO	10
E 195 D	HFO	10
E 204 D	HFO	12
X GD 160	RWN	77
X GD 170	RWN	77
X GD 175	RWN	77
X GD 180	RWN	77
X GD 240	RWN	77
X GD 241	RWN	77
X GD 242	RWN	77
X GD 243	RWN	77
X GD 244	RWN	77
X GF 145	RWN	76
GF 147	RWN	76
MB 101	WF	69
MB 104	WF	69
MB 110	WF	69
MB 111	WF	69
SA 403	FWE	78
SA 412	FWE	80
SA 418	FWE	78
SAL 41	FWE	80
SAL 43	FWE	80
SAL 45	FWE	80
SAM 42	FWE	80
SAM 43	FWE	80
SAM 44	FWE	80
SAM 45	FWE	80
SAM 62	FWE	80
SAM 63	FWE	80
SAM 64	FWE	80
SAM 65	FWE	80
SAY 12	WF	78
SAY 16	WF	78
SAY 17	WF	78
SAY 18	WF	78
SAY 20	WF	78
SAY 30	RWM	78
SAY 32	RWM	78
SAY 40	RWM	78
SAY 42	RWM	78
SAY 73	WF	78
SAZ 54	WF	78
SAZ 61	WF	78
SAZ 71	WF	78
SC 236	RWN	72
SC 237	RWN	72
SC 238	RWN	72
SC 239	RWN	72
SC 239s	RWN	72
SC 307	RWN	72
SC 308	RWN	72
SC 309	RWN	72
O SCE 237	RWN	72
O SCE 238	RWN	72
O SCE 239	RWN	72
SD 168	GWS	74
SD 600	GWS	74
SD 601	GWS	74
SD 602	GWS	74
SF 126	HFO	73
SF 127	HFO	73
SF 128	HFO	73
SF 129	HFO	73
SF 136	HFO	73
SF 137	HFO	73
SF 225	RWN	73
SF 235	RWN	73
SF 240	RWN	73
SF 245	RWN	73
SF 357	RWN	72
SF 358	RWN	72
SF 359	RWN	72
SF 369	RWN	72
O SFE 235	RWN	73
O SFE 245	RWN	73
SM 103	FWE	76
SM 104	FWE	76
SMY 50	FWE	76
SMY 51	FWE	76
SMY 52	FWE	76
SMY 60	FWE	76
SP 101	WF	68
SP 102	WF	68
SP 103	WF	68
SP 201	WF	68
SP 211	WF	68
SS 106	HFO	74
SS 108	HFO	74
SS 109	HFO	74
SS 200	RWN	74
SS 201	RWN	74
SS 202	RWN	74
SS 216	RWN	74
SS 218	RWN	74
SS 219	RWN	74
O SSE 216	RWN	74
O SSE 219	RWN	74
SSY 20	HFO	74
ST 103	WF	87
SU 160	GWS	75
SU 161	GWS	75
SU 165	GWS	75
SY 170	RWN	84
SY 171	RWN	84
SY 180	GWS	84
SY 180/A	GWS	86
SY 185	GWS	86
SY 320	GWS	84
SY 330	GWS	86
SY 335	GWS	86
O SY 360	GWS	85
SZ 600	GWS	83
SZX 18	WF	82
SZX 19	WF	82
SZX 21	WF	82
SZY 20	WF	84
SZY 21	WF	84
SZY 22	WF	84
SZY 23	WF	84
U 101 D	FWE	16
U 102 D	FWE	16
U 103 D	FWE	16
U 104 D	FWE	16

Typenverzeichnis

Type list

Typ	Hersteller	Seite
	producer	page
U 105 D	FWE	16
U 106 D	FWE	16
U 107 D	FWE	16
U 108 D	FWE	16
U 109 D	FWE	16
U 111 D	FWE	18
U 112 D	FWE	16
X U 113 F	FWE	38
O U 114 D	FWE	38
O U 118 F	FWE	38
U 121 D	FWE	18
U 122 D	FWE	18
U 202 D	FWE/HFO	23
U 253 D	FWE	24
O U 256 C	ZFTM	24
U 311 D	FWE	16
U 352 D	FWE	16
U 401 D	FWE	22
U 402 D	FWE	22
U 501 D	FWE	24
U 505 D	FWE	25
O U 551 D	FWE	26
O U 555 C	ZFTM	26
U 705 D	FWE	36
O U 706 D	FWE	36
U 710 D	FWE	35
U 711 D	FWE	35
O U 805 D	FWE	37
U 808 D	FWE	18
U 821 D	FWE	34
O U 855 D	FWE	28
O U 856 D	FWE	30
O U 857 D	FWE	32
O U 880 D	FWE	20
VQ 110	WF	70
VQ 120	WF	70
X VQA 12	WF	70
VQA 13	WF	70
VQA 13-1	WF	70
VQA 15	WF	70
VQA 23	WF	70
VQA 23-1	WF	70
VQA 25	WF	70
VQA 33	WF	70
VQA 35	WF	70
VQB 37	WF	71
X VQB 71	WF	71
X VQB 73	WF	71
Siliziumfreiflächengleichrichter	GWG 88	
Selengleichrichter	GWG 88 ... 95	
Silicon free-area retifiers	GWG 88	
Seleniumretifiers	GWG 88 ... 95	

Hersteller-Verzeichnis

Producer list

HFO VEB Halbleiterwerk Frankfurt (Oder)
Leitbetrieb im VEB Kombinat Mikroelektronik

GWG VEB Gleichrichterwerk Großräschen
im VEB Kombinat Mikroelektronik

GWS VEB Gleichrichterwerk Stahnsdorf
im VEB Kombinat Mikroelektronik

RWN VEB Röhrenwerk „Anna Seghers" Neuhaus
im VEB Kombinat Mikroelektronik

FWE VEB Funkwerk Erfurt
im VEB Kombinat Mikroelektronik

RWM VEB Röhrenwerk Mühlhausen
im VEB Kombinat Mikroelektronik

WF VEB Werk für Fernsehelektronik Berlin
im VEB Kombinat Mikroelektronik

ZFTM Zentrum für Forschung und Technologie
Mikroelektronik

X Nicht für Neuentwicklungen
O In Entwicklung

X Not for new developments
O Under development

Kurzzeichen

A	wirksame Flächen
A_{UAV}	Spannungsverstärkung des Aufnahmeverstärkers
A_{UVV}	Spannungsverstärkung des Vorverstärkers
a_a, a_e	Schaltpegel
a_{AM}	AM-Unterdrückung
a_N	Fremdspannungsabstand
a_{SM}	Monobalance
a_T	Trägerunterdrückung
aü	Übertragsdämpfung
b	Breite
BT/TT	Bildträger/Tonträgerverhältnis
B_{video}	Videobandbreite
C_c	Gehäusekapazität
C_{gss}	Eingangskapazität
C_i	Eingangskapazität
C_{io}	Isolationskapazität
c_j	Sperrschichtkapazität
C_L	Lastkapazität
C_{22e}	Ausgangskapazität
CMR	Gleichtaktunterdrückung
C_{tot}	Gesamtkapazität
C_x	variable Kapazität
d	Abstand, lichte Weite
d_B	Bolzendurchmesser
E	Beleuchtungsstärke
F	Rauschfaktor
f	Frequenz, max. Taktfrequenz
Δf	Frequenzabweichung, Modulationshub
f_1	Quarzfrequenz
f_I	Eingangsfrequenz
f_m	Modulationsfrequenz
f_{max}	Maximale Einsatzfrequenz
fosz	freilaufende Oszillatorfrequenz
fo	obere Grenzfrequenz
f_Q	Gütegrenzfrequenz
f_T	Transitfrequenz
f_z	Zwischenfrequenz
G_p	Leistungsverstärkung
G_{pb}	HF-Leistungsverstärkung in Basisschaltung
g	maximale Anhebung
–g	maximale Absenkung
h	Höhe
h_{21E}	Gleichstromverstärkung
h_{21e}	Kurzschlußstromverstärkung in Emitterschaltung
I_B	Basisstrom
I_B, I_{BB}	Stromaufnahme
I_{BM}	Basisstromspitzenwert
Ic	Kollektorstrom
I_{CAV}	Kollektorstrommittelwert
I_{CBO}	Kollektorstrom bei offenem Emitter
I_{CC}	Kollektorstrom
I_{CES}	Kollektor-Emitter-Reststrom
I_{CEV}	Kollektorreststrom bei in Sperrichtung vorgespannter Emitterdiode
I_{CH}	High-Kollektorstrom
I_{CL}	Low-Kollektorstrom
I_{CH}	Kollektorstromspitzenwert
I_D	Drainstrom
I_D	Blockierstrom
I_{DRM}	Drainspitzenstrom
I_e	Strahlstärke
I_F	Flußstrom, Flußgleichstrom
$I_{F(AV)}$	Dauergrenzstrom
$I_{F(RMS)}$	Effektiver Durchlaßstrom
I_{FM}	Scheiteldurchlaßstrom
I_{FRM}	Periodischer Spitzendurchlaßstrom
I_{FSM}	Nichtperiodischer Spitzenstrom
I_G	Durchlaßgleichstrom
I_{GN}	Nenngleichstrom
I_{GT}	Zündstrom
I_H	Haltestrom
I_I	Eingangsstrom
I_I	Eingangsbasisstrom
I_{IO}	Eingangsoffsetstrom
I_L	Laststrom
I_L	Lichtstärke
I_R	Sperrstrom
iR	Sperrstrom (Momentanwert)
Is	Betriebsstrom
I_{SO}	Stromaufnahme des unbelasteten Schaltkreises
I_T	Durchlaßstrom
$I_{T(AV)}$	Dauergrenzstrom
$I_{T(RMS)}$	Effektiver Durchlaßstrom
I_{TRM}	Periodischer Spitzenstrom
I_V	Lichtstärke
I_Z	Z-Strom
ΔI_Z	Stabilität des Z-Stromes
Io	Ausgangsstrom
Io	Richtstrom
I_{OH}	High-Ausgangsstrom
I_{OL}	Low-Ausgangsstrom
I_{OM}	Scheitelwert des Ausgangsstromes
I_{RRM}	periodischer Spitzensperrstrom
i. V.	innere Verbindung
K	Kühlfläche
k	Klirrfaktor
k_{AV}	Klirrfaktor Aufnahmeverstärker
k_{VV}	Klirrfaktor Vorverstärker
l	Länge
L	Leuchtdichte
L_S	Serieninduktivität
m	Modulationsindex
m_B	nichtlineare Verzerrungen im Blaukanal
n	Plattenzahl
n_B	Bolzenzahl
No	Ausgangslastfaktor
N_{OH}	High-Ausgangslastfaktor
N_{OL}	Low-Ausgangslastfaktor
P_{in}	HF-Eingangsleistung
P_{RSM}	Nichtperiodische Sperrverlustleistung
P_{tot}	Totale Verlustleistung
P_V	Eigenleistungsaufnahme
Po	Ausgangsleistung
R	Rastermaß
R_{BE}	Basis-Emitter-Widerstand
R_{DS}	Drain-Source-Widerstand
R_g	Generatorwiderstand
R_i	Eingangswiderstand
R_{io}	Isolationswiderstand
R_{iHF}	HF-Eingangswiderstand
R_{iZF}	ZF-Eingangswiderstand
R_L	Lastwiderstand
R_S	Serienwiderstand in der Versorgungsleitung
R_{thja}	Gesamtwärmewiderstand
R_{thjc}	Innerer Wärmewiderstand
Ro	Ausgangswiderstand
r_F	Durchlaßwiderstand
r_R	Sperrwiderstand
r_Z	Z-Widerstand
S	Empfindlichkeit
S_{PH}	Empfindlichkeit (Photostrom)
S/N	Signal-Rauschverhältnis
SVR	Betriebsspannungsunterdrückung
t_A	Zugriffszeit
t_{ACC}	Zugriffszeit der Eingänge
t_{CP}	Periodendauer
t_{CO}	Zugriffszeit (Zuschaltung der Ausgänge)
t_{DH}	Datenhaltezeit
t_{DHL}	Einschaltverzögerungszeit
t_{DLH}	Ausschaltverzögerungszeit
t_{DW}	Datenbereitstellzeit
t_{DWR}	Schreiberholzeit
t_f	Abfallzeit
t_{gt}	Zündzeit
t_{hold}	Haltezeit
t_{IHL}	Anstiegszeit des Fernsteuerimpulses
t_K	Dauer des Ausgangskurzschlußstromes
t_{off}	Ausschaltzeit
t_{on}	Einschaltzeit
t_{OSZ}	Anschwingzeit
t_p	Taktimpulsbreite
t_q	Freiwerdezeit

t_r	Anstiegszeit
t_{RC}	Zyklusdauer Lesen
t_{REF}	Auffrischperiode
t_{rr}	Sperrerholungszeit
t_{RWC}	Zyklusdauer Lesen/Schreiben
t_s	Speicherzeit
t_{setup}	Voreinstellzeit
twc	Schreibzyklus
t_{zu}	Zugriffszeit
t_{zuche}	Zugriffszeit des chip-enable-Eingangs
t_{zue}	Zeichengriffszeit
t_{zur}	Reihenzugriffszeit
tOD	Zugriffszeit (Abschaltung der Ausgänge)
TK	Temperaturkoeffizient
TK_{IF}	Temperaturkoeffizient des Durchlaßstromes
TK_{IL}	Temperaturkoeffizient der Lichtstärke
TK_{UZ}	Temperaturkoeffizient der Z-Spannung
TK_{UOH}	Temperaturkoeffizient der H-Ausgangsspannung
$\frac{U_{01}}{U_{02}}$	Gleichlaufabweichung
U_{09}	Ausgangsspannung des Aufnahmeverstärkers
U_1, U_2	Betriebsspannungen
U_{AN}	Nennanschlußspannung
μ_{BAS}	BAS-Eingangsspannung
U_{BB}	Subtratspannung
U_{BE}	Basis-Emitter-Spannung
U_{BEsat}	Basis-Emitter-Sättigungs-spannung
$U_{(BR)}$	Durchbruchspannung
U_{CB}	Kollektor-Basis-Spannung
U_{CBO}	Kollektorsperrspannung bei offenem Emitter
Ucc	Kollektorspannung
Uccs	Schlafspannung
U_{CE}	Kollektor-Emitter-Spannung
U_{CERM}	Kollektor-Emitter-Spitzen-sperrspannung bei endlichem Basis-Emitter-Widerstand
U_{CESM}	Kollektor-Emitter-Sperr-spannung bei Kurzschluß zwischen Basis und Emitter
U_{CEO}	Kollektor-Emitter-Sperr-spannung bei offener Basis
U_{CER}	Kollektor-Emitter-Sperr-spannung bei endlichem Basis-Emitter-Widerstand
U_{CEsat}	Kollektor-Emitter-Sättigungs-spannung
U_{CEV}	Kollektor-Emitter-Sperr-spannung bei in Sperrichtung vorgespannter Emitterdiode
U_{CIO}	Kollektor-Substrat-Sperrspannung
U_{cp}	Taktspannung
U_{DB}	Drain-Bulk-Spannung
U_{DD}	Drainspannung
U_{DF}	Ton-ZF-Ausgangsspannung
U_{DG}	Drain-Gate-Spannung
U_{DRM}	Periodische Spitzenblockier-spannung
U_{DS}	Drain-Source-Spannung
U_{DSM}	Nichtperiodische Spitzen-blockierspannung
U_{DWM}	Scheitelblockierspannung
U_E	Emitterspannung
U_{EBO}	Emitter-Basis-Sperrspannung
U_F	Durchlaßgleichspannung
U_{FSW}	Schwarzwertpegel
ΔU_{FSW}	relative Schwarzwertpegel-abweichung
U_{GB}	Gate-Bulk-Spannung
U_{GG}	Gatespannung
U_{GS}	Gate-Source-Spannung
U_{GT}	Zündspannung
U_{HF}	HF-Spannung
U_I	Eingangsspannung, Gleich-takteingangsspannung
U_i	Eingangsspannung
UID	Differenzeingangsspannung
U_{ieff}	Eingangsspannung (Effektivwert)
U_{iHF}	HF-Eingangsspannung
U_{imax}	Maximale Eingangsspannung
U_{imin}	Minimale Eingangsspannung
U_{IO}	obere Schwellspannung
U_{IO}	Eingangsoffsetspannung
U_{ip}	Pilotsignal-Eingangs-Spannung
U_{iReg}	Regeleinsatzspannung
U_{iReHF}	HF-Regeleinsatzspannung
U_{iReZF}	ZF-Regeleinsatzspannung
U_{IT}	Eingangsspannung für Begrenzungseinsatz
U_{IU}	untere Schwellspannung
U_{NF}	NF-Ausgangspannung
ΔU_{NF}	NF-Abregelung
U_p	Pilotspannung
U_R	Sperrspannung, Sperrgleichspannung
U_{RM}	Scheitelsperrspannung
U_{Rp}	Impulssperrspannung
U_{RRM}	Periodische Spitzen-sperrspannung
U_{RSM}	Nichtsperiodische Spitzensperrspannung
U_{RWM}	Scheitelsperrspannung
U_S	Betriebssperrspannung
U_{SB}	Source-Bulk-Spannung
U_{SS}	Sourcespannung
U_T	Schwellspannung
U_Z	Z-Spannung
ΔU_Z	Stabilität der Z-Spannung
U_O	Ausgangsspannung
U_{OH}	High-Ausgangsspannung
U_{OL}	Low-Ausgangsspannung
ü	Übersteuerung
V_M	Mischverstärkung
V_u	Spannungsverstärkung
V_{ug}	geschlossene Spannungs-verstärkung
ΔV_u	Verstärkungsregelbereich
ΔV_{ZF}	Regelumfang der ZF-Verstärkung
W_p	Impulsenergie
Y_{21}	Steilheit
Z_{OHF}	HF-Ausgangsimpedanz
Z_{OZF}	ZF-Ausgangsimpedanz
ϑ_a	Umgebungstemperatur
ϑ_c	Gehäusetemperatur
ϑ_j	Sperrschichttemperatur
ϑ_{stg}	Lagerungstemperatur
$\Delta\vartheta$	Temperaturdifferenz
λ	Emissionswellenlänge
λ_p	Wellenlänge maximaler Emission
$\Delta\lambda$	Spektrale Halbwertsbreite

Hinweis:
Seiten 6 + 7 sind fremdsprachig

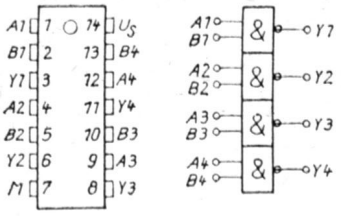
TTL-Schaltkreise (Normalreihe)
TTL circuits (standard series)

Grenzdaten max. ratings			Betriebsbedingungen operating conditions				Informationsdaten electrical characteristics				
U_S	=	0 ... +7 V	U_S	=	4,75 ... 5,25 V		U_{OL}	<	0,4 V		
U_I	=	−0,8 ... +5,5 V	ϑ_a	=	0 ... +70 °C	(Reihe D 10)	U_{OH}	>	2,4 V		
N_{OL}	=	10[3]				(D 10 series)	t_{DHL}	=	10 ns	bei	U_S = 5 V
N_{OH}	=	10[3] (D 100 ... D 174)	ϑ_a	=	−25 ... +85°C	(Reihe E 10)	t_{DLH}	=	15 ns	at	ϑ_a = 25 °C
N_{OH}	=	20[3] (E 100 ... E 174)				(E 10 series)					

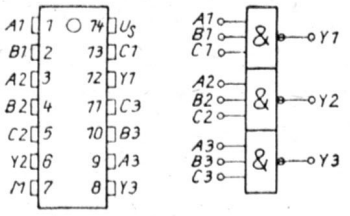
Typ	Art	description	logische Funktion logical function
D 100 D **E 100 D**	4 NAND-Gatter mit je 2 Eingängen	quadruple 2-input positive NAND gates	$Y = \overline{AB}$
D 103 D **E 103 D**	4 NAND-Gatter mit je 2 Eingängen Kollektor offen	quadruple 2-input positive NAND gates with open collector output	$Y = \overline{AB}$
D 110 D **E 110 D**	3 NAND-Gatter mit je 3 Eingängen	triple 3-input positive NAND gates	$Y = \overline{ABC}$
D 120 D **E 120 D**	2 NAND-Gatter mit je 4 Eingängen	dual 4-input positive NAND gates	$Y = \overline{ABCD}$
D 126 D **E 126 D**	4 NAND-Gatter mit je 2 Eingängen Kollektor offen [1]	quadruple 2-input positive NAND gates with open collector output [1]	$Y = \overline{AB}$
D 130 D **E 130 D**	1 NAND-Gatter mit 8 Eingängen	8-input positive NAND gates	$Y = \overline{ABCDEFGH}$
D 140 D **E 140 D**	2 NAND-Gatter mit je 4 Eingängen No = 30	dual 4-input positive NAND buffers No = 30	$Y = \overline{ABCD}$
D 150 D **E 150 D**	2 AND-NOR-Gatter mit je 2×2 Eingängen 1 Gatter erweiterbar	dual 2-wide 2-input AND/NOR gates 1 gate expandable	$Y_1 = \overline{(AB)+(CD)+X}$ $Y_2 = \overline{(AB)+(CD)}$
D 153 D **E 153 D**	1 AND/NOR-Gatter mit 4×2 Eingängen Gatter erweiterbar	expandable 4-wide 2-input AND/NOR gates	$Y = \overline{(AB)+(CD)+(EF)+(GH)+X}$
D 160 D **E 160 D**	2 Expander mit je 4 Eingängen [2]	dual 4-input expanders [2]	$X = ABCD$
D 172 D **E 172 D**	J-K-Master-Slave Flipflop mit je 3 J- und 3 K-Eingängen	J-K-master-slave flip-flop with 3-J-and 3-K-inputs	
D 174 D **E 174 D**	2 positiv flanken- getriggerte D-Flipflop	dual D-type positive edge-triggered flip-flops	$Q\ (t_{n+1}) = D\ (t_n)$

[1] $U_{OH} \leq 15$ V
[2] zur Erweiterung des D 150 bzw. D 153
[3] No = 1 entspricht I_{OL} = 1,6 mA bzw. $-I_{OH}$ = 40 µA

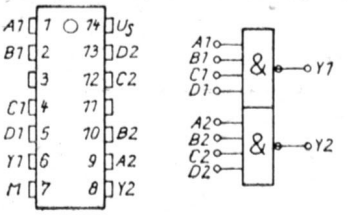
[1] $U_{OH} \leq 15$ V
[2] for expansion of D 150 or D 153
[3] No = 1 corresponds with I_{OL} = 1,6 mA and $-I_{OH}$ = 40 µA



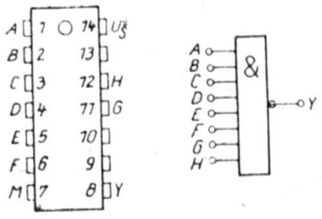
D 100 D, D 103 D, D 126 D
E 100 D, E 103 D, E 126 D



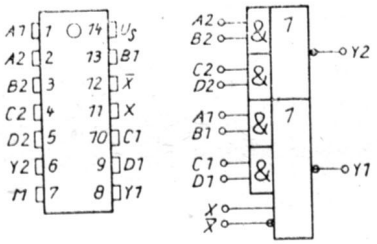
D 110 D
E 110 D



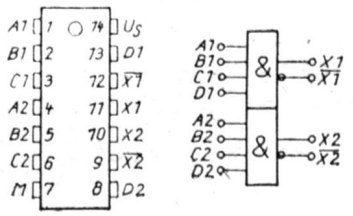
D 120 D, D 140 D
E 120 D, E 140 D



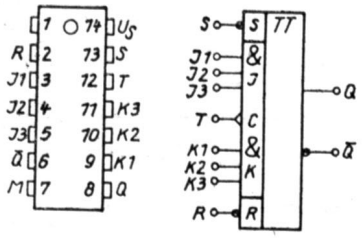
D 130 D
E 130 D



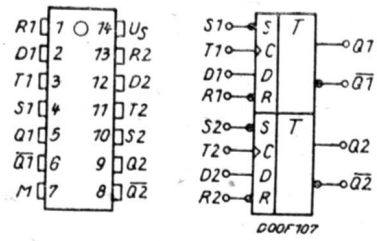
D 150 D, D 151 D
E 150 D, E 151 D



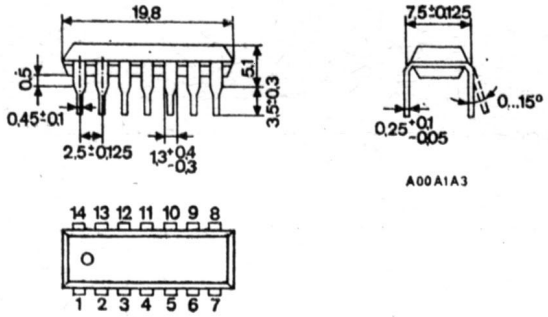
D 160 D
E 160 D



D 172 D
E 172 D



D 174 D
E 174 D



D 100 D ... D 174 D
E 100 D ... E 174 D

TTL-Schaltkreise (MSI-Typen)
TTL circuits (MSI types)

Grenzdaten max. ratings	Betriebsbedingungen operating conditions	Informationsdaten electrical characteristics
U_S = 0 ... +7 V U_I = −0,8 ... +5,5 V No = 10 [6]	U_S = 4,75 ... 5,25 V ϑ_a = 0 ... +70 °C (Reihe D 10) (D 10 series) ϑ_a = −25 ... +85°C (Reihe E 10) (E 10 series)	U_{OL} < 0,4 V U_{OH} > 2,4 V

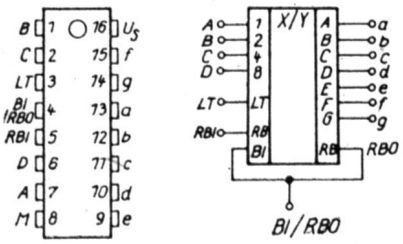
Typ	Art	description	f_{max} MHz	t_p ns	t_{DHL} ns	t_{DLH} ns
D 146 C/D **E 146 C/D**	BCD-zu 7-Segment-Dekoder/-Treiber [1][5]	BCD-decade to 7-segment decoder/driver [1][5]			< 100	< 100
D 147 C/D **E 147 C/D**	BCD-zu 7-Segment-Dekoder/-Treiber [1][4]	BCD-decade to 7-segment decoder/driver [1][4]			< 100	< 100
D 181 D	16-bit-Speicher (RAM) [3]	16-bit memory (RAM) [3]				
D 191 D **E 191 D**	8-bit-Schieberegister [2]	8-bit shift register [2]	> 10	> 25		
D 192 C/D **E 192 C/D**	Synchroner 4-bit-BCD-Vor-/Rückwärts-Dezimalzähler	synchronous 4-bit BCD-decade up/down counter	> 25	> 20		
D 193 D **E 193 D**	Synchroner 4-bit-Vor-/Rückwärts-Binärzähler	synchronous 4-bit binary up/down counter	> 25	> 20		
D 195 D **E 195 D**	4-bit-rechts-links [2] Schieberegister	4-bit right-shift left-shift [2] register	> 20	> 15		

[1] N_{OL} (a ... g) = 12, N_{OH} (BI, RBO) = 5
[2] N_{OL} = 10, N_{OH} = 20
[3] U_{OH} > 5,5 V, t_{DWR} < 60 ns
[4] U_{OH} = 15 V
[5] U_{OH} = 30 V
[6] No = 1 entspricht I_{OL} = 1,6 mA bzw. $-I_{OH}$ = 40 µA
No = 1 corresponds with I_{OL} = 1,6 mA and $-I_{OH}$ = 40 µA

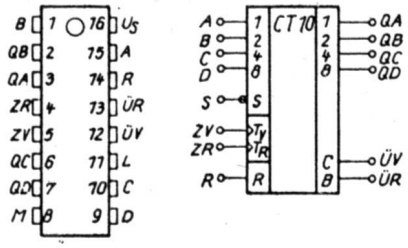
Leseverstärker
Read-out amplifier

Grenzdaten max. ratings	Betriebsbedingungen operating conditions	Informationsdaten electrical characteristics
U_{S+} = $-U_{S-}$ = 0 ... +7 V U_{ID}, U_{ref} = −5 ... +5 V U_I = −0,8 ... +5,5 V	U_{S+} = $-U_{S-}$ = 4,75 ... 5,25 V U_{ref} = 15 ... 40 mV ϑ_a = 0 ... +70 °C	U_{OH} > 2,4 V U_{OL} < 0,4 V U_T = U_{ref} ± 4 mV D 122 D: U_T = U_{ref} ± 4 mV D 123 D: U_T = U_{ref} ± 7 mV

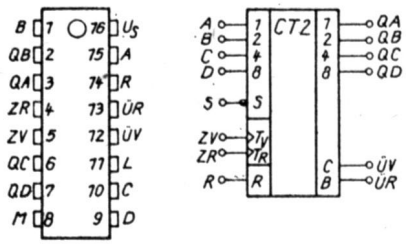
Typ	Art	description	logische Funktion logical function
D 122 D **D 123 D**	2-Kanal-Leseverstärker	2-channel read-out amplifier	$Y = G\ (\overline{A}+\overline{S_A})\ (\overline{B}+\overline{S_B})$



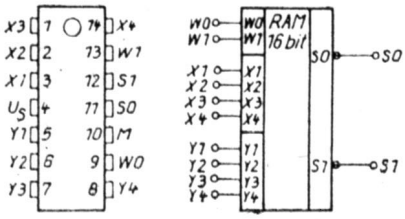
D 146 C/D, D 147 C/D
E 146 C/D, E 147 C/D



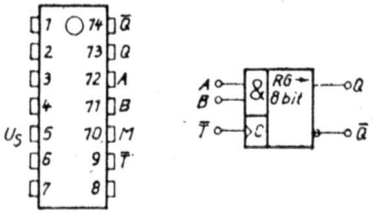
D 192 C/D
E 192 C/D



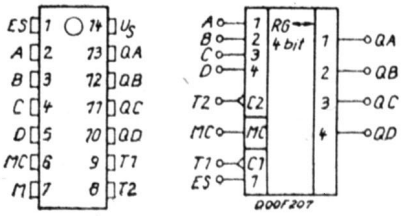
D 193 D
E 193 D



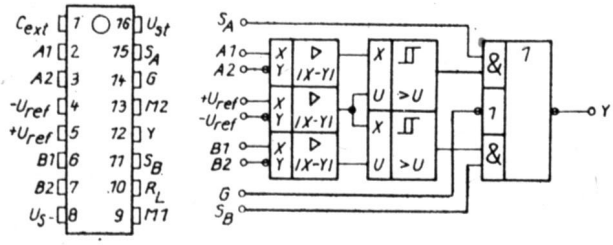
D 181 D



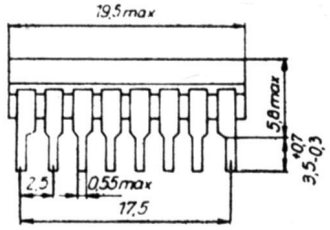
D 191 D
E 191 D

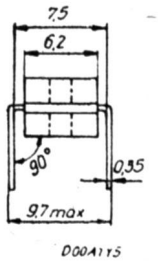


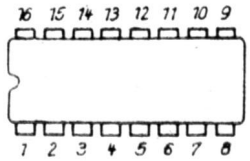
D 195 D
E 195 D



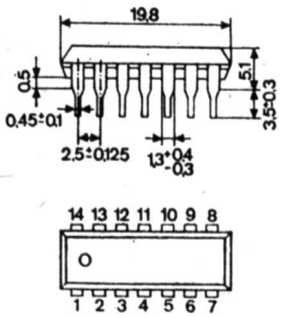
D 122 D, D 123 D

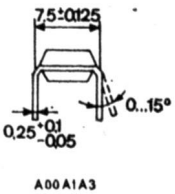


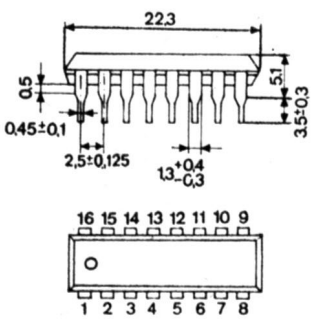


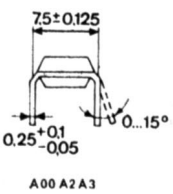


D 146 C, D 147 C, D 192 C
E 146 C, E 147 C, E 192 C









D 181 D, D 191 D, D 195 D
E 191 D, E 195 D

D 122 D, D 123 D, D 146 D, D 147 D, D 192 D, D 193 D
E 146 D, E 147 D, E 192 D, E 193 D

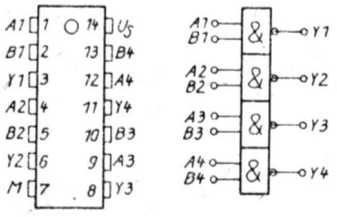
TTL-Schaltkreise (schnelle Reihe)
TTL circuits (high speed series)

Grenzdaten max. ratings	Betriebsbedingungen operating conditions	Informationsdaten electrical characteristics
U_S = 0 ... +7 V U_I = −0,8 ... +5,5 V No = 10 [1]	U_S = 4,75 ... 5,25 V ϑ_a = 0 ... +70 °C (Reihe D 20) (D 20 series) ϑ_a = −25 ... +85 °C (Reihe E 20) (E 20 series)	U_{OL} < 0,4 V U_{OH} > 2,4 V t_{DHL} = 7 ns bei U_S = 5 V t_{DLH} = 7 ns at ϑ_a = 25 °C

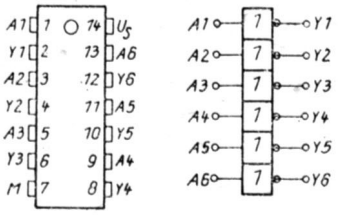
Typ	Art	description	logische Funktion logical function
D 200 D	4 NAND-Gatter mit je 2 Eingängen	quadruple 2-input positive NAND gates	$Y = \overline{AB}$
D 201 D	4 NAND-Gatter mit je 2 Eingängen Kollektor offen	quadruple 2-input positive NAND gates with open collector output	$Y = \overline{AB}$
D 204 D **E 204 D**	6 Inverter	six inverters	$Y = \overline{A}$
D 210 D	3 NAND-Gatter mit je 3 Eingängen	triple 3-input positive NAND gates	$Y = \overline{ABC}$
D 220 D	2 NAND-Gatter mit je 4 Eingängen	dual 4-input positive NAND gates	$Y = \overline{ABCD}$
D 230 D	1 NAND-Gatter mit 8 Eingängen	8-input positive NAND gates	$Y = \overline{ABCDEFGH}$
D 240 D	2 NAND-Gatter mit je 4 Eingängen No = 30	dual 4-input positive NAND buffers No = 30	$Y = \overline{ABCD}$
D 251 D	2 AND/NOR-Gatter mit je 2×2 Eingängen	dual 2-wide 2-input positive AND/NOR gates	$Y = \overline{(AB)+(CD)}$
D 254 D	1 AND/NOR-Gatter mit 3×2 und 1×3 Eingängen	3-wide 2-input and 1-wide 3-input positive AND/NOR gates	$Y = \overline{(AB)+(CD)+(EFG)+(HJ)}$
D 274 D	2 positiv flankengetriggerte D-Flipflop	dual D-type positive edge-triggered flip-flops	$Q(t_{n+1}) = D(t_n)$

[1] No = 1 entspricht I_{OL} = 2 mA bzw. $-I_{OH}$ = 50 µA

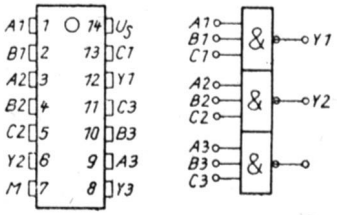
[1] No = 1 corresponds with I_{OL} = 2 mA and $-I_{OH}$ = 50 µA



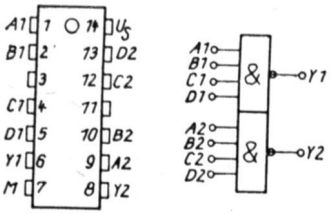
D 200 D, D 201 D



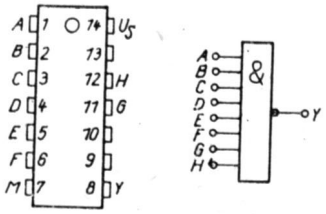
D 204 D,
E 204 D



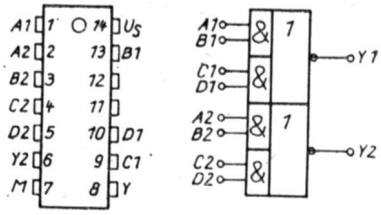
D 210 D



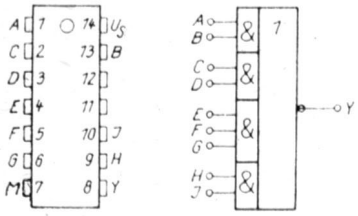
D 220 D, D 240 D



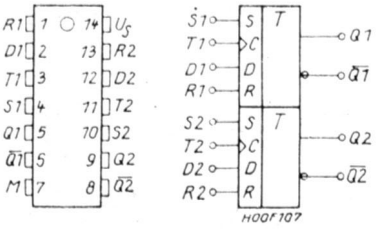
D 230 D



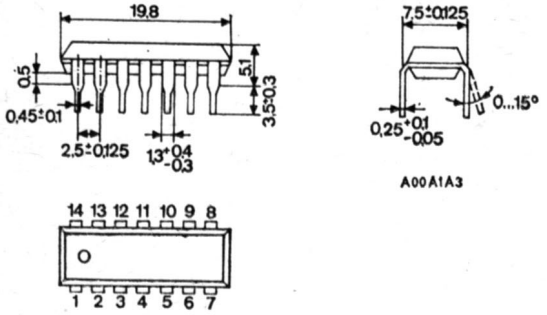
D 251 D



D 254 D



D 274 D



D 200 D ... D 274 D

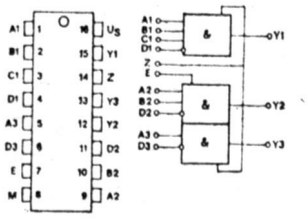
Treiberschaltkreise
Driver circuits

Grenzdaten max. ratings	Betriebsbedingungen operating conditions	Informationsdaten electrical characteristics
D 394 D		
$+U_S = 4{,}75 \ldots 5{,}25$ V $-U_S = -5{,}25 \ldots -4{,}75$ V $I_{OL} < 50$ mA $I_{OH} < -50$ mA $U_{OL} < 0{,}4$ V $U_{OH} > 2{,}4$ V		
D 410 D		
$U_S < 35$ V $U_I = -5 \ldots 44$ V dauernd, continously $U_O = -300 \ldots +300$ V	$U_S = 14 \ldots 32$ V No ≤ 10 $\vartheta_a = -25 \ldots +85$ °C	$U_{OH} > 12$ V bei $I_{OH} = -3$ mA, at $U_{IL} = 5$ V $U_{OL} < 1{,}4$ V $I_{OL} = 1{,}6$ mA, $U_{IH} = 7{,}5$ V $I_Z < -2$ mA $U_{IH} = 7{,}5$ V, $U_{IL} = U_Z = 5$ V $t_{DLH} < 12$ ms $U_S = 24$ V, $C_7 = 33$ nF $t_{DHL} < 4$ ms $U_{IH} = 7{,}5$ V
D 461 D		
$U_{S1} = -0{,}5 \ldots 7$ V $U_{S2} = -0{,}5 \ldots 25$ V $U_I < 5{,}5$ V $P_{V70} < 800$ mW	$U_{S1} = 4{,}75 \ldots 5{,}25$ V $U_{S2} = 4{,}75 \ldots 24$ V $\vartheta_a = 0 \ldots +70$ °C	U_{OH}[3] $> U_{S2} - 2{,}3$ V bei $I_{OH} = -10$ mA, at $U_{IL} = 0{,}8$ V U_{OL}[3] $< 0{,}3$ V $I_{OL} = 10$ mA, $U_{S2} = 15 \ldots 24$ V U_{OL}[3] $< 0{,}5$ V $I_{OL} = 40$ mA, $U_{IH} = 2$ V $t_{DHL} < 18$ ns $U_{S1} = 5$ V $t_{DLH} < 20$ ns $U_{S2} = 20$ V, $\vartheta_a = 25$ °C
D 492 D [2]		
$U_S = 0 \ldots 10$ V $U_I = -5$ V $\ldots U_S$ $I_{CL} \leq 250$ mA $P_{tot} \leq 400$ mW	$U_S = 4{,}5 \ldots 10$ V $\vartheta_a = 0 \ldots +70$ °C	$U_{CEL} < 1{,}2$ V [1] bei $U_S = 10$ V $I_{CH} < 200\ \mu$A at $\vartheta_a = 25$ °C $I_S < 1$ mA $U_E = 5$ V $I_I < 3{,}3$ mA $I_{CL} = 20$ mA

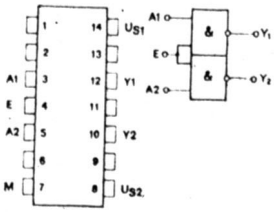
Typ	Art	description	logische Funktion logical function
D 394 D	Ansteuerschaltkreis für gechopperte Schrittmotore und Magnete	Driver circuit for chopped stepping motors and magnets	$A1 = \overline{K2 \cdot Sy1}$ mit $K2 = \overline{K1}$ $A2 = Sp \cdot E1$ $A3 = Sp \cdot \overline{E1}$ $A4 = \overline{K4 \cdot Sy2}$ mit $K4 = \overline{K3}$ $A5 = Sp \cdot E2$ $A6 = Sp \cdot \overline{E2}$
D 410 D	3 AND-Gatter mit 2,3 und 4 Eingängen, wobei je einer invertierend wirkt	Triple AND-gates with 2, 3 and 4 inputs, one inverting input	$Y1 = A1\ B1\ C1\ \overline{D1}$ $Y2 = A2\ B2\ \overline{D2}$ $Y3 = A3\ D3$
D 461 D	2 NAND-Gatter je Gatter 1 separater Ein-/Ausgang; 1 gemeinsamer Eingang	2 NAND-gates 1 separate input and output per gate; 1 common input	$Y_I = \overline{A_I \cdot E}$
D 492 D	6 Digittreiber	six digit drivers	$Y = A$

[1]) bei $I_{CL} = I_{CLmax}$
[2]) Emitter mit Masse verbunden
[3]) Spannung bezogen auf Masse

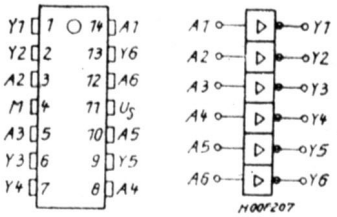
[1]) at $I_{CL} = I_{CLmax}$
[2]) emitter connected to 0 V
[3]) voltage refered to earth



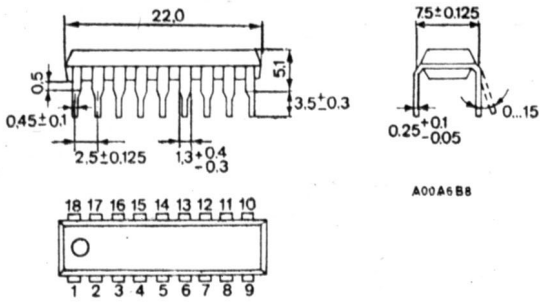
D 410 D



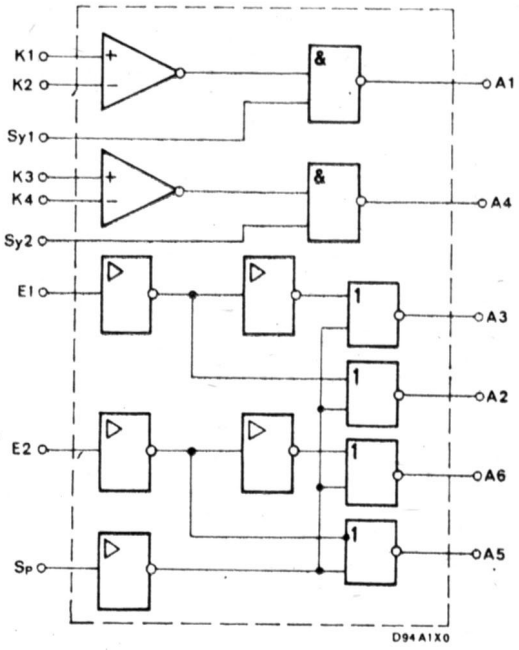
D 461 D



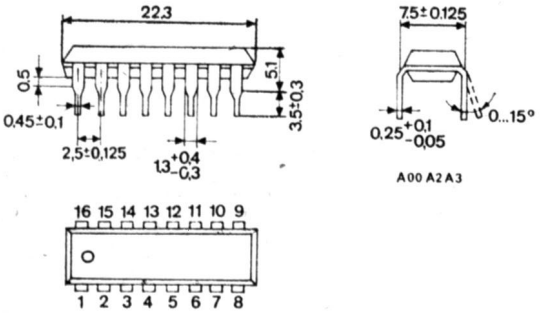
D 492 D



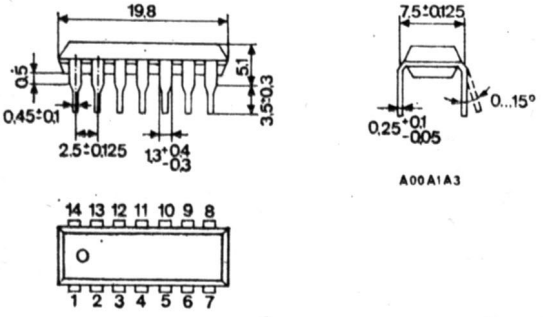
D 394 D



D 394 D Blockschaltung
block diagram



D 410 D



D 461 D
D 492 D

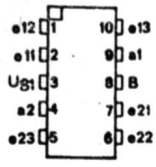
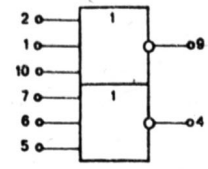
MOS-Schaltkreise
MOS circuits

Grenzdaten bei $\vartheta_a = 0 \ldots 70\,°C$ max. ratings at	Betriebsbedingungen operating conditions	Informationsdaten electrical characteristics
$U_1 = -31 \ldots +0{,}3\,V$ $U_2 = -31 \ldots +0{,}3\,V$ $U_I = -25 \ldots +0{,}3\,V$	$-U_1 = 25 \ldots 28\,V$ $-U_2 = 11{,}5 \ldots 13{,}5\,V$ $\vartheta_a = 0 \ldots +70\,°C$	$-U_{OL} \geq 10\,V$ $-U_{OH} \leq 1\,V$ $-U_{IL} \geq 9\,V$ $-U_{IH} \leq 2\,V$

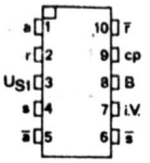
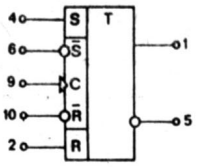
Typ	Art	description	logische Funktion logical function
U 101 D	2 Volladdierer mit je 3 Eingängen	dual 3-input single-bit negative full adders	$s = e_1(\bar{e}_2\bar{e}_3+e_2e_3)+\bar{e}_1(\bar{e}_2e_3+e_2\bar{e}_3)$ $ü = e_1e_2+e_2e_3+e_3e_1$
U 102 D	2 NOR-Gatter mit je 3 Eingängen	dual 3-input negative NOR gates	$a = \overline{e_1+e_2+e_3}$
U 103 D	$\bar{R}\bar{S}$T-Flipflop	$\bar{R}$-$\bar{S}$-T-flip-flop	
U 104 D	2 Äquivalenz-Antivalenzgatter	dual equivalent-anti-valent gates	$a = e_1e_2+\overline{e_1e_2}$
U 105 D	6 MOS-Feldeffekttransistoren mit gemeinsamen Source- und Bulk-Anschlüssen [1]	six common-source common-bulk field-effect transistors [1]	
U 106 D	4 NOR-Gatter mit je 2 Eingängen	quadruple 2-input negative NOR gates	$a = \overline{e_1+e_2}$
U 107 D	3 AND-Gatter und 1 AND/NAND-Gatter mit je 2 Eingängen	triple 2-input negative AND and single 2-input negative AND/NAND gates	$a = e_1e_2$; $\overline{a_4} = \overline{e_{41} \cdot e_{42}}$
U 108 D	2 J-K-Master-Slave-Flipflop mit je 2 J- und 2 K-Eingängen	dual 2-J-input 2-K-input J-K master-slave flip-flop	
U 109 D	9-bit-Paritäsdetektor	9-bit even/odd parity detecxor	
U 112 D	Siebenstufiger binärer Frequenzteiler	seven-stage binary frequency divider	
U 311 D	5-bit-Schieberegister mit direkter Parallelein- und -ausgabe	5-bit parallel-input parallel-output shift register	
U 352 D	Dynamischer 64-bit-Serienspeicher	64-bit serial dynamic memory	

[1]) siehe auch MOS-Feldeffekttransistoren

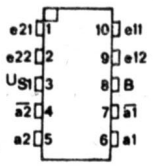
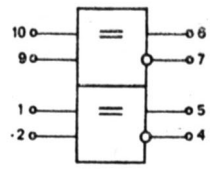
[1]) see MOS field-effect transistors again

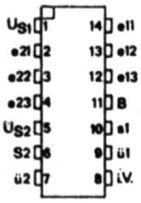
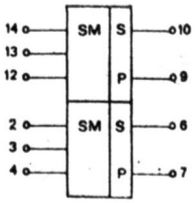
U 102 D

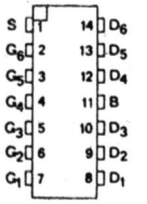
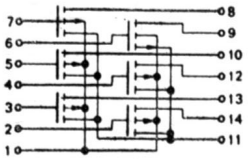
U 103 D

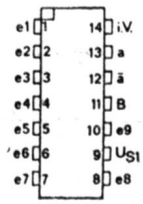
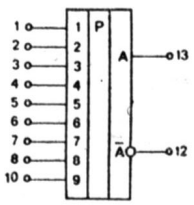
U 104 D

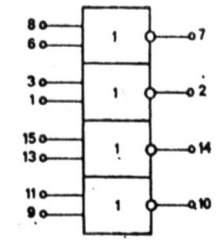
U 101 D

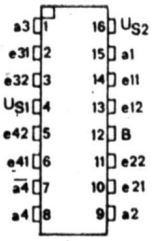
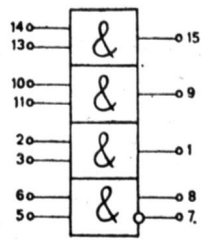
U 105 D

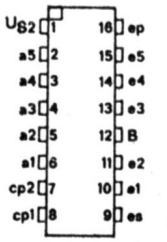
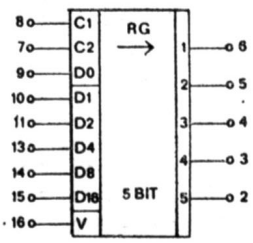
U 109 D



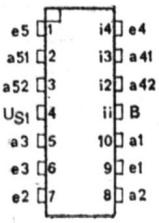
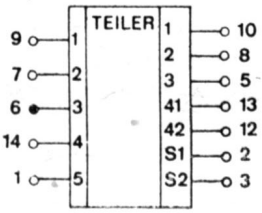
U 106 D

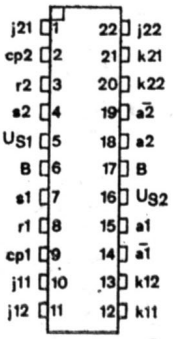
U 107 D

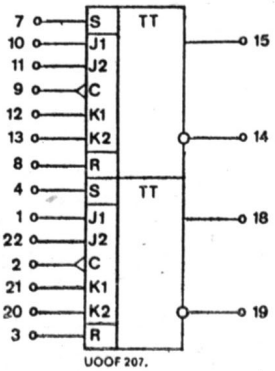
U 311 D

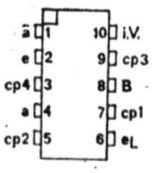
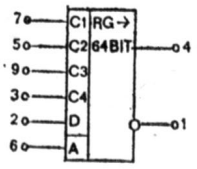



U 112 D

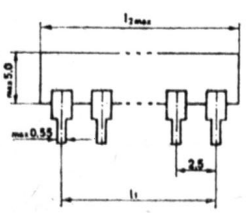
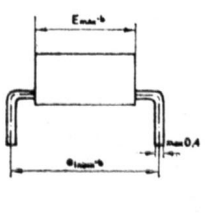


U 108 D



U 352 D

Pin-Anzahl
number
of pins

n	l_1	l_{2max}	b	Typ
10	10	14,5	7,5	U 102 D, U 103 D, U 104 D, U 352 D
14	15,0	19,5	7,5	U 101 D, U 105 D, U 109 D, U 112 D
16	17,5	19,5	7,5	U 106 D, U 107 D, U 311 D
22	25,0	29,5	12,5	U 108 D

MOS-Schaltkreise
MOS circuits

Grenzdaten bei max. ratings at $\vartheta_a = 0 \ldots 70\,°C$	Betriebsbedingungen operating conditions	Informationsdaten electrical characteristics
$U_1 = -31 \ldots +0{,}3\,V$	$-U_1 = 25 \ldots 28\,V$	$-U_{OL} \geq 10\,V$
$U_2 = -31 \ldots +0{,}3\,V$	$-U_2 = 11{,}5 \ldots 13{,}5\,V$	$-U_{OH} \leq 1\,V$
$U_I = -25 \ldots +0{,}3\,V$	$\vartheta_a = 0 \ldots +70\,°C$	$-U_{IL} \geq 9\,V$
		$-U_{IH} \leq 2\,V$

Typ	Art	description
U 111 D	Siebenstufiger maskenprogrammierter Frequenzteiler. Teilverhältnis jeder Teilerstufe nach Kundenangaben von 2 ... 16 programmiert	seven-stage mask-programmed frequency divider. The division ratio of every divider stage will be programmed from 2 to 16 by user specifications
U 121 D	Synchroner 4-bit-BCD-Vor-/Rückwärtszähler mit Zwischenspeicher und 7-Segment-Decorder	synchronous 4-bit BCD-decade up/down counter with buffer store and 7-segment decoder
U 122 D	Synchroner 4-bit-Vor-/Rückwärts-Binärzähler mit Zwischenspeicher und binärer sowie negierter binärer Ausgabe	synchronous 4-bit-binary up/down counter with buffer store and binary and invert-binary output

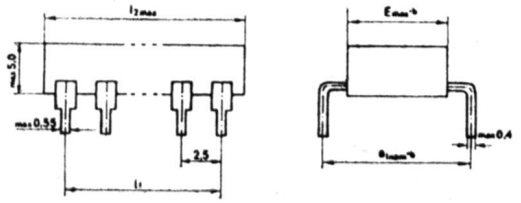
Mikroprozessor
Microprocessor

U 808 D Vollständige Verarbeitungseinheit (ZVE) in p-Kanal-MOS-SG-Technologie für den Einsatz in Mikrorechnern.

- 8 bit-Parallel-ZVE auf einem Chip
- 48 Basisbefehle
- maximale Taktfrequenz 500 kHz
- Befehlsausführungszeit typ 20 µs
- Eingänge und Takt TTL-kompatibel
- Ausgänge low-power-TTL-kompatibel
- direkt adressierbare Speicherkapazität von 16 K Worten
- beliebige Erweiterung der Speicherkapazität durch programmunterstützten Speicher-Bank-Betrieb
- 8-stufiger 14 bit Adressen-Stapel-Speicher mit 7 nutzbaren Speicherebenen
- 7 frei verfügbare Datenregister
- Interrupt — Möglichkeit

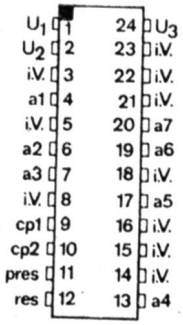
Complete central processor unit (CPU) fabricated in p-channel-MOS-silicon-gate-technology for application in microcomputers.

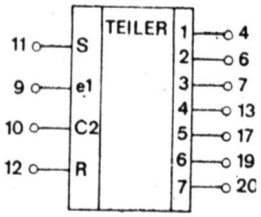
- 8-bit-parallel-CPU on a single chip
- 48 basic instructions
- maximum clock frequency 500 kHz
- typical instructions cycle time 20 µs
- inputs and-clocks TTL-compatible
- outputs low-power TTL-compatible
- direct adressable memory of 16 K words
- indefinitite expansion of memory capacity through programm supported memory-bank-operating
- 8 grading 14-bit adress stack with seven memory levels
- 7 free available data registers
- interrupt capability



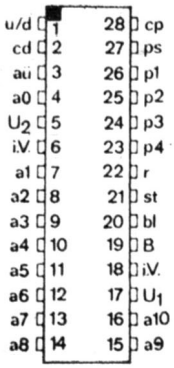
Pin-Anzahl
number
of pins

n	l_1	l_{2max}	b	Typ
18	20	24,5	7,5	U 808 D
24	27,5	32,0	15,0	U 111 D
28	32,5	37,0	15,0	U 121 D, U 122 D

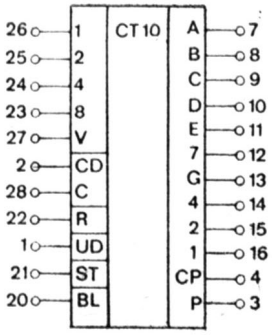




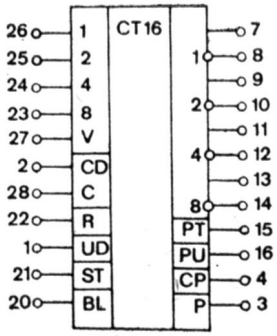
U 111 D



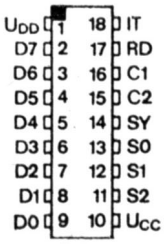
U 121 D, U 122 D



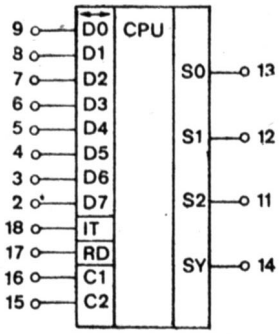
U 121 D

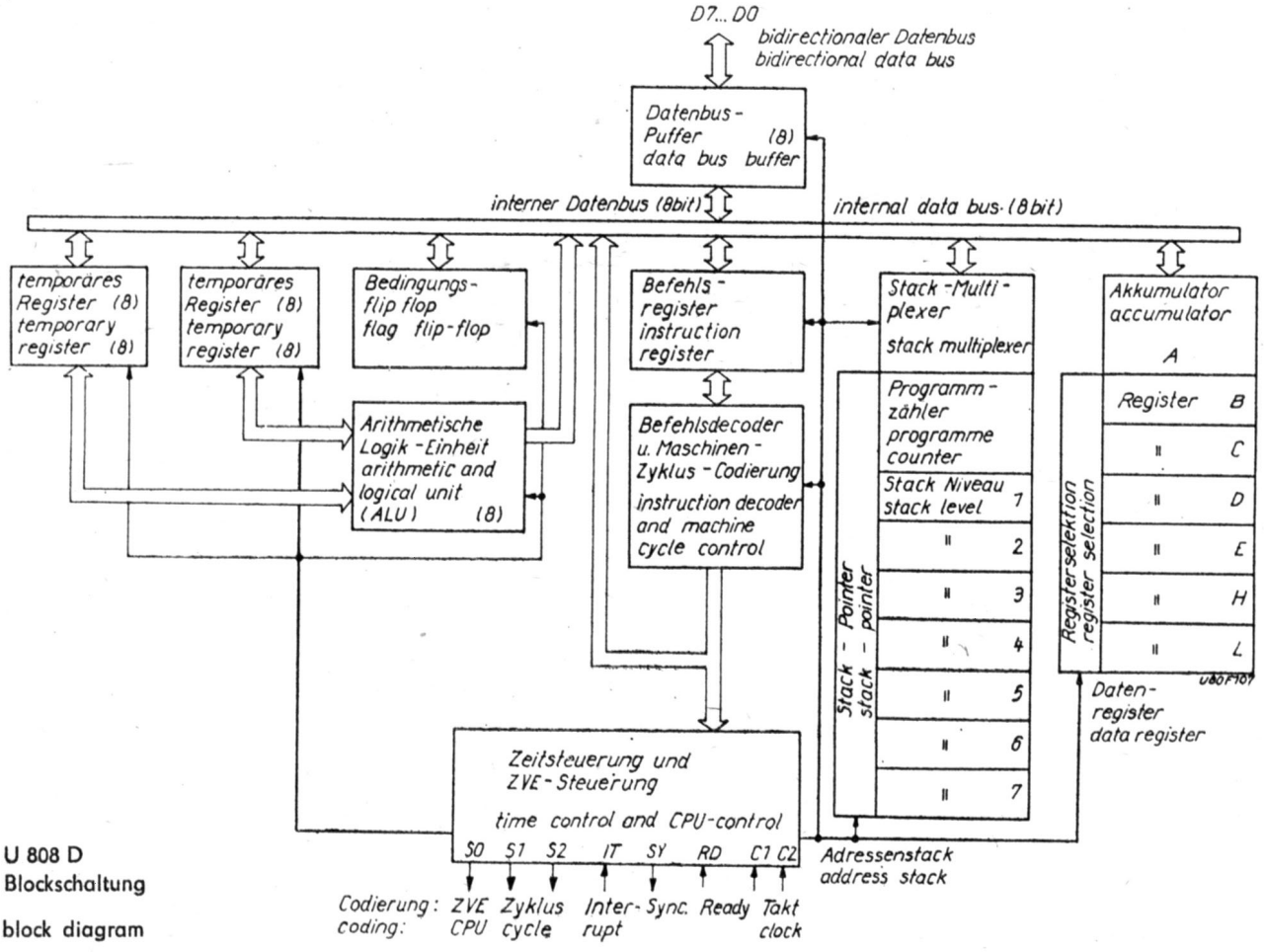


U 122 D



U 808 D





U 808 D
Blockschaltung

block diagram

Zentrale Verarbeitungseinheit–CPU
Central processing unit-CPU

U 880 D Gate Technologie für den Einsatz innerhalb des Systems der II. Leistungsklasse mit folgenden Eigenschaften:

- Der Befehlssatz enthält 158 Befehle mit 16-, 8-, 4- und Einzel-Bit-Instruktionen sowie zusätzliche Adressierweisen (indizierte, relative und Bit-Adressierung)
- Die minimale Befehlsausführzeit beträgt 1,6 us bei einer maximalen Taktfrequenz von 2,5 MHz
- Die CPU enthält 21 interne Register und Befehlszähler
- Es existieren: 3 schnelle Interrupt Behandlungsarten und außerdem ein zusätzlicher, nicht maskierbarer Interrupt
- 5 V-Einphasentakt und eine Standard 5 V-Gleichspannungsversorgung
- Der Anschluß von dynamischen oder statischen Standardspeicherchips ist möglich
- Integrierte dynamische Refresh-Hardware
- Die Eingänge sind voll TTL-kompatibel, die Ausgänge können eine Standard TTL-Last treiben

Befehlsgruppen
- 8-Bit Ladebefehle
- Registertausch
- 8-Bit arithmetische und logische Befehle
- Rotations- und Schiebe-Befehle
- Ein- und Ausgabebefehle
- Rückkehrbefehle
- 16-Bit arithmetische Befehle
- 16-Bit Ladebefehle
- Blocktransport- und Suchbefehle
- Steuerbefehle
- Bitoperationen
- Rufbefehle
- Sprungbefehle

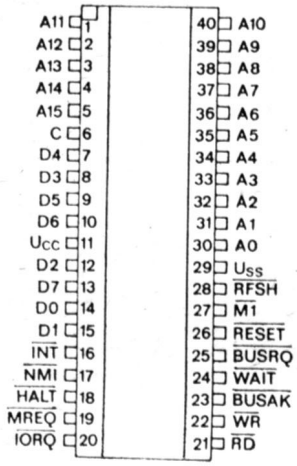
Gate technology for use within the system of the II. generation, the properties of which are summarized below:

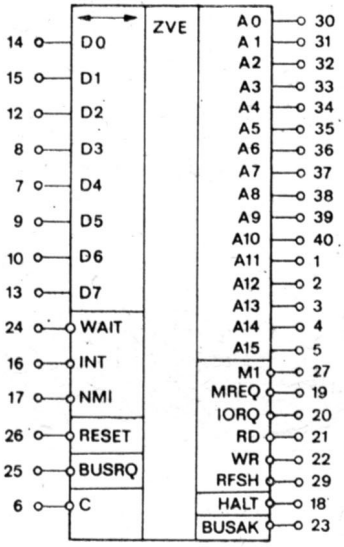
- command set contains 158 commands with 16-, 8-, 4- and single-bit instructions as well as additional addressing modes (subscripted, relative and bit-addressing)
- the minimum instructions cycle time is 1.6 μsec with a maximum clock frequency of 2.5 MHz
- the CPU comprises 21 internal registers and 1 command counter
- there exist: 3 fast interrupt cases and moreover 1 additional no-mask-programmable interrupt
- 5 V one-phase clock and a standard 5 V d.c. voltage supply
- connection of dynamic or static standard memory chips possible
- integrated dynamic refresh-hardware
- the inputs are fully TTL-compatible, the outputs can drive a TTL-load

Command Groups
- 8-bit load commands
- register changing
- 8-bit arithmetic and logic commands
- rotation and shift commands
- input and output commands
- return commands
- 16-bit arithmetic commands
- 16-bit load commands
- block transport and search commands
- control commands
- bit operations
- call commands
- jump commands

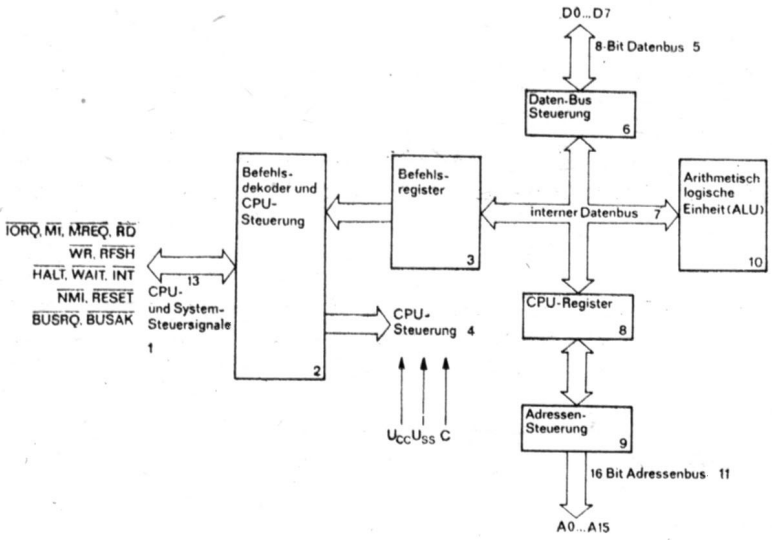
Grenzdaten max. ratings		Informationsdaten characteristics	bei at	$\vartheta_a = 0 \ldots 70\,°C$, $U_{CC} = 5\,V$
U_{CC}	$= -0{,}5 \ldots 7\,V$	U_{CC}	$= 4{,}75 \ldots 5{,}25\,V$	
U_I	$= -0{,}5 \ldots 7\,V$	U_{IL}	$= -0{,}5 \ldots 0{,}8\,V$	
ϑ_a	$= 0 \ldots 70\,°C$	U_{IH}	$= 2{,}0 \ldots U_{CC}\,V$	
ϑ_{stg}	$= -55 \ldots 125\,°C$	U_{ILC}	$= -0{,}5 \ldots 0{,}45\,V$	
P_v	$= 1{,}1\,W$	U_{IHC}	$= U_{CC} - 0{,}2 \ldots U_{CC}\,V$	
		U_{OL}	$= 0{,}4\,V$	
		U_{OH}	$= 2{,}4\,V$	
		I_{CC}	$= 200\,mA$	
		I_{LI}	$= 10\,\mu A$	
		t_c	$= 400 \ldots$ [1]	
		$t_{w(CH)}$	$= 180 \ldots 2000$	
		$t_{w(CL)}$	$= 180 \ldots 2000$	
		t_r, t_f	$= 30$	

[1] $t_c = t_{w(CH)} + t_{w(CL)} + t_r + t_f$



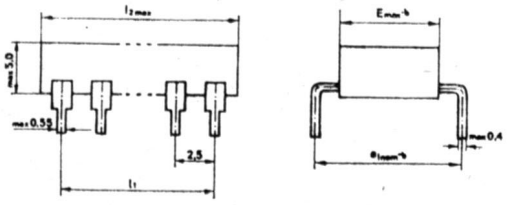


U 880 D



1 CPU- and system — control signals
2 command decoder and CPU-control
3 command register
4 CPU-control
5 8-bit-data-bus
6 data-bus control
7 internal data bus
8 CPU-register
9 address-control
10 arithmatically logic unit (ALU)
11 16-bit-address-bus

U 880 D Blockschaltung der CPU
block diagram CPU



Pin-Anzahl
number
of pins

n	l_1	l_{2max}	b	Typ
40	47,5	52,0	15,0	U 880 D

Zeichengenerator 3200 bit
character generator 3200 bit

U 401 D Zeichengenerator mit einer Kapazität von 3200 bit (64 Zeichen zu 50 bit). Die Wortbreite beträgt 10 bit. Spaltenweise Ausgabe in einer 10×5 bit-Matrix. Das Bitmuster, die Belegung der chip-enable-Eingänge und Spaltenauswahleingänge werden nach Angabe der Anwender beim Hersteller programmiert. Der Schaltkreis ist TTL-kompatibel.

Character generator with a capacity of 3200 bit (64 character by 50 bit), 10 bit words- output of characters in a 10×5 bit matrix by coulmns. The bit pattern and the availabilities of the chip-enable-inputs and of the column selection inputs are programmed by the producer on ahe basis of the datas of the user. The circuit is TTL-compatible.

Grenzdaten max. ratings		Betriebsbedingungen operating conditions		Informationsdaten characteristics	
U_1	= –20 ... +0,3 V	U_1	= 11 ... 13 V	t_{zue}	< 8 µs
U_2	= –15 ... +0,3 V	U_2	= 0 V	t_{zur}	< 4 µs
U_I	= –20 ... +0,3 V	U_3	= 4,75 ... 5,25 V	t_{zuche}	< 3 µs
I_L	= 1,6 mA				
ϑ_a	= 0 ... 70 °C				

Zeichengenerator 2560 bit
character generator 2560 bit

U 402 D Zeichengenerator mit einer Kapazität von 2560 bit (64 Zeichen zu 40 bit. Die Wortbreite beträgt 5 bit. Zeilenweise Ausgabe der Zeichen in einer 8×5 bit-Matrix.
Das Bitmuster und die Belegung des chip-enable-Einganges des Schaltkreises werden nach Angaben der Anwender beim Hersteller programmiert. Der Schaltkreis ist TTL-kompatibel.

Character generator with a capacity of 2560 bit (64 character by 40 bit), 5 bit words, output of characters in a 8×5 bit matrix by rows.

The bit pattern and the avaiabilities of the chip-enable-inputs are programmed by the producer on the basis of the datas of the user. The circuit are TTL-compatible.

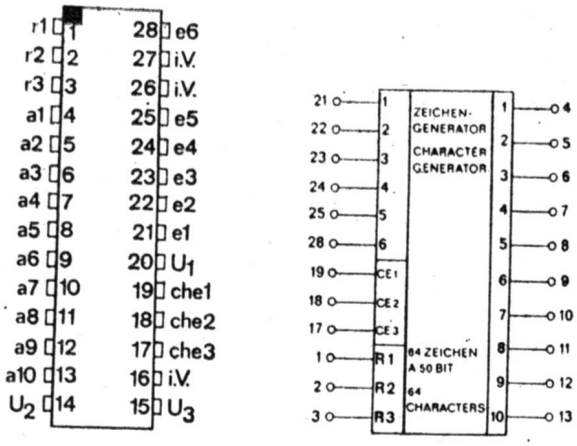
Grenzdaten max. ratings		Betriebsbedingungen operating conditions		Informationsdaten characteristics	
U_1	= –20 ... +0,3 V	$-U_1$	= 11 ... 13 V	t_{zuche}	510 ns
U_2	= –15 ... +0,3 V	U_2	= 0 V	t_{zu}	580 ns
U_I	= –20 ... +0,3 V	U_3	= 4,75 ... 5,25 V		
ϑ_a	= 0 ... +70 °C				

Statischer Schreib-Lese-Speicher
Static random access memory

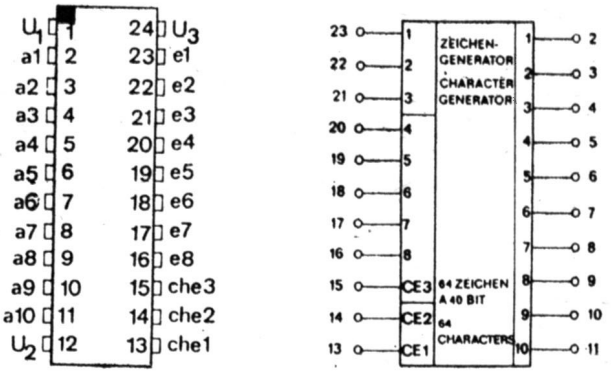
U 202 D Statischer 1- K Bit-Schreib-Lese-Speicher (RAM) in n-Kanal-Si-gate-Technologie
- Speichermatrix mit 32 Zeilen und 32 Spalten
- Adresseneingangsschaltung für 10 Adressen
- Spaltendecoder mit Ein- und Ausgabeschaltung
- Zeilendecoder
- Ein- und Ausgabesteuerung (CS, WE)
- Steuerung für Ruhezustand

1-K bit (1024×1-bit) static random access memory in channel silicon-gate-technology
- memory matrix consisting of 32 rows and 32 columns
- address input circuitry for 10 adresses
- column decoder with data inpout circuitry
- row decoder
- inpout and outpout control
- standley power made

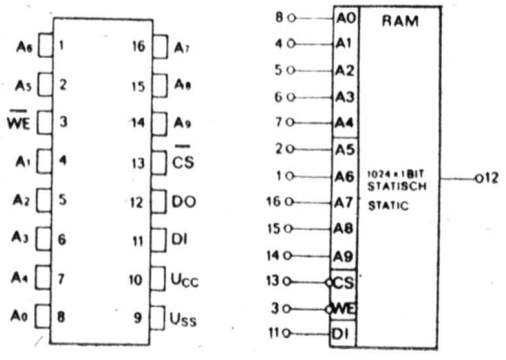
Grenzdaten (bezogen auf U_{SS}) max. ratings (related to U_{SS})	Betriebsbedingungen operating conditions	Informationsdaten characteristics
U_{CC} = −0,5 ... +7 V	U_{CC} = 4,75 ... 5,25 V	t_{ACC} < 400 ns
ϑ_{stg} = −65 ... 125 °C	U_{IL} = −0,5 ... +0,8 V	t_{RC} > 400 ns
	U_{IH} = 2 V ... U_{CC}	t_{WC} > 400 ns
	ϑ_a = 0 ... +70 °C	U_{CCS} > 2 V
	U_{OL} < 0,4 V	I_{CC} < 45 mA bei U_{CC} = 5,25 V
	U_{OH} > 2,4 V	I_{CCS} < 30 mA at U_{CC} = 2 V



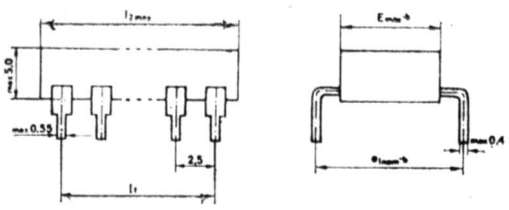
U 401 D



U 402 D



U 202 D



Pin-Anzahl number of pins n	l_1	l_{2max}	b	Typ
16	17,5	19,5	7,5	U 202 D
24	27,5	32,0	15,0	U 402 D
28	32,5	37,0	15,0	U 401 D

Dynamischer Schreib-Lese-Speicher
Dynamic random access memory

U 253 D Dynamischer 1024 bit-Schreib-Lese-Speicher (RAM) in p-Kanal-Si-gate-Technologie.
- Speichermatrix mit 32 Zeilen und 32 Spalten
- Adressenregister und Inverter für 10 Adressen
- Zeilendecoder mit Lese-/Schreib-Verstärkern
- Spaltendecoder mit Ein- und Ausgabeeinheit
- Refreshverstärker
- Zyklussteuerung

Dynamic 1024-bit random access memory in p-channel-silicon gate-technology.
- memory matrix with 32 rows and 32 columns
- address register and inverter for 10 addresses
- row decoder with read/write-amplifiers
- column decoder with input-and output-unit
- refresh amplifiers
- cycle control

Grenzdaten (bezogen auf U_{BB}) max. ratings (relative to U_{BB})		Betriebsbedingungen operating conditions		Informationsdaten characteristics	
U_{DD}	= −25 ... +0,3 V	U_{SS}	= 15,2 ... 16,8 V [1]	t_{RWC}	> 580 ns
U_{SS}	= −25 ... +0,3 V	$U_{BB} - U_{SS}$	= 3 ... 4 V [1]	t_{RC}	> 480 ns
U_I	= −25 ... +0,3 V	ϑ_a	= 0 ... 70 °C	t_{REF}	< 2 ms
U_O	= −25 ... +0,3 V			R_L	= 0,1 ... 1 kΩ

[1]) bezogen auf $U_{DD} = 0$ V

[1]) relative to $U_{DD} = 0$ V

U 256 C
- Dynamischer Schreib-Lese-Speicher mit wahlfreiem Zugriff (RAM) in n-Kanal-SGT
- Speicherkapazität 16 Kbit
- Organisation 16 K×1 bit
- 3 Betriebsspannungen

- Dynamic random access memory (RAM) in n-channel-SGT
- store capacity 16 kbit
- organization 16 k×1 bit
- 3 operating voltages

Grenzdaten (bezogen auf U_{BB}) max. ratings (relative to U_{BB})		Informationsdaten (Spannungen bezogen auf $U_{SS} = 0$ V) characteristics (voltage relative to $U_{SS} = 0$ V)	
U_{DD}	= −1 ... +15 V	U_{BB}	= −4,5 ... −5,5 V
U_{CC}	= −1 ... + [1]) V	U_{CC}	= 4,5 ... 5,5 V
$U_{restl.\ Anschl.}$	= −0,5 ... +20 V	U_{DD}	= 10,8 ... 13,2 V
ϑ_a	= 0 ... 70 °C	U_{IHC} [2])	= 2,7 ... 7,0 V
		U_{IH} [3])	= 2,4 ... 7,0 V
		U_{IL}	= −1 ... +0,8 V
		t_{RC}	= ≥ 375 ns
		t_{pc} [4])	= ≥ 225 ns
		t_{REF}	= ≤ 2 ms

[1]) wird noch festgelegt
[2]) $\overline{RAS}$, $\overline{CAS}$, $\overline{WRITE}$
[3]) alle übrigen Eingänge
[4]) tpc Page — Mode — Zykluszeit

[1]) will still be fixed
[2]) $\overline{RAS}$, $\overline{CAS}$, $\overline{WRITE}$
[3]) all the other inputs
[4]) t_{pc} page-mode-cycle time

Festwertspeicher
Read only memory

U 501 D Statischer Festwertspeicher (ROM) in MNOS-Technik mit einer Speicherkapazität von 2048 bit. Die Ausgabe erfolgt in 256 Worten zu je 8 bit. Die Betriebsspannung ist taktbar. Der Schaltkreis ist TTL-kompatibel. Das Bitmuster wird nach Angaben der Anwender beim Hersteller festgelegt.

Static read only memory in MNOS-technology with a memory capacity of 2048 bit.
The output is 256 word by 8 bit. Operating voltage con be clocked.
The circuit is TTL-compatible. Bit pattern is fixed by the producer on the basis of datas of the user.

Grenzdaten max. ratings		Betriebsbedingungen operating conditions		Informationsdaten characteristics	
U_1	= −20 ... +0,3 V [1])	U_1	= −9,45 ... −8,55 V	t_{OD}	≤ 300 ns
U_2	= −20 ... +0,3 V [1])	U_2	= −9,45 ... −8,55 V	t_{CO}	≤ 500 ns
U_I	= −20 ... +0,3 V [1])	U_3	= 4,75 ... 5,25 V	t_{ACC}	≤ 1 µs
ϑ_a	= 0 ... +70 °C	ϑ_a	= 0 ... +70 °C		

[1]) bezogen auf U_3

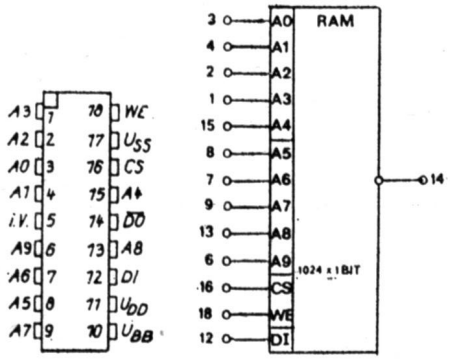
[1]) relative to U_3

Festwertspeicher
Read only memory

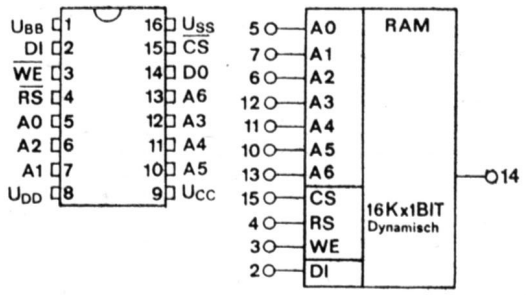
U 505 D Statischer maskenprogrammierbarer Festwertspeicher (ROM) in n-Kanal-Silicon-Gate-Technik mit einer Speicherkapazität von 8192 Bit.
Zur Auswahl der Worte stehen 10 Eingänge zur Verfügung. Die Ausgabe erfolgt in 1024 Worten zu 8 Bit. Die Bestellung des Bitmusters erfolgt nach FS 457.08.

Static mask-programmable read-only memory in n-channel-silicon gate technology with a store capacity of 8192 bits. Output in 1024 words by 8 bits.
Bit pattern is ordered according to FS 457.08.

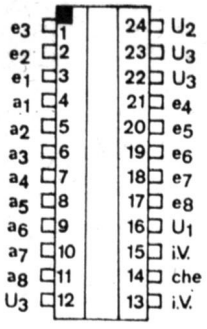
Grenzdaten (bezogen auf U_{CC}) max. ratings (relative to U_{CC})		Informationsdaten characteristics	
ϑ_{stg}	= –0,3 ... 7 V	U_{CC}	= 4,75 ... 5,25 V
U_{CC}	= –0,3 ... 7 V	I_I	= 10 µA
U_I	= 0 ... 70 °C	U_{OL}	= 0,4 V
ϑ_a	= –55 ... +125 °C	U_{OH}	= 2,4 V
		I_{CC}	= 120 mA
		C_I	= 10 pF
		C_D	= 15 pF

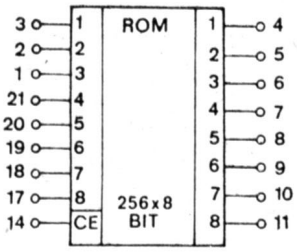


U 253 D

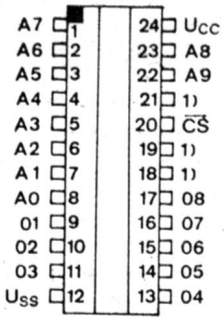


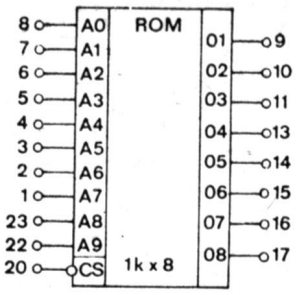
U 256 C





U 501 D

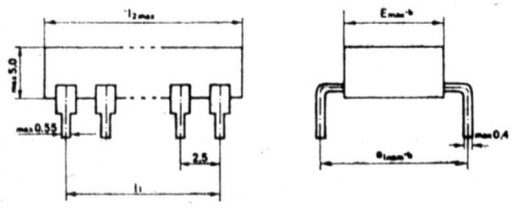




U 505 D

Die Anschlüsse können mit Potentialen $-5\,V \leq U \leq 12\,V$ belegt werden.

terminals for potentials of $-5\,V \leq U \leq 12\,V$



Pin-Anzahl
number
of pins

n	l_1	l_{2max}	b	Typ
16	17,5	19,5	7,5	U 256 C
18	20,0	24,5	7,5	U 253 D
24	27,5	32,0	15,0	U 501 D, U 505 D

Statischer Festwertspeicher
Static Read-only memory

U 551 D Statischer, elektrisch programmierbarer Festwertspeicher (PROM) in p-Kanal-SG-Technologie mit einer Speicherkapizität von 2048 bit.
- 8 Eingänge zur Auswahl der Worte
- Ausgabe in 256 Worten zu 8 bit
- Chip-enable-Eingang che
- Zusammenschaltung der Dateneingänge der Schaltkreise kann beliebig unter Beachtung der angegebenen Verzögerungszeiten, Eingangsströme, wirkender Lastkapazitäten und Störkapazitäten erfolgen.
- Betriebsspannung U_{GG} zur Verringerung der Verlustleistung taktbar.

Static, electrically programmable read-only memory (PROM) in P-channel silicon gate technology with a storage capazity of 2048 bits.
- 8 inputs for selection of words
- output 256 words by 8 bits
- chip-enable-input

Interconnection of data inputs of the circuits may be arbitrarily accomplished, taking into account delay times, input currents, effective load capacitances and interfering capacitances stated.
- Operating voltage U_{GG} may be timed for reduction of power dissipation.

Grenzdaten (bezogen auf U_{CC}) max. ratings (related to U_{CC})	Informationsdaten characteristics	
U_{GG} = −40 V ... U_{BB} +0,3 V [1]	$-U_{GG}$ = 35 ... 40 V [1]	$-U_{IL}$ = 40 ... 48 V [1]
= −20 V ... 0,3 V [2]	= 8,55 ... 9,45 V [2]	= U_{DD} ... 0,65 V [2]
U_I = U_{DD} = −48 V ... U_{BB} +0,3 V [1]	$-U_{DD}$ = 46 ... 48 V [1]	I_I = 3 µA [2]
= −20 V ... 0,3 V [2]	= 8,55 ... 9,45 V [2]	I_{BB} = 10 ... 100 mA [1]
U_{BB} = 0 ... 12 V [1]	U_{CC} = 4,75 ... 5,25 V [2]	t_{ACC} = 1 µs
ϑ_a = 25 °C ± 10 % [1]	U_{BB} = 10,8 ... 13,2 V [1]	t_{DW} > 25 µs
= 0 ... 70 °C [2]	$-U_{IH}$ = −0,3 ... 2 V [1]	t_{DH} > 10 µs
ϑ_{stg} = −55 ... +125 °C [2]	= U_{CC} −2 V ... U_{CC} +0,3 V [2]	

[1] im Programmierbetrieb
[2] im Lesebetrieb

[1] in programming operation
[2] in reading operation

Festwertspeicher-Schaltkreis
Read-only memory –IC

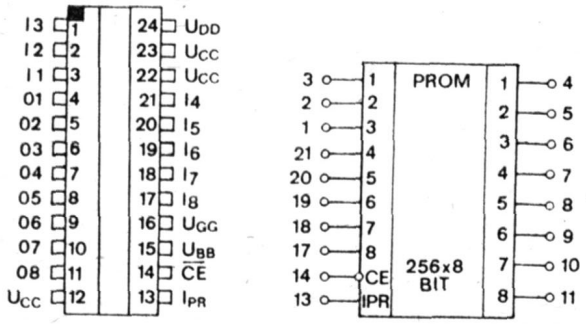
U 555 C
- elektrisch programmierbarer, UV-löschbarer Festwertspeicher (EPROM) in n-Kanal-SGT
- Speicherkapazität 8 Kbit
- Organisation 1 K×8 bit

- electrically programmable, UV-erasable read only memory (EPROM) in n-channel-SGT
- store capacity 8 K bit
- organization 1 K×8 bit

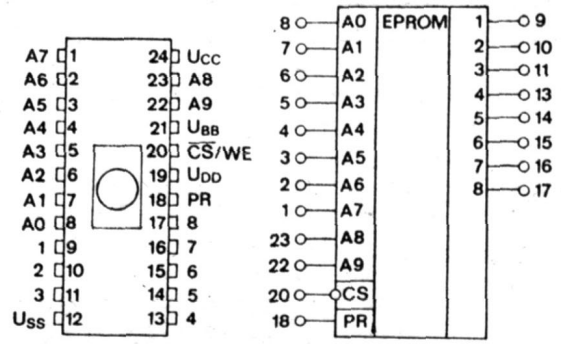
Grenzdaten (bezogen auf U_{BB}) max. ratings (relative to U_{BB})	Informationsdaten (Spannungen bezogen auf U_{SS} = 0 V) characteristics (voltage relative to U_{SS} = 0 V)
U_{DD} = −0,3 ... 20 V	U_{BB} = −4,75 ... −5,25 V
U_{CC} = −0,3 ... 15 V	U_{CC} = 4,75 ... 5,25 V
U_{SS} = −0,3 ... 15 V	U_{DD} = 11,4 ... 12,6 V
U_{PR} = −0,3 ... 32 V	U_{IH1} [1] = 3,0 ... (U_{CC} + 0,5 V)
ϑ_a = 0 ... 70 °C	U_{IH2} [2] = 11,4 ... 12,6 V
	U_{IL} = −0,3 ... +0,8 V
	t_{acc} ≤ 450 ns
	t_{co} ≤ 120 ns
	t_{od} ≤ 120 ns

[1] Chip-Select, Adressen, Daten
[2] $\overline{CS}$/WE für Programmierung

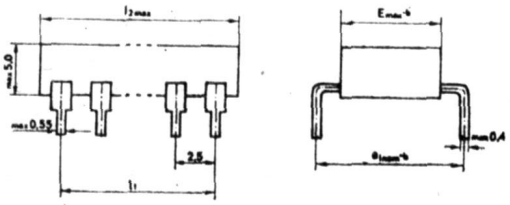
[1] Chip-Select, Adresses, Data
[2] $\overline{CS}$/WE for Programming



U 551 D



U 555 C



Pin-Anzahl
number
of pins

n	l_1	l_{2max}	b	Typ
24	27,5	32,0	15,0	U 551 D, U 555 C

Schaltkreis für parallele Ein- und Ausgabe
Circuit for parallel input and output

U 855 D Programmierbarer Parallel-Ein/Ausgabeschaltkreis in n-Kanal-Slicon/Gate-Technologie für den Einsatz innerhalb des Systems der II. Leistungsklasse mit folgenden Eigenschaften:

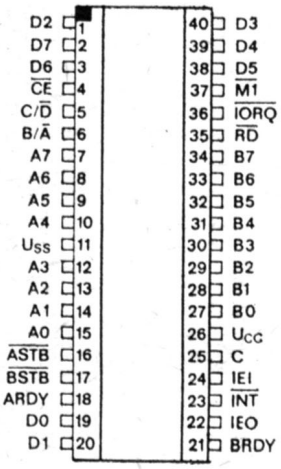
- Interruptmöglichkeit im Quittungsbetrieb für schnelle Anforderungsbearbeitung
- Folgende Betriebsarten sind möglich:
  - Byte-Ausgabe (Betriebsart 0)
  - Byte-Eingabe (Betriebsart 1)
  - Byte-Ein/Ausgabe (bidirektionaler Betrieb, nur für Port A möglich) (Betriebsart 2)
  - Bit-Ein/Ausgabe (Betriebsart 3)
- Interruptbearbeitung kann den Bedingungen des peripheren Gerätes angepaßt programmiert werden
- Ein- und Ausgänge sind TTL-kompatibel
- Automatische Interrupt-Vektorerzeugung und Prioritätskodierung durch Kaskadierung der Bausteine
- Ausgänge des Ports B sind für den direkten Anschluß von Darlington-Transistoren geeignet.

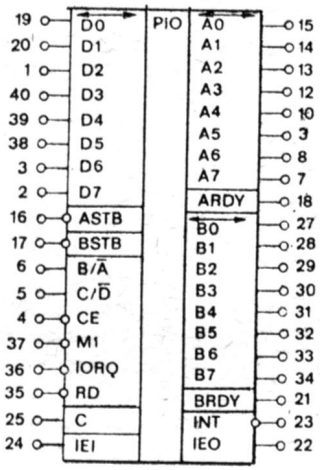
Programmable parallel input-output circuit in n-channel silicon gate technology for use within the system of the II. generation with the following propoerties:

- interrupt capability with "handshaking" for speed comands
- the following operating modes are possible:
  - byte-output (mode 0)
  - byte-input (mode 1)
  - byte-input/output (bidirectional operation, possible only for port A) (mode 2)
  - bit-input/output (mode 3)
- interrupt case can be programmed, adapted to the conditions of the peripheral unit
- inputs and outputs are TTL-compatible
- automatic interrupt vector generation and priority coding by cascading the modules
- the terminals of port B permit the direct connection of Darlington-transistors.

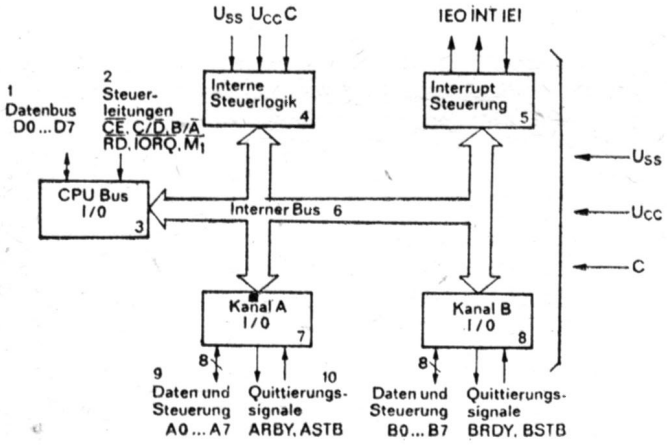
Grenzdaten max. ratings		Informationsdaten bei characteristics at $U_{CC} = 5\,V$, $\vartheta_a = 0 \ldots 70\,°C$	
U_{CC}	$= -0{,}5 \ldots 7\,V$	U_{CC}	$= 4{,}75 \ldots 5{,}25\,V$
U_I	$= -0{,}5 \ldots 7\,V$	U_{IL}	$= -0{,}5 \ldots 0{,}8\,V$
ϑ_a	$= 0 \ldots 70\,°C$	U_{IH}	$= 2{,}0 \ldots U_{CC}\,V$
ϑ_{stg}	$= -55 \ldots 125\,°C$	U_{ILC}	$= -0{,}5 \ldots 0{,}45\,V$
P_v	$= 1{,}1\,W$	U_{IHC}	$= U_{CC} -0{,}2 \ldots U_{CC}\,V$
		U_{OL}	$= 0{,}4\,V$
		U_{OH}	$= 2{,}4\,V$
		I_{CC}	$= 100\,mA$
		I_{LI}	$= 10\,\mu A$
		t_c	$= 400 \ldots$ [1] ns
		$t_{w(CH)}$	$= 180 \ldots 2000$ ns
		$t_{w(CL)}$	$= 180 \ldots 200$ ns
		t_r, t_f	$= 30$ ns

[1] $t_c = t_{w(CH)} + t_{w(CL)} + t_r + t_f$



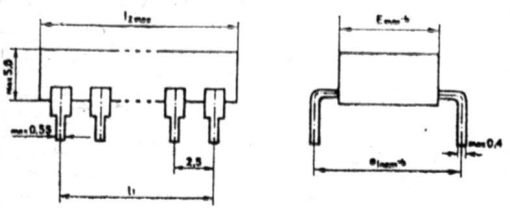


U 855 D



1 data bus
2 control lines
3 CPU bus
4 internal control logic
5 interrupt control
6 internal bus
7/8 channel
9 data and control
10 handshaking signals

U 855 D
Blockschaltung
block diagram



Pin-Anzahl
number
of pins

n	l_1	l_{2max}	b	Typ
40	47,5	52,0	15,0	U 855 D

Serieller Ein-Ausgabeschaltkreis
Serial input/output circuit

U 856 D Programmierbarer, zweikanaliger Serieller Ein-Ausgabeschaltkreis in n-Kanal-Silicon-Gate-Technologie für den Einsatz innerhalb des Systems der II. Leistungsklasse mit folgenden Eigenschaften:

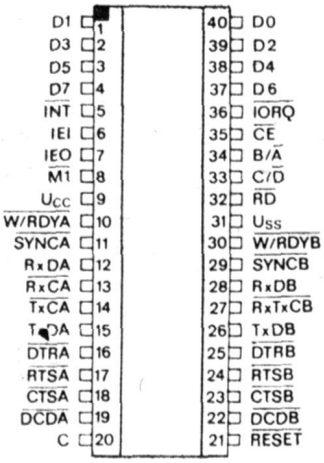
- 4 unabhängige serielle Ports: zwei Sender-, sowie Empfängerports
- asynchrone oder synchrone Arbeitsweise
- asynchrone Daten mit 5, 6, 7 oder 8 Datenbits, 1,1½ oder 2 Stoppbits und gerader, ungerader oder keiner Paritätserzeugung bzw. Paritätsprüfung
- Paritäts-, Überlauf- und Rahmenfehlerkennung
- Break-Erzeugung und Erkennung
- alle Eingänge und Ausgänge voll TTL-kompatibel
- Taktvarianten: x1, x16, x32, x64
- Datenübertragungsraten: 0 bis 550 k bit/s
- 4 Eingänge / 4 Ausgänge zur MODEM-Steuerung
- volle Fähigkeit zur Arbeit nach HDLC einschließlich Verarbeitung des I-Feld-Restes
- interne oder externe Zeichensynchronisation mit automatischer Einfügung von Synchronisationszeichen und Flags
- Betriebszustand „Adreßerkennung" bei SDLC/ADLC
- Betriebszustand „Synchronisationsbyteunterdrückung" bei mono- und bisynchroner Arbeitsweise
- Die hohen Übertragungsraten und die automatische CRC-Erzeugung gestatten die direkte Zusammenschaltung mit Floppy-Disk-Speichern doppelter Dichte, ohne daß direkter Speicherzugriff erforderlich ist
- empfangene Daten und Fehlerregister sind Vierfach, zu sendende Daten zweifach gepuffert
- Leistungsfähige Interruptstruktur durch wahlweise festen oder variablen Interruptrektor
- CRC –16 oder CRC –C CITT – (0 und –1) – Prüfpolynom
- gültige empfangene Daten vor Überschreiben geschätzt
- 5 V Einphasentakt und eine einzige 5 V-Gleichspannungsversorgung
- Prioritätslogik durch Kaskadierung der Bausteine

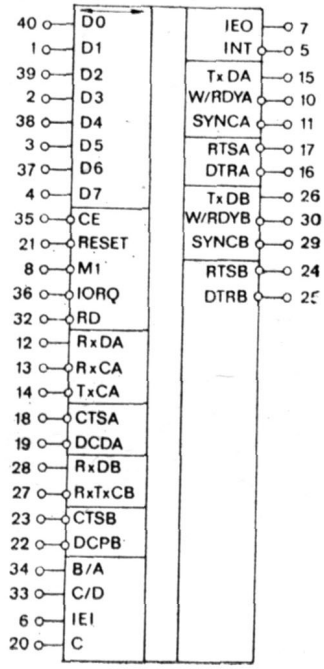
Programmable 2-channel serial input/output circuit in n-channel silicon technology for use within the system of the II. generation, the properties of which are summarized below:

- 4 independent serial ports: 2 transmitter as well as receiver ports;
- asynchronous or synchronous mode;
- asynchronous data with 5, 6, 7 or 8 data bits, 1, 1½ or 2 stop bits and even or odd or no parity generation and/or parity check
- parity, overflow and framing error detection
- break generation and -detection
- all the inputs and outputs fully TTL-compatible
- clock variants: x1, x16, x32, x64
- data transmission rates: 0 to 550 k bits/s
- 4 inputs /4 outputs for MODEM-control
- full operation after HDLC, including the processing of the residual I-field
- internal or external sign sync with automatic insertion of sync signs and flags
- mode "address-field recognition"
- mode „sync byte suppression" with mono- and bisync operation
- the high transmission rates and automatic CRC-generation permit direct interconnection to floppy-disc-stores of double density without requiring direct access
- received data and error register are buffered fourfold, data to be transmitted twofold
- efficient interrupt structure by selective fixed or variable interrupt rector
- CRC –16 or CRC –C CITT – (0 and –1) –check polynomial
- valid received data protected from overrun
- 5 V one-phase clock and one single 5 V d.c. voltage supply
- priority logic by cascading the modules

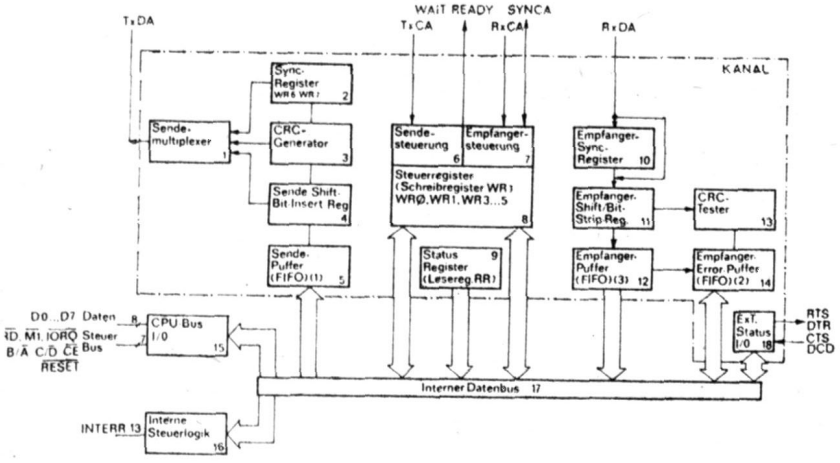
Grenzdaten max. ratings		Informationsdaten characteristics	bei at	
			ϑ_a	= 0 ... 70 °C, U_{CC} = 5 V
U_{CC}	= –0,5 ... 7 V	U_{CC}	=	4,75 ... 5,25 V
U_I	= –0,5 ... 7 V	U_{IL}	=	–0,5 ... 0,8 V
ϑ_a	= 0 ... 70 °C	U_{IH}	=	–2,0 ... U_{CC} V
ϑ_{stg}	= –55 ... 125 °C	U_{ILC}	=	–0,5 ... 0,45 V
P_v	= 1,1 W	U_{IHC}	=	U_{CC} –0,2 ... U_{CC} V
		U_{OL}	=	0,4 V
		U_{OH}	=	2,4 V
		I_{CC}	=	140 mA
		I_{LI}	=	10 µA
		t_c	=	400 ... [1] ns
		$t_{w(CH)}$	=	180 ... 2000 ns
		$t_{w(CL)}$	=	180 ... 2000 ns
		t_r, t_f	=	30 ns

[1] $t_c = t_{w(CH)} + t_{w(CL)} + t_r + t_f$



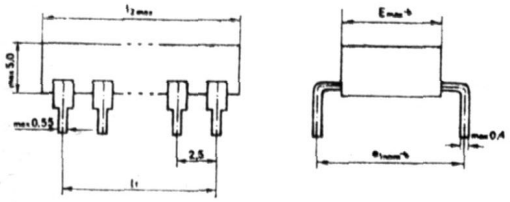


U 856 D



1 transmitting multiplexer
2 sync register
3 CRC-generator
4 transmitting-shit-bit-insert-register
5 transmitter-buffer
6 transmitter control
7 receiver control
8 control register (writing register WR)
9 status register (reading register RR)
10 receiver sync register
11 receiver-shift-bit-strip-register
12 receiver buffer
13 CRC tester
14 receiver error-buffer
15 CPU bus
16 internal control logic
17 internal data bus
18 external status

U 856 D Blockschaltung
block diagram



Pin-Anzahl
number
of pins

n	l_1	l_{2max}	b	Typ
40	47,5	52,0	15,0	U 856 D

Zähler-Zeitgeber-Baustein
counter timer module

U 857 D Programmierbarer Zähler-Zeitgeber-Baustein in n-Kanal-Silicon-Gate-Technologie für den Einsatz innerhalb des Systems der II. Leistungsklasse mit folgenden Eigenschaften:

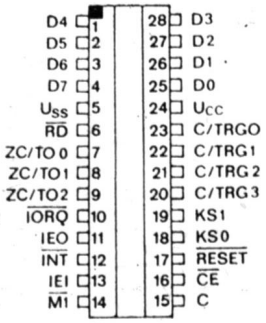
- Alle Ein- und Ausgänge sind voll TTL-kompatibel
- Es wird nur eine +5 V Versorgungsspannung benötigt
- Es existieren 4 voneinander unabhängige, softwareprogrammierbare 8-bit-Zähler, 16-bit-Zeitgeber Kanäle. Jeder dieser Kanäle kann wahlweise als Zähler oder Zeitgeber verwendet werden.
  Es sind Vorteiler durch 16 oder 256 für jeden Zeitgeber-Kanal möglich.
- Es können Interrupts bei Erreichen von programmäßig festgelegten Zähler- oder Zeitgeber-Werten programmiert werden.
- Automatische Interrupt-Vektorbereitstellung und Prioritätskodierung ohne zusätzlichen Schaltungsaufwand durch Kaskadierung der Bausteine
- Die Ausgänge (ZC/TO 1 ... TO 3) der drei herausgeführten Kanäle sind zum Anschluß von Darlington-Transistoren geeignet.
- Die maximale Zählfrequenz bei der Betriebsart „Zähler" ist $f_{c/2}$.

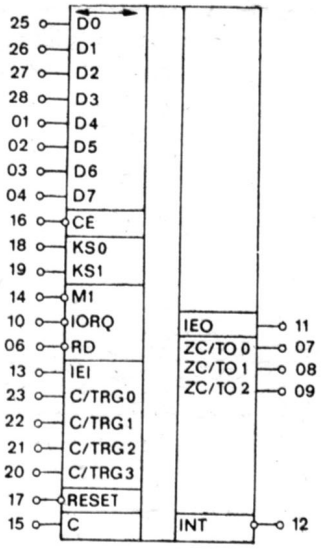
Programmable counter timer module in n-channel silicon gate technology for use within the system of the II. generation with the following properties:

- all the inputs and outputs are fully TTL-compatible
- merely a supply voltage of + 5 V is required
- there exist 4 mutually independent software-programmable 8-bit-counters, 16-bit-timer channels. Each of these channels can selectively be used as a counter or timer.
- when obtaining counter or timer values, fixed due to programme, interrupts may be programmed.
- automatic interrupt vector availability and priority coding without additional circuit complexity by cascading the modules
- the terminals (ZC /TO 1 ... TO 3) of the three protruding channels enable Darlington-transistors to be connected.
- the maximum counting frequency with the operating mode "counter" is $f_{c/2}$.

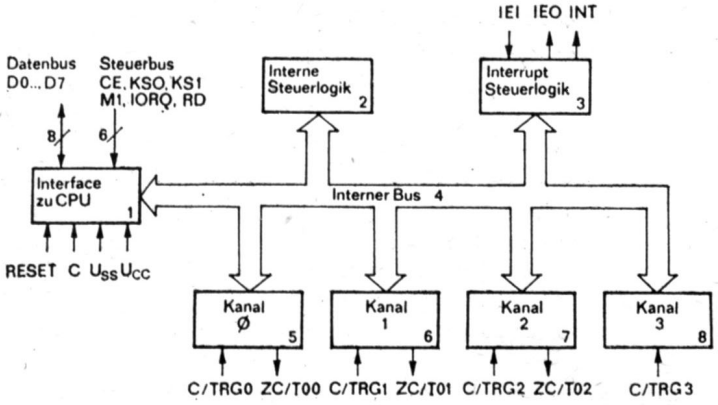
Grenzdaten max. ratings		Informationsdaten characteristics	bei at	
U_E	= –0,5 ... 7 V	U_{CC}	=	4,75 ... 5,25 V
ϑ_a	= 0 ... 70 °C	U_{IL}	=	–0,5 ... 0,8 V
ϑ_{stg}	= –55 ... 125 °C	U_{IH}	=	2 ... U_{CC} V
P_v	= 0,7 W	U_{ILC}	=	–0,5 ... 0,8 V
		U_{IHC}	=	U_{CC} –0,2 ... U_{CC} V
		U_{OL}	=	0,4 V
		U_{OH}	=	2,4 V
		I_{CC}	=	100 mA
		t_c	=	400 ... [1] ns
		$t_{w(CH)}$	=	180 ... 2000 ns
		$t_{w(CL)}$	=	180 ... 2000 ns
		t_r, t_f	=	30 ns

[1] $t_c = t_{w(CH)} + t_{w(CL)} + t_r + t_f$



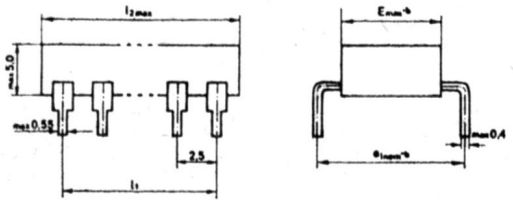


U 857 D



1 interface for CPU
2 internal control logic
3 interrupt control logic
4 internal bus
5, 6, 7, 8 channel

U 857 D Blockschaltung
block diagram



Pin-Anzahl
number
of pins

n	l_1	l_{2max}	b	Typ
28	32,5	37,0	15,0	U 857 D

Rechnerschaltkreis
Calculator circuit

U 821 D Vier-Spezies-Rechnerschaltkreis für den Einsatz im Taschenrechner.
- 4 Rechenarten (Addition, Subtraktion, Multiplikation, Division)
- Konstanten- oder Kettenoperation
- Gleitkomma oder Festkomma
- achtstellige Ziffernanzeige
- Dunkeltastung der nicht benutzten Anzeigeelemente
- Anzeige von Negativergebnissen, Eingabe- und Ergebnisüberfüllung
- Vorzeichenwechsel

Four-rules circuit for use in pocket calculators.
- 4 operations (addition, subtraktion, multiplication, division)
- constant or chain operations
- floating point or fixed point results
- eight-digit display output
- leading zero suppression
- indication of negative sign, input and result overflow
- sign changing

Grenzdaten bei $\vartheta_a = 0 \ldots 70\,°C$
max. ratings at

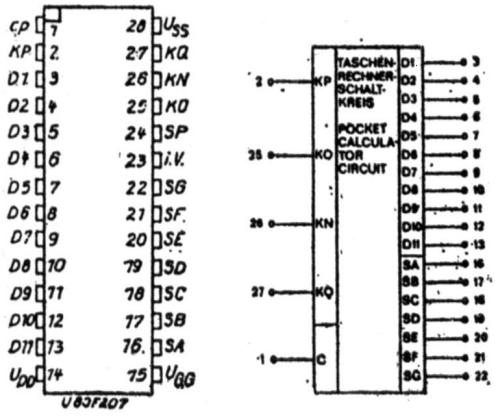
U_{DD}	=	−20 ... +0,3 V
U_{GG}	=	−20 ... +0,3 V
U_{IT}	=	−20 ... +0,3 V
U_{ID}	=	−20 ... +0,3 V
P_{tot}	≦	400 mW
I_{onS}	=	5 mA [1]
I_{onD}	=	1,4 mA
ϑ_a	=	0 ... 70 °C

Betriebsbedingungen bei $\vartheta_a = 0 \ldots +70\,°C$
operating conditions at

		min	typ	max	
U_{DD}	=		0		V
U_{SS}	=	6,6	7,2	8,1	V
U_{GG}	=	6,6	7,2	8,1	V
U_{TH}	=	(U_{SS} −1)	...	U_{SS}	V
U_{TL}	=	(U_{GG} −1)	...	(U_{GG} +1) V [2]	
t_r	=	3,7	...	10	µs
t_{min}	=	4720	t_r		µs [3]

[1] $I_{onS} \leq 7$ mA bei/at $\vartheta_a \leq 45\,°C$
[2] $U_{TL} \geq -8{,}1$ V
[3] Kontaktschließzeit für Dateneingabe
closed contact time for data input

	Bezeichnung der Anschlüsse	labelling of connexions
Cp	— Takt	— clock
KN, KO, KP, KQ	— Eingabe	— data input, keyboard input
D 1 ... D 11	— Digitausgänge zur Steuerung der Zahlenein- und -ausgabe	— digit terminals to scan the keyboard for input an the display for output
SA ... SG	— 7-Segment-Ausgänge (Zahlenausgabe)	— 7-segment outputs (data output)
SP	— Dezimalstellenkomma	— floating point
i. V.	— interne Verbindung	— internal connexion
U_{DD}	— Drainspeisespannung	— Drain supply voltage
U_{GG}	— Gatespeisespannung	— Gate supply voltage
U_{SS}	— Sourcespeisespannung	— Source supply voltage



U 821 D

Programmwahlschaltkreise
Programme switching circuits

U 710 D 8-Kanal-Programmwahlschaltkreis zur vollelektronischen Programmumschaltung durch Berührungstasten in Rundfunk- und Fernsehempfängern. Das Ausgangssignal ist binär codiert. Zwei Schaltkreise U 710 D können zu einer 16stelligen Einheit zusammengeschaltet werden. Bei Fernbedienung wird der interne Ringzähler mit jedem Fernsteuerimpuls um eine Programmstelle weitergeschaltet. Die Abstimmspannung wird vom Schaltkreis U 711 D geschaltet.

Eight-channel programme selection circuit for full-electronic programme changeover by touch plates in radio- and television receivers.
The output signal is binary coded.
Two switching circuits U 710 D can be interconnected to form a 16-position unit. For remote control, the internal ring counter is switched further by one programme position with every remote control pulse.
The tunig voltage is switched by the circuit U 711 D.

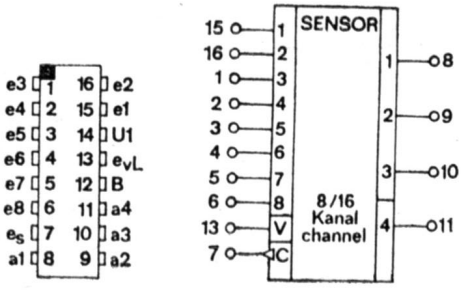
Grenzdaten max. ratings		Informationsdaten characteristics	bei at	$-U_I = 25 \ldots 28\,V$, $\vartheta_a = 25\,°C$
U_I	$= -31 \ldots +0{,}3\,V$	$-U_{IH} \leq 2\,V$	$-U_{OH} \geq 3\,V$	bei $-I_O = 1\,mA$
U_I	$= -25 \ldots +0{,}3\,V$	$-U_{IL} \geq 9\,V$	$-U_{OL} \leq 9\,V$	at $-I_O = 1\,mA$
ϑ_a	$= 0 \ldots +70\,°C$	$t_{IHL} = 10\,\mu s$		
ϑ_{stg}	$= -55 \ldots +125\,°C$	$t_p = 60 \ldots 200\,\mu s$		

U 711 D Binär-zu-1 aus 8-Dekoder zur Dekodierung der BCD-Kanalinformation des U 710 D. Mit den Eintransistorausgangsstufen kann die Abstimmspannung eines vollelektronischen Tuners geschaltet werden. Um 16-stellige Einheiten aufzubauen, müssen zwei U 711 D mit ihren Eingängen parallel geschaltet werden.

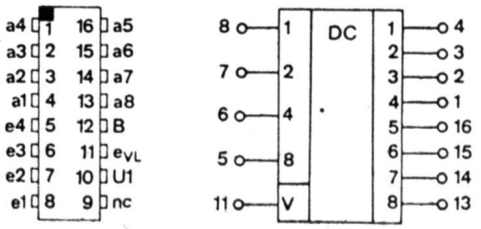
Binary 1-to-8 decoder for decoding the BCD channel information of the U 710 D. With the single-transistor output stages the tuning voltage of an all-electronic tuner can be connected. In order to establish 16-position units, two U 711 D's must be connected with their inputs in parallel.

Grenzdaten max. ratings		Informationsdaten characteristics	bei at	$-U_I = 25 \ldots 28\,V$, $\vartheta_a = 25\,°C$
U_I	$= -31 \ldots +0{,}3\,V$	$-U_{IH} \leq 2\,V$	$-U_{OH} \leq 1\,V$	bei $-I_L = 0{,}25\,mA$
U_I	$= -25 \ldots +0{,}3\,V$	$-U_{IL} \geq 9\,V$	$-U_{OH} \leq 2\,V$	at $-I_L = 1\,mA$
I_D	$= -3\,mA$		$TK_{UOH} \leq 1\,mV/K$ [1]	
ϑ_a	$= 0 \ldots +70\,°C$			

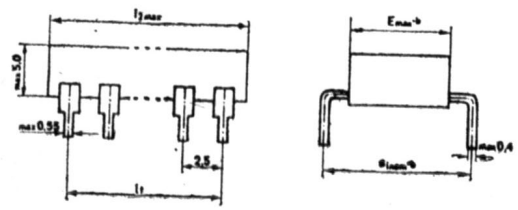
1) $TK_{UOH} = \dfrac{\Delta\,(U_I - U_{OH})}{\Delta\,\vartheta_a}$



U 710 D



U 711 D



Pin-Anzahl
number
of pins

n	l_1	l_{2max}	b	Typ
16	17,5	19,5	7,5	U 710 D, U 711 D
28	32,5	37,0	15,0	U 821 D

Universeller Programmwahlschaltkreis
Universal programme switching circuit

U 705 D Universeller 4-Kanal-Berührungstastenschaltkreis für den Einsatz in der Meß-, Steuer- und Regelungstechnik sowie Elektroakustik zur Ablösung mechanischer Tastensätze.
Es sind bis zu 20 Schaltkreise miteinander verkettbar. Die Schaltkreiseingänge und -ausgänge sind TTL-kompatibel, die Eingänge prellfrei.
Abhängig und/oder unabhängige Betriebsarten sind möglich durch die entsprechende Beschaltung der Eingänge. Die integrierte Vorzugslagenschaltung sorgt für eine definierte Anfangslage der Ausgänge beim Einschalten der Betriebsspannung.

Universal 4-channel touch plate circuit for employment in process instrumentation and control engineering and elektroacoustics for replacing mechanical pushbutton sets.
Up to 20 switching circuits can be interconnected. The inputs and outputs of the switching circuits are compatible with TTL; the inputs are bounce free.
Dependent and/or independent operating modes are possible by appropriately connecting the inputs. The integrated preference position circuit offers a defined initial position of the outputs when switching on the operating voltage.

Grenzdaten max. ratings		Betriebsbedingungen operating conditions	bei at	$\vartheta_a \leq 50\,°C$
U_1	$= -20 \ldots +0{,}3\,V$ [1]	für MOS-Betrieb: MOS conditions		für TTL-Betrieb TTL conditions
U_2	$= -15 \ldots +0{,}3\,V$ [1]	$-U_1$	$= 17{,}60 \ldots 18{,}25\,V$	$-U_1 = 11 \ldots 13\,V$
U_I	$= -20 \ldots +0{,}3\,V$	$-U_2$	$= 11{,}5 \ldots 13{,}5\,V$	$U_2 = 0$
ϑ_{stg}	$= -55 \ldots +125\,°C$	U_3	$= 0\,V$	$+U_3 = 4{,}75 \ldots 5{,}25\,V$
ϑ_a	$= 0 \ldots +70\,°C$			

[1]) bezogen auf U_3 [1]) relative to U_3

Thyristoransteuerschaltkreis
Thyristor selection circuit

U 706 D Thyristoransteuerschaltkreis in p-Kanal-MOS-Technologie. Die Eingänge sind mit integrierten Gateschutzdioden versehen. Auf Grund seiner technologisch bedingten hohen Störfestigkeit ist der U 706 D als Ansteuerschaltkreis für netzgelöschte Stromrichter (Thyristoren, Tria's) in der Leistungselektronik geeignet. Auf Grund der im Schaltkreis enthaltenen Funktionseinheiten Synchronisationslogik, Phasenspannungsüberwachung, Kanalumschaltung, Zuordnung, Zündpulsbildung, Impulsmischung, Impulssperre, Umsteuerung und Ausgangstreiber wird die Steuerung leistungselektronischer Schaltungen durch Phasenanschnitt, Pulsbetrieb, Schaltbetrieb oder Schwingungsblocksteuerung nach dem Nullspannungs- bzw. Nullstromverfahren ermöglicht.

Thyristor selection circuit fabricated with P-channel MOS technology. The inputs are provided with integrated gate-protective diodes. Because of its high insensitivity to disturbances, due to technology, the 706 D is sultable for use as selection circuit for mains turned-off rectifiers (thyristors, triacs) in power electronics.
Due to the functional units synchronization logic, phase-voltage monitoring, channel switching, allocation, firing-pulse generation, pulse mixing, pulse blocking, reversal and output driver, incorporated in the circuit, the control of power- electronic circuits by phase lag, pulse operation, switching operation or vibration-block control by zero-voltage and zero-current methods is made possible.

Grenzdaten max. ratings	bei at $\vartheta_a = 0 \ldots +70\,°C$	Informationsdaten characteristics	bei at $\vartheta_a = 25\,°C$		
U_1	$= -31 \ldots 0{,}3\,V$	$-U_1$	$= 25 \ldots 28\,V$	$-I_S$	$= 6 \ldots 15\,mA$
U_I	$= 25 \ldots 0{,}3\,V$	$-U_{IH}$	$= 0 \ldots 2\,V$	$-U_{IL}$	$= 9\,V$
ϑ_a	$= 0 \ldots 70\,°C$	$-U_{OH}$	$= 0{,}5\,V$	$-U_{OL}$	$= 12\,V$
ϑ_{stg}	$= -55 \ldots 125\,°C$	R_L	$= 100\,k\Omega$	I_{OL}	$= 1\,\mu A$

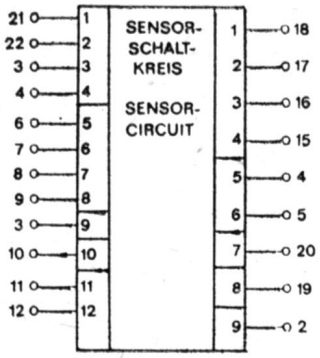
Antriebssteuerschaltkreis
Drive control circuit

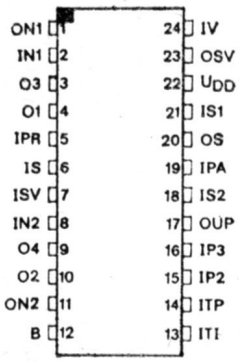
U 805 D Antriebssteuerschaltkreis in p-Kanal-MNOS-Technologie.
Der U 805 D beinhaltet eine digital wirkende logische Schaltung, die hauptsächlich aus einem Befehlsteil und einem Meldeteil besteht. Er ist speziell für verdrahtungsprogrammierte Steuerungen von Einrichtungs- und Zweirichtungsantrieben vorgesehen und ersetzt gegenüber bisherigen Steuerungen diskrete elektronische Bauelemente wie Relais, Transistoren, Freilaufdioden und Kondensatoren.

Drive control circuit fabricated with P-channel MNOS technology. The U 805 D type incorporates a digitally acting logical circuit, primarily consisting of an instruction part and a signalizing part.
Especially designed for wiring-programmed controls of one-and two-directional drives. Compared with conventional controls the U 805 D replaces discrete electronic devices, such as relays, transistors, free-running diodes and capacitors.

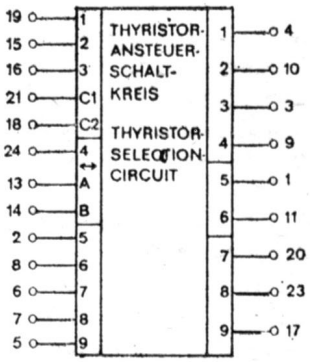
Grenzdaten max. ratings			Informationsdaten characteristics		
$U_S = U_I = U_{OL}$	=	−20 . . . +0,3 V	$-U_{IH}$	=	−2,5 V, $-U_{IL}$ = 10 . . . 17,25
ϑ_a	=	0 . . . 70 °C	$-U_S$	=	15 −1,7 V
ϑ_{stg}	=	−55 . . . 125 °C			+2,25 V
		$-I_S \leqq$ 20 mA	U_S	=	U_{Smax}
		$-I_{IL} \leqq$ 50 µA	U_I	=	U_{Smax}
		$-U_{OH} \leqq$ 2,0 V	$-I_O$	=	2 mA
		$-I_{OL} \leqq$ 10 µA	U_O	=	U_{Smax}
		$f_t \leqq$ 20 kHz			

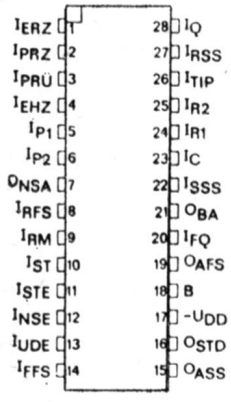
U 705 D



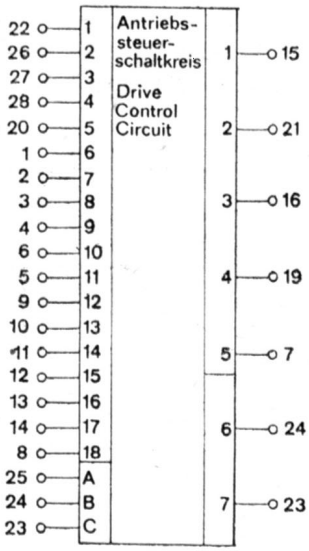


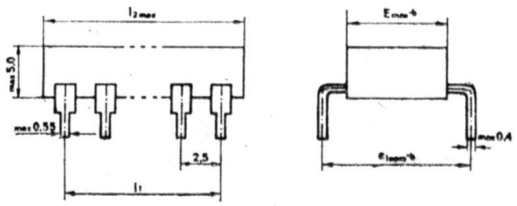
U 706 D





U 805 D





Pin-Anzahl
number
of pins

n	l_1	l_{2max}	b	Typ
24	27,5	32,0	15,0	U 705 D, U 706 D
28	32,5	37,0	15,0	U 805 D

Uhrenschaltkreise
Watch circuits

U 113 F

16stufiger Teilerschaltkreis für den Einsatz in Quarzuhren mit analoger Anzeige für eine Quarzfrequenz von 32,768 kHz in CMOS-Technologie.
An zwei Ausgängen werden jeweils 0,5 Hz Impulse entgegengesetzter Polarität, die gegeneinander um 1 Sekunde verschoben sind, für die Ansteuerung eines Schrittmotors abgegeben.
Ein dritter Ausgang stellt eine Impulsfolge mit einer Frequenz von 4096 Hz zur Erzeugung eines Signaltones bereit.

16-stage-divider-circuit for use in crystal-controlled watches with analogue indication. The crystal frequency is 32,768 kHz. The IC uses the CMOS-technology.
Pulses of 0,5 Hz each, with opposite polarity, shifted by 1 s to one another, are provided on two outputs for driving a step motor.
A third output provides a pulse sequence with a frequency of 4096 Hz for generation of a signal tone.

Grenzdaten max. ratings		Informationsdaten characteristics	bei at	$\vartheta_a = 25\,°C$, $f_1 = 32{,}768$ kHz
U_{DD}	$= -0{,}2 \ldots +3{,}0$ V	U_{DD}	$= 1{,}35 \ldots 1{,}65$ V	
U_I	$= U_S + 0{,}2$ V	I_{DD}	$= 3 \ldots 6\,\mu$A	$R_{L1} = R_{L2} = \infty$
ϑ_a	$= 0 \ldots 70\,°C$			$C_x = 10$ pF, $U_{DD} = 1{,}58$ V
ϑ_{stg}	$= -55 \ldots +125\,°C$	t_{osz}	≤ 10 s	

U 114 D

4 MHz — Uhrenschaltkreis. Der Schaltkreis U 114 wird in batteriebetriebenen Wohnraumuhren und Weckern eingesetzt. Die Frequenz des erforderlichen Quarzes beträgt 4.194.304. Hz. An den Ausgängen A 1 und A 2 stehen gegenphasig 0,5-Hz-Impulse zur Ansteuerung eines Motors zur Verfügung. Der Schaltkreis U 114 D verfügt über eine Wecklogik.

4-MHz — circuit for clocks. The IC U 114 is an special circuit for battery-operated clocks and alarm-clocks. The used crystal frequency is 4.194.304 Hz. At the outputs A1 and A2 are antiphase pulses (pulse frequency 0,5 Hz) for driving a motor.
The U 114 has a built- in wake-logic.

Grenzdaten max. ratings		Betriebsbedingungen operating conditions		Informationsdaten characteristics	bei at $U_{DD} = 1{,}5$ V, $\vartheta_a = 25\,°C$
U_{DD}	$= -0{,}3 \ldots +2{,}5$ V	U_{DD}	$= 1{,}2 \ldots 1{,}7$ V	Leerlaufstrom $I_{DD} \leq 50\,\mu$A	
U_I	$= -0{,}3 \ldots U_{DD}$ [1]	ϑ_a	$= -10 \ldots +70\,°C$	no - load - current	
ϑ_a	$= -10 \ldots +70\,°C$	R_{L1}	$= 200\,\Omega$ (Motor)	Weckerausgangsstrom $I_w \geq 250\,\mu$A	
ϑ_{stg}	$= -55 \ldots +125\,°C$		(motor)	output current of the alarm-clock	

U 118 F

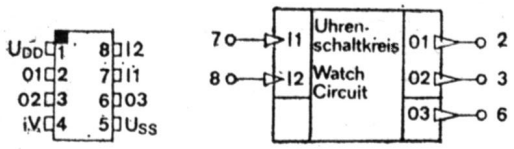
16-stufiger-Teilerschaltkreis für den Einsatz in Quarzarmbanduhren mit analoger Anzeige für eine Quarzfrequenz von 32,768 kHz in CMOS-Technologie.
Durch einen Reseteingang ist ein definiertes Stellen der Uhr möglich. An den beiden Ausgängen werden 0,5 Hz-Impulse, jeweils um 1 s gegeneinander verschoben, abgegeben. Die Impulse sind 7,8 ms lang und steuern einen Schrittmotor mit einem Lastwiderstand von 1 kΩ.
Ein dritter Ausgang stellt eine Impulsfolge mit einer Frequenz von 4096 Hz zur Erzeugung eines Signaltones bereit.

16-stage divider-circuit for use in crystal-controlled watches with analogue indication. The crystal-frequency is 32,768 kHz. The IC uses the CMOS-technology.
A reset- input is for a defined set of the watch.
At the outputs are 0,5 Hz-pulses with an adjustment of 1 s. The pulse — width ist 7,8 ms.
The pulses are controlling a step motor with a load resistance of 1 kΩ.
At a third output are impulses with a frequency of 4096 Hz for generation of a signal tone.

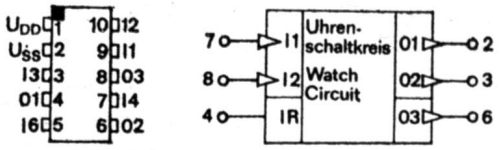
Grenzdaten max. ratings		Informationsdaten characteristics	bei at	$\vartheta_a = 25\,°C$, $f_1 = 32{,}768$ kHz
U_{DD}	$= -0{,}2 \ldots 2$ V	U_{DD}	$= 1{,}35 \ldots 1{,}65$ V	
U_I	$= U_{DD} + 0{,}2$ V	I_{DD}	$\leq 1{,}5\,\mu$A	$R_{L1} = R_{L2} = \infty$
ϑ_a	$= 0 \ldots 70\,°C$			$Cx = 10$ pf, $U_{DD} = 1{,}55$ V
ϑ_{stg}	$= -55 \ldots 125\,°C$	tosz	≤ 5 s	

[1]) bezogen auf U_{SS} (Masse)

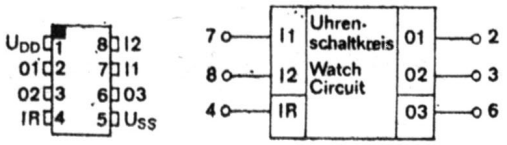
[1]) relative to U_{SS} (earth)



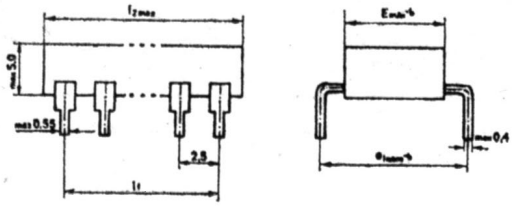
U 113 F



U 114 D



U 118 F



Pin-Anzahl
number
of pins

n	l_1	l_{2max}	b	Typ
8	3,0	4,5	4,7	U 113 F, U 118 F
10	10,0	14,5	7,5	U 114 D

Aufnahme-Wiedergabeverstärker
Recording-replay amplifier

A 202 D Aufnahme-Wiedergabeverstärker für Tonband- und Kassettengeräte

Recording-replay amplifier for tape and cassette recorders

Grenzdaten max. ratings		Informationsdaten characteristics		bei at	
U_S	= 5 ... 12 V	I_{S16}	< 8 mA	bei	U_{I1} = 0
ϑ_a	= –25 ... 70 °C	I_{S15}	< 16 mA	at	U_{I8} = 0
ϑ_a	= –25 ... 100 °C bei U_S = 9 V	A_{UVV}	> 63 dB		f = 1000 Hz, U_{I1} = 0,5 V
		A_{UAV}	> 66 dB		f = 1000 Hz
		k_{VV}	< 1,2 %		U_{I1} = 1,25 V
					f = 1000 Hz
		k_{AV}	< 1,2 %		U_{I8} = 100 mV
					f = 1000 Hz
		U_{O9}	= 800 ... 1600 mV		U_{I8} = 1 V
					f = 1000 Hz
		$\frac{U_{O9}(1\,V)}{U_{O9}(0{,}1\,V)}$	< 3 dB		U_{I8} = 1 V bzw. 100 mV
					f = 1000 Hz

6 W-NF-Verstärker
6-W-a. f. amplifier

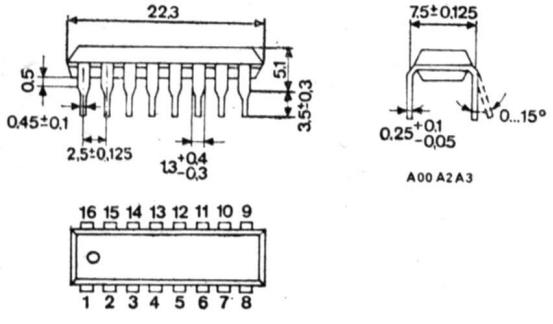
A 210 E [1]
A 210 K [1] 6 W-NF-Verstärker für Rundfunk-, Fernseh- und Phonogeräte mit Schutzschaltung gegen thermische Überlastung

6 W-a. f. amplifier for radio, television and phono sets with thermal overload protection circuit

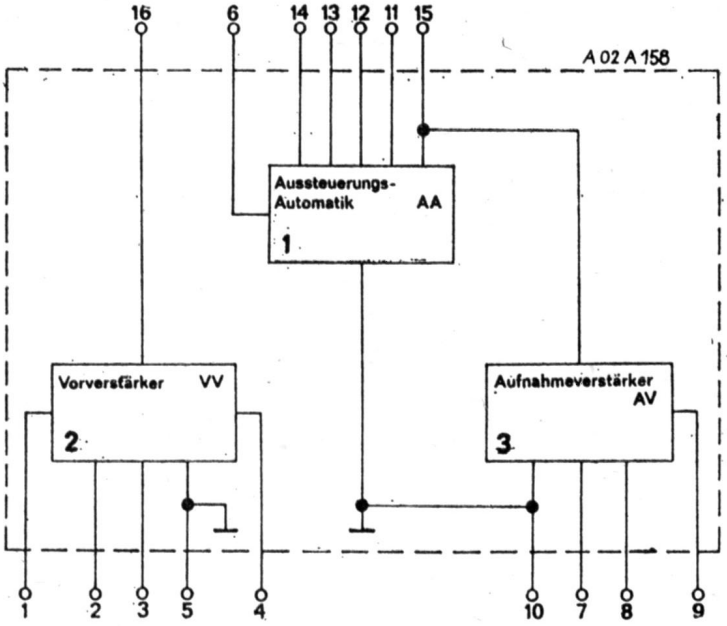
Grenzdaten max. ratings			Informationsdaten characteristics		bei at	
	U_S	= 4 ... 20 V	U_{Ieff}	< 70 [3] mV	bei	P_o = 2,5 W
	U_I	= –3 ... +5 V	U_{Ieff}	> 30 mV	at	
	I_{OM}	= 2,5 A	I_{SO}	< 20 mA		U_I = 0
A 210 E	P_{tot}	= 1,3 W [2]	P_o	> 5 [3] W		K = 10 %
A 210 K	P_{tot}	= 5 W [2]	K	< 2 %		P_o = 50 mW
A 210 E	R_{thja}	= 95 K/W	K	< 2 [3] %		P_o = 2,5 W
A 210 K	R_{thja}	= 25 K/W	fo	> 15 kHz		
A 210 E	R_{thjc}	= 15 K/W	R_I	> 500 kΩ		
	ϑ_a	= –25 ... +70 °C				

[1]) Nachfolgetypen des A 205 D, A 205 K
[2]) ϑ_a = 25 °C
[3]) Für den A 210 E ist eine geeignete Kühlung vorzusehen.

[1]) Sequential types of the A 205 D, A 205 K
[2]) ϑ_a = 25 °C
[3]) For the A 210 E type a suitable cooling is to be provided.

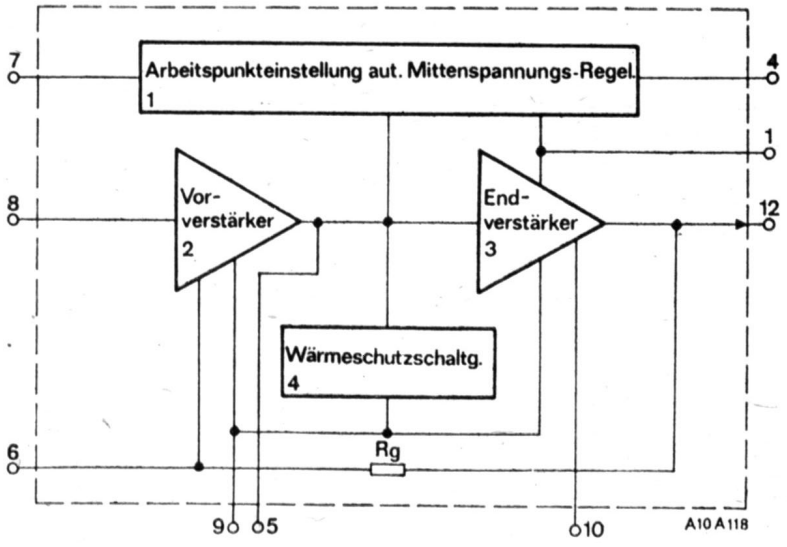


A 202 D



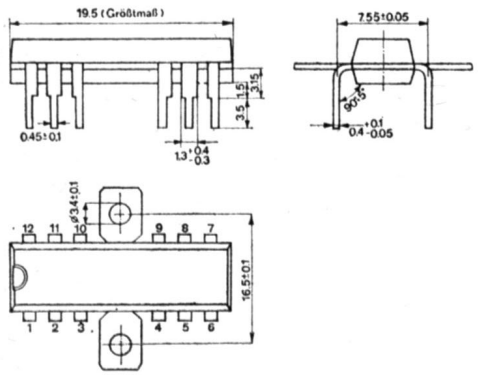
1 modulation automatics
2 preamplifier
3 recording amplifier

A 202 D Blockschaltung
block diagram

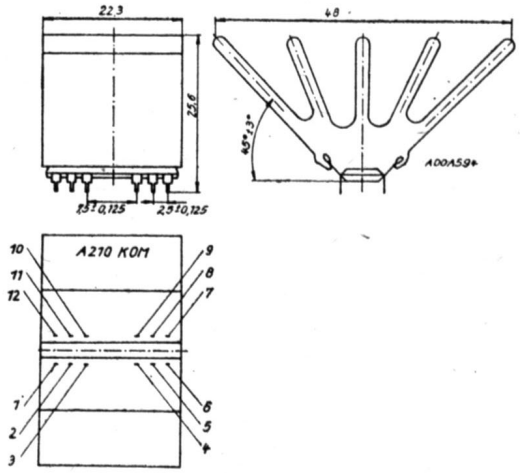


1 automatic setting of operating point centre — voltage control
2 preamplifier
3 output amplifier
4 heat protection circuit

A 210 E Blockschaltung
block diagram



A 210 E



A 210 K

1 W-NF-Verstärker
1-W.a.f. amplifier

A 211 D 1 W-NF-Verstärker für Rundfunk- und Fernsehempfänger sowie andere akustische Geräte

1-W-a. f. amplifier for radio, television, and phono device applications

Grenzdaten max. ratings		Informationsdaten characteristics		bei at $\vartheta_a = 25\,°C$, $U_S = 9\,V$, $f = 1\,kHz$, $R_L = 8\,\Omega$		
U_S	= 4,2 ... 15 V	I_{SO}	< 10 mA	bei	U_I	= 0
U_I	= −0,5 ... +1,5 V	V_{ug}	> 44 dB	at	P_O	= 50 mW
I_{OM}	= 1 A	SRA	= 54,3 dB		P_O	= 1 W
P_{tot}	= 1 W[1]	R_e	= 390 kΩ			
P_{tot}	= 1,35 W [2]	k	< 10 %		P_O	= 850 mW
ϑ_a	= 10 ... +70 °C	k	= 1,4 %		P_O	= 50 mW
		k	= 6,3 %		P_O	= 1 W

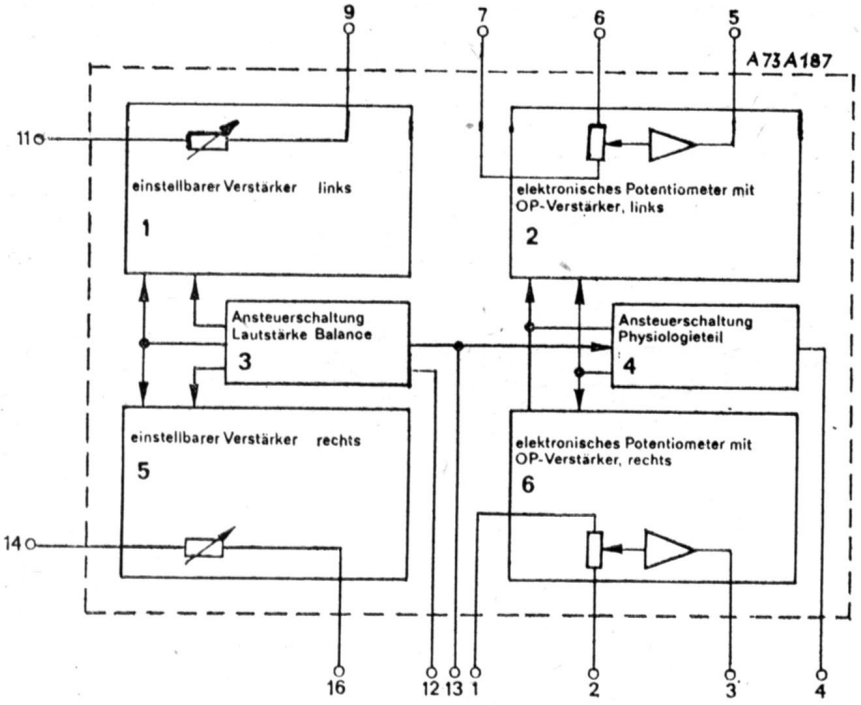
[1] $\vartheta_a \leq 45\,°C$ [2] $\vartheta_a \leq 45\,°C$, $K \geq 8\,cm^2$

NF-Vorverstärkerschaltkreis
AF-preamplifier circuit

A 273 D Lautstärke- und Balanceeinsteller für NF-Stereosysteme mit physiologischer Lautstärkebeeinflussung

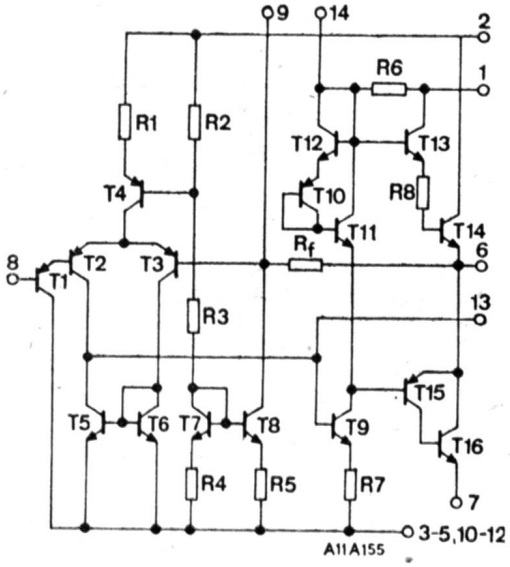
Volume and balance control for AF-stereo systems with physiological effect on the volume

Grenzdaten max. ratings		Informationsdaten characteristics		bei at $\vartheta_a = 25\,°C$, $U_S = 15\,V$	
U_S	= 18 V	I_S	< 40 mA	bei	$U_{12} = U_{13} = 6\,V$
U_{12}	= 12 V	k	< 0,5 %	at	$u_i = u_o = 1\,V$; $f = 1\,kHz$
U_{13}	= 12 V				Balance hergestellt
U_4	= 3 V				Balance established
R_L	= 4,7 kΩ	cü	> 58 dB		$u_i = u_o = 1\,V$; $f = 1\,kHz$
ϑ_a	= −25 ... 70 °C				Balance hergestellt
					Balance established
		a_N	> 50 dB		u_i = 100 mV; u_o = 500 mV; f = 1 kHz
					Balance hergestellt
					Balance established
		g	> 17 dB		u_1 = 100 mV; f = 1 kHz; $U_{13} = 9\,V$
		$\left\lvert\frac{u_{01}}{u_{02}}\right\rvert$	< 4 dB		U_I = 1 V; f = 1 kHz; $V_U = -60\,dB$

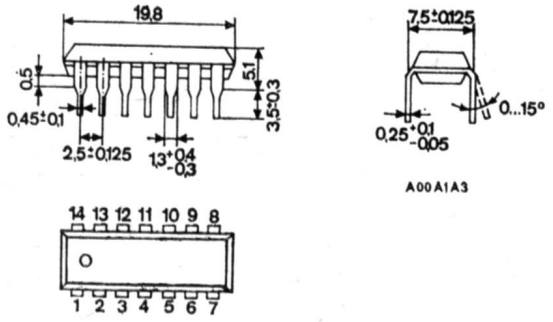


1 adjustable amplifier left side
2 electronic potentiometer with operational amplifier, left side
3 selection circuit volume balance
4 selection circuit physiology part
5 adjustable amplifier right side
6 electronic potentiometer with operational amplifier, right side

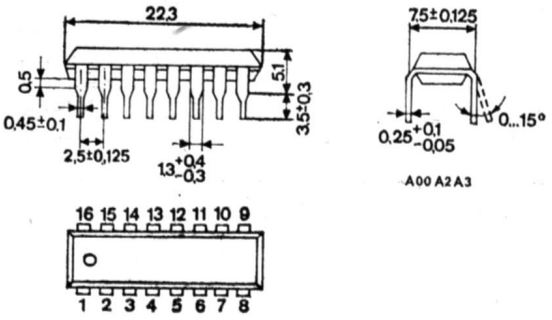
A 273 D Blockschaltung
block diagram



A 211 D Innenschaltung
internal circuit



A 211 D



A 273 D

NF-Vorverstärkerschaltkreis
AF-preamplifier circuit

A 274 D Höhen- und Tiefeneinstellschaltkreis für NF-Stereosysteme

Tone height and depth adjusting circuit for AF-stereo systems

Grenzdaten max. ratings		Informationsdaten characteristics		bei at	
U_{Smax} = 18 V		I_S	< 40 mA	bei at	$U_4 = U_{12} = 5{,}5$ V
U_4 = 12 V		k	< 0,4 %		$U_9 = U_O = 1$ V; f = 1 kHz
U_{12} = 12 V		aü	> 58 dB		$U_I = U_O = 1$ V; f = 1 kHz
ϑ_a = −25 ... +70 °C		a_N	> 54 dB		U_I = 100 mV
		g	> 15 dB		U_O = 50 mV; f = 1 kHz
		−g	> 15 dB		U_I = 100 mV; $U_4 = U_{12}$ = 10 V
					U_I = 100 mV; $U_4 = U_{12}$ = 1 V
		$\left\lvert\frac{U_{01}}{U_{02}}\right\rvert$	< 2 dB		U_I = 100 mV; f = 1 kHz
					V_U = 0 (für einen Kanal) (for one channel)

AM-Empfänger
Am receiver

A 244 D AM-Empfängerschaltkreis für AM-Empfänger bis 30 MHz mit geregelter Vorstufe, multiplikativem Mischer, getrenntem Oszillator und vierstufigem ZF-Verstärker. Durch symmetrischen Aufbau und Regelung von 3 der 4 ZF-Stufen wird eine sehr gute Großsignalfestigkeit bei einem Regelumfang von 100 dB erreicht.

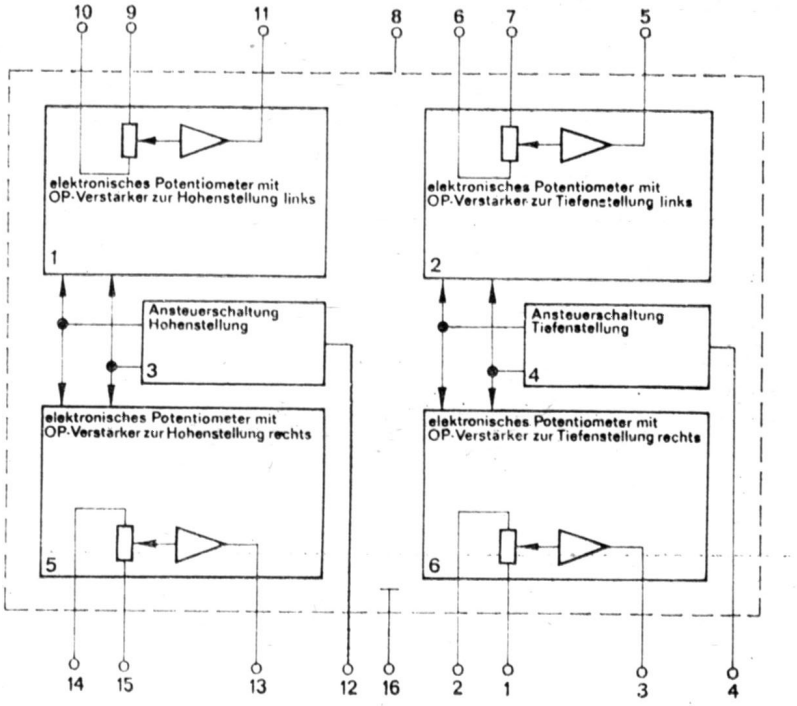
AM receiver circuit for AM receivers up to 30 MHz with regulated prestage, multiplying mixer, separate oscillator, and 4-stage IF amplifier. As a result of the symmetrical construction and control of 3 of the 4 IF stages a very good signal stability is reached at a regulation limit of 100 dB.

Grenzdaten max. ratings	Informationsdaten characteristics	bei at	
	HF-Teil/r. f. section:		
U_S = 4,5 ... 15 V	R_{IHF} = 3,1 kΩ	bei	$U_3 = 0$
ϑ_a = −10 ... +70 °C	Z_{OHF} = 420 kΩ	at	
U_{13} = 2 V	|| 4,5 pF		
U_{19} = 2 V	ZF-Teil/i. f. section		
	U_{iReZF} [1] = 80 µV	bei	ΔU_{NF} = 10 dB
	ΔV_{uZF} = 60 dB	at	k = 10 %
	U_{IZFmax} = 300 mV		U_g = 0
	R_{IZF} = 2,2 kΩ		
	Z_{OZF} = 160 kΩ		
	|| 9,0 pF		

Gesamtempfänger/total receiver

I_S < 16 mA	bei	U_{iHF} = 0	
U_{iReHF} [1] = 4 µV	at		
ΔV_u = 84 dB		ΔU_{NF} = 10 dB	
S/N = 24 dB		U_{iHF} = 20 µV	
U_{NF} > 60 mV		U_{iHF} = 20 µV	
U_{NF} 100 ... 560 mV		U_{iHF} = 500 mV	
k < 8 %		U_{iHF} = 30 mV	
k < 10 %		U_{iHF} = 500 mV	
U_{imax} = 1,5 V		k = 10 %	
U_i = 12,5 µV		S/N = 20 dB	
		R_g = 300 Ω	
		m = 0,3	

[1] $\Delta U_I / \Delta U_{NF}$ = 10 dB / 3 dB



1 elekctronic potentiometer with operational amplifier for treble adjustment left side

2 electronic potentiometer with operational amplifier for bass adjustment left side

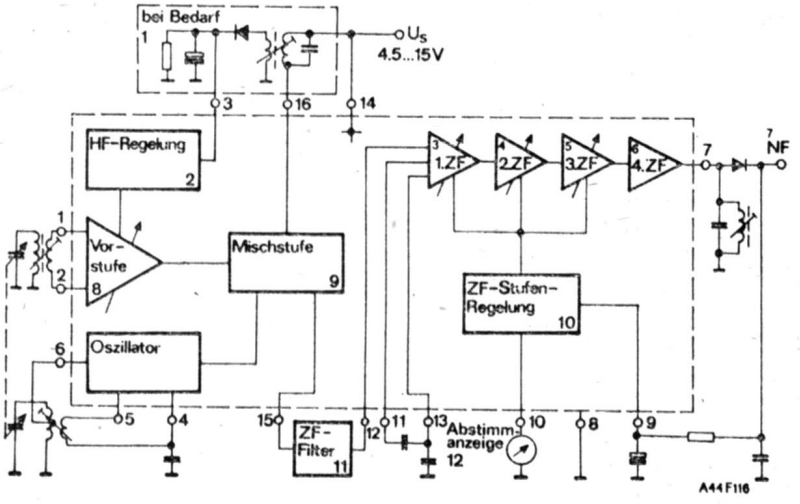
3 selection circuit treble adjustment

4 selection circuit bass adjustment

5 electronic potentiometer with operational amplifier for treble adjustment right side

6 electronic potentiometer with operational amplifier for bass adjustment right side

A 274 D Blockschaltung
block diagram



1 on demand

2 r. f. gain control

3, 4, 5, 6 i. f.

7 a. f.

8 preselector stage

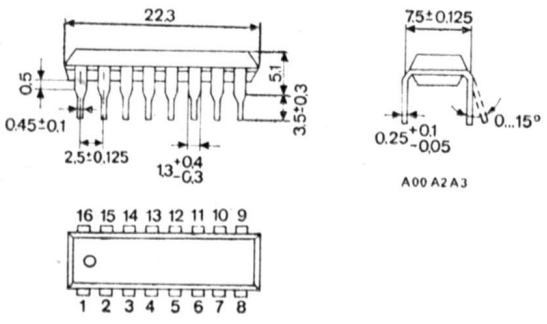
9 mixer stage

10 i. f. stage control

11 i. f. filter

12 tuning indicator

A 244 D Blockschaltung
block diagram



A 274 D
A 244 D

AM-FM- und NF-Verstärker
AM-FM-i. f.-amplifier

A 283 D Einchip-AM-/FM-Empfängerschaltkreis mit NF-Verstärker für Hörrundfunkgeräte

Single-chip-AM/FM-receiver circuit with I. f.-amplifier for radio-sets

Grenzdaten max. ratings		Informationsdaten characteristics		bei at $\vartheta = 25\,°C - 5\,K$		
U_S	= 3 ... 12 V	I_S	< 20 mA	bei	U_S	= 5,5 V ± 55 mV
I_S	= 50 mA	uNF	< 20 mV	at	u_{IAM}	= 100 mV
P_{tot}	= 600 mW [1]	uNF_8	= 100 mV		Δf	= ± 22,5 kHz, U_I = 1 mV
I_{OM}	= 400 mA	U_I	= 50 µV		f	= 10,7 MHz, Δf = ±22,5 kHz
ϑ_a	= −10 ... +70 °C				f_{mod}	= 1 kHz
		V_{uNF}	= 40 dB		f	= 1 kHz
		P_o	≥ 300 mW		U_S	= 5,5 V, R_L = 8 Ω, k = 10 %
					$\frac{\Delta U_{NF_8}}{U_{NF_8}}$	= −10 dB, f = 1 MHz
		ΔUi	= 70 dB		f_{ZF}	= 455 kHz, f_{mod} = 1 kHz

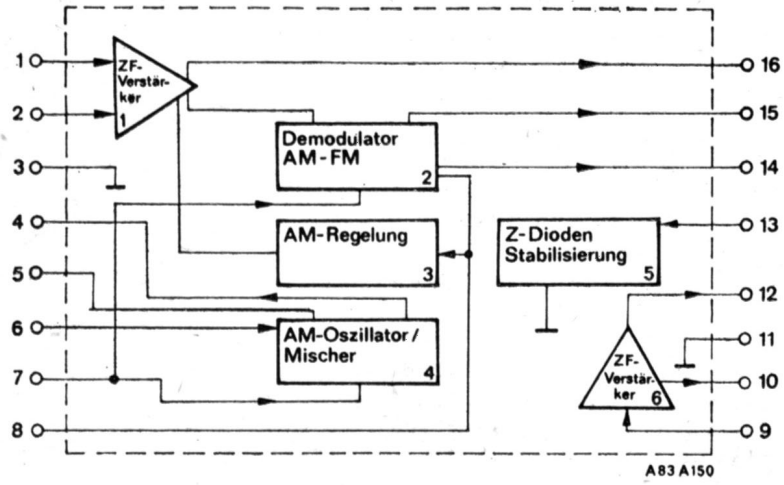
[1] ϑ_a = +70 °C

FM-ZF-Verstärker
FM i. f. amplifier

A 225 D FM-ZF-Verstärker und Demodulator für Hörrundfunkgeräte, mit Instrumentenanschluß zur Amplitudenanzeige, wahlweise positiv oder negativ gehende Mono-Stereo-Schaltspannung, AFC-Ausgang mit Abschaltautomatik, sowie Rauschsperre.

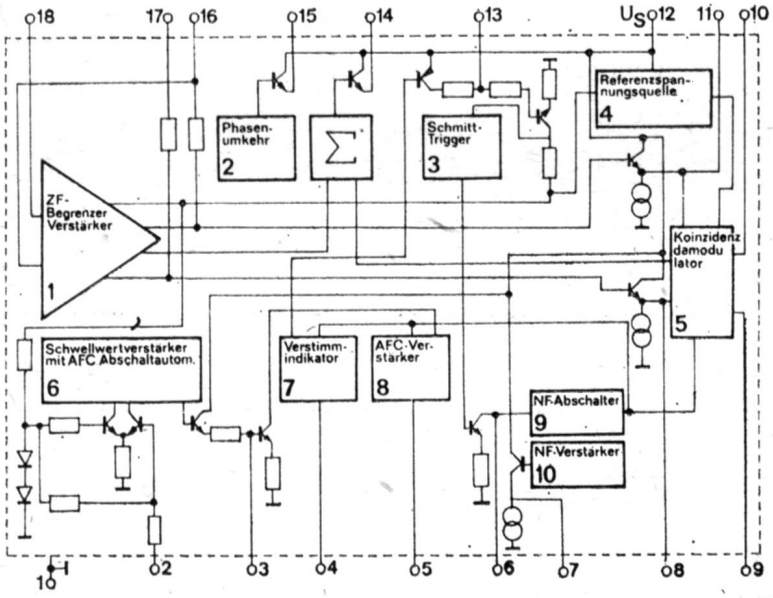
FM-IF-amplifier and demodulator for radio-sets; with a tuning meter outpout for amplitude indication, positive or negative mono-stereo switching voltage, AFC-output with shut-off unit, squelch.

Grenzdaten max. ratings		Informationsdaten characteristics		bei at $\vartheta_a = 25\,°C - 5\,K$, $U_S = 12$ V, f = 10,7 MHz, $\Delta f = \pm 75$ kHz, $f_m = 1$ kHz, $Q_O = 35$, $C_{kr} = 470$ pf, $I_{AFC} = 0\,\mu A$, $C_A = 22$ nF		
U_S	= 4 ... 18 V	I_{SO}	< 15 mA	bei	I_{14}	= 0 mA
I_{14}	= 3 mA	U_{NF}	> 300 mV	at	U_i	= 10 mV
I_{15}	= 1 mA	U_{IT}	< 50 µV		U_i	= 16 µV
ϑ_a	= −25 ... +70 °C	U_{14}	< 200 mV			
		U_{15}	< 700 mV		U_i	= 10 mV
		U_2	< 20 mV		f_2	= 2 kHZ
		a_{AM}	> 48 dB		U_i	= 10 mV, m = 0,3
		k	= 1,5 %		U_i	= 10 mV



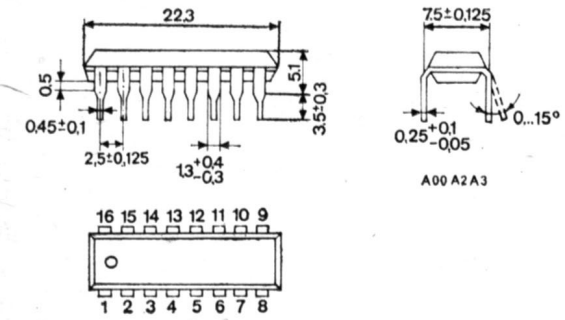
1 I. f.-amplifier
2 AM-FM demodulator
3 AM-control
4 AM-oscitator/mixer
5 zener diode stabilization
6 I. f.-amplifier

A 283 Blockschaltung
block diagram

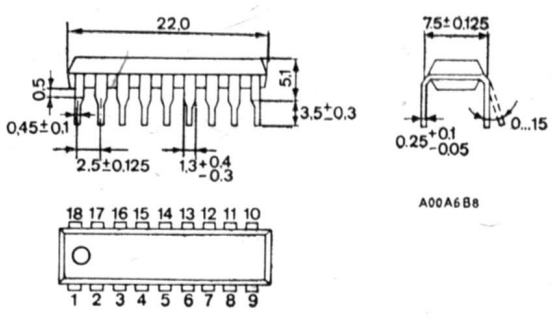


1 IF-limiter-amplifier
2 phase inversion
3 Schmitt trigger
4 reference voltage source
5 coincidence demodulator
6 threshold value amplifier and AFC-shut-off-unit
7 detuning indicator
8 AFC-amplifier
9 audio-shut-off
10 audio amplifier

A 225 D Blockschaltung
block diagram



A 283 D



A 225 D

AM-FM-ZF-Verstärker
AM-FM i. f. amplifier

A 281 D AM-FM-ZF-Verstärker für batterie- und netzgespeiste Rundfunkempfänger

AM-FM i. f. amplifier for batterie-driven and mains-driven radio receivers

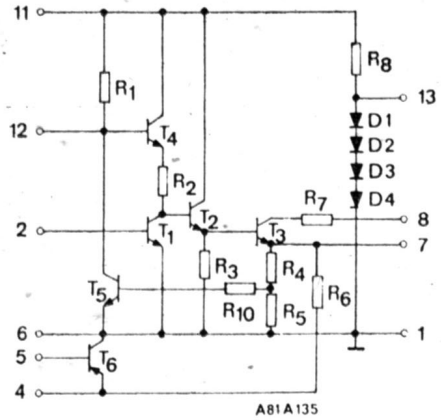
Grenzdaten max. ratings		Informationsdaten characteristics		bei at	$\vartheta_a = 25\,°C$, $U_S = 9\,V$, fm = 1 kHz; f = 10,7 MHz, $\Delta f = 75$ kHz			f = 455 kHz, m = 0,8			
U_S	= 11 V	$-I_5$	< 30 µA	bei	$U_{5/1}$	= −110 mV	U_{NF}	= 245 mV	bei	u_I	= 15 µV
$-U_{2/1}$	= 4 V	U_{NF}	= 840 mV	at	u_I	= 50 mV	U_{NF}	= 520 mV	at	u_I	= 15 mV
$U_{5/1}$	= 4 V	G_p	> 62 dB		u_I	= 30 µV	G_p	> 65 dB		u_I	= 10 µV, $U_R = 0$
I_2	≤ 2 mA	V_u	= 87 dB		U_R	= 0	V_u	= 94 dB		u_I	= 5 µV
I_5	≥ 2 mA	U_{IT}	= 190 µV		u_I	= 50 µV	ΔV_u	= 62 dB			
I_{13}	≤ 3 mA	a_{AM}	= 54 dB		m	= 0,3	u_{IReg}	= 11,5 µV			
ϑ_a	= −10 ... +70 °C	R_I	= 172 Ω		u_I	= 1 mV	u_{Imax}	= 18 mV		k	= 10 %
		C_I	= 67 pF		u_I	= 1 mV	$-U_R$	= 380 mV		u_I	= 15 µV
		I_{SO}	≤ 9 mA				k	< 10 %		u_I	= 15 mV
							R_I	= 1,1 kΩ		u_I	= 200 µV
							C_I	= 125 pF		u_I	= 200 µV

Stereo-Dekoder
Stereo decoder

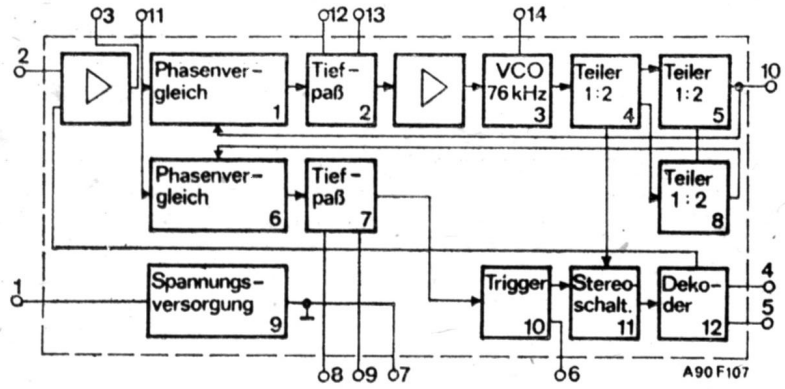
A 290 D PLL-Stereodekoder nach dem Zeit-Multiplex-Verfahren für FM-Rundfunkempfänger

PLL stereo decoder by time shasing principle for FM radio receivers

Grenzdaten max. ratings		Informationsdaten characteristics		bei at	$\vartheta_a = 25\,°C$, $U_S = 15\,V$, f = 1 kHz, $f_p = 19$ kHz		
U_S	= 8 ... 15 V	I_S	< 26 mA	bei	U_I	=	0
I_6	= 75 mA	a_{SM}	< 1,6 dB	at	U_i	=	2,8 Vss
U_I	= 2,8 Vss	$a_ü$	> 30 dB		U_i	=	2,8 Vss, U_p = 100 mV
ϑ_a	= −10 ... +55 °C	U_{ip}	< 22 dB				
		R_I	> 20 kΩ		U_I	=	2,8 Vss

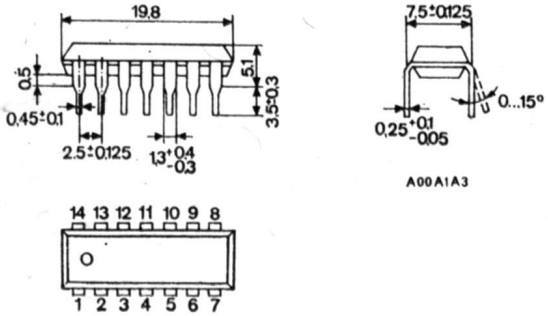


A 281 D Innenschaltung
internal circuit



1, 6 phase comparator
3 kc
2, 7 low-pass
4, 5, 8 divider
9 voltage supply
10 trigger
11 stereo switch
12 decoder

A 290 D Blockschaltung
block diagram



A 281 D
A 290 D

Ton-ZF-Verstärker
Sound-i. f.-amplifier

A 220 D FM-ZF-Verstärker und symmetrischer Koinzidenzdemodulator für Fernseh- und Rundfunkempfänger

FM i. f. amplifier and symmetric coincidence detector for television and radio receivers

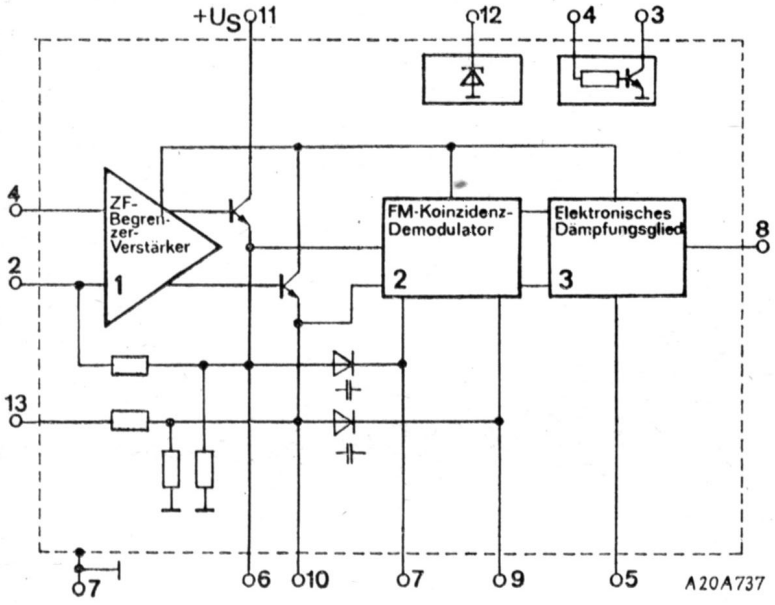
Grenzdaten max. ratings		Informationsdaten characteristics		bei at	$\vartheta_a = 25\,°C$, $U_S = 12\,V$	$f = 6{,}5\,MHz$, $\Delta f = \pm 50\,kHz$, $Q_o = 20$, $f_m = 1\,kHz$, $m = 0{,}3$
U_S	= 6 ... 18 V	I_{SO}	< 20 mA	bei	U_i = 0 mV	R_5 = 0 kΩ
U_5	= 4 V	U_{NF}	> 300 mV	at	U_i = 1 mV	R_5 = 5 kΩ
$U_{3/1}$	= 15 mA	ΔU_{NF}	> 60 dB		U_i = 1 mV	R_5 = 5 kΩ / 0 kΩ
I_3	= 5 mA	U_{IT}	< 120 µV			R_5 = 5 kΩ
I_4	= 2 mA	V_{uZF}	= 73 dB		U_i = 10 µV	
$U_{3/1}$	= 13 V	a_{AM}	> 46 dB		U_i = 1 mV	R_5 = 5 kΩ
$R_{13/14}$	= 1 kΩ	k	< 2 %		U_i = 1 mV	R_5 = 5 kΩ
P_{tot}	= 400 mW [1]	R_i	= 10 kΩ		U_i = 10 mV	
ϑ_a	= −10 ... +70 °C	C_i	= 4,9 pF		U_i = 10 mV	

A 223 D FM-ZF-Verstärker und Demodulator mit zusätzlichem NF-Eingang und -Ausgang für Fernseh- und Rundfunkempfänger

FM i. f. amplifier and detector with separate NF-input and NF-output for television and radio receivers

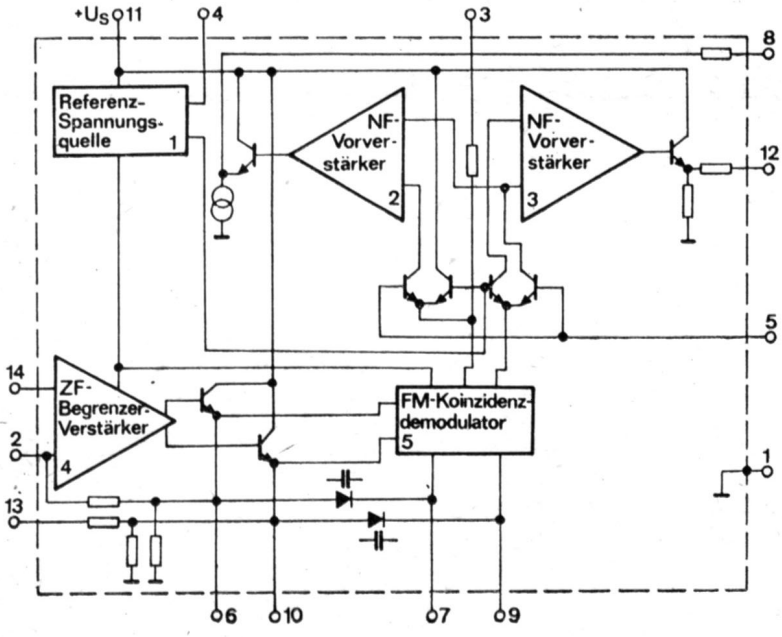
Grenzdaten max. ratings		Informationsdaten characteristics		bei at	$\vartheta_a = 25\,°C$, $U_S = 12\,V$	$f = 6{,}5\,MHz$, $\Delta f = \pm 50\,kHz$, $R5 = 10\,k\Omega$, $Q_O = 20$, $f_m = 1\,kHz$, $m = 0{,}3$			
U_S	= 10 ... 18 V	I_{SO}	< 17,5 mA	bei	I_i = 0	$\hat{U}_n$	< 100 mV	bei	R5 = 0
U_5	= 6 V	U_4	= 4,2 ... 5,3 V	at		$a_{S/N}$	= 80 dB	at	U_{iZF} = 10 mV
$R_{13/14}$	≤ 5 mA	U_{NF8}	> 780 mV		U_{iZF} = 10 mV	U_{IT}	< 60 µV		
=	$R_{4/5}$ 1 ... 10 kΩ	U_{NF12}	> 650 mV		U_{iZF} = 10 mV	k	= 1,2 %		U_{iZF} = 10 mV
=	I_4 1 kΩ	ΔU_{NF8}	> 70 dB		R5 = 10 kΩ / 0 kΩ	R_{iZF}	= 4,5 kΩ		U_{iZF} = 10 mV
f	= 0 ... 12 MHz				U_{iZF} = 10 mV	C_{iZF}	= 4,5 pF		U_{iZF} = 10 mV
P_{tot}	= 400 mW [1]	V_{uZF}	= 68 dB		U_{iZF} = 10 µV	R_{iNF}	= 2,1 kΩ		
R_{thja}	= 120 K/W	V_{uNF}	= 16 dB		U_{iZF} = 100 mV	R_O	= 1,1 kΩ		
ϑ_a	= −25 ... +70 °C	a_{AM}	> 50 dB		U_{iZF} = 500 µV				

[1] $\vartheta_a = 25\,°C$



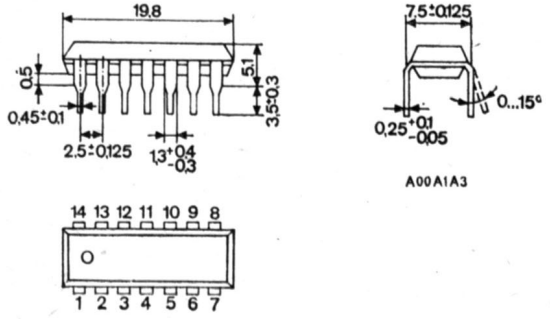
1 i. f. limiter-amplifier
2 FM-coincidence demodulator
3 electronic attenuator

A 220 D Blockschaltung
block diagram



1 reference voltage source
2,3 a. f. preamplifier
4 i. f. limiter-amplifier
5 FM-coincidence-demodulator

A 223 D Blockschaltung
block diagram



A 220 D
A 223 D

Farbmatrix
colour matrix

A 231 D RGB-Matrix mit Dunkeltastschaltung zur direkten Ansteuerung der Videoendstufe in Farbfernsehempfängern

RGB matrix with blanking circuit for direct control of video output stage in colour telvision receivers

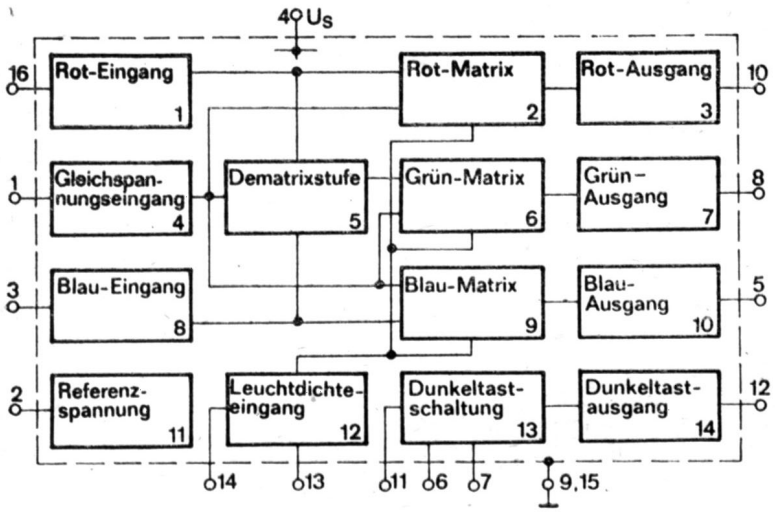
Grenzdaten max. ratings		Informationsdaten bei characteristics at $\vartheta_a = 25\,°C$			$U_S = 12\,V$, $U_6 = 2{,}4\,V$ $U_1 = U_3 = U_{16} = 6{,}9\,V$, $U_{13} = 1{,}6\,V$
U_S	$= 15$ V	I_S	< 150 mA		
U_1, U_3, U_{16}	$= 9$ V	U_{FSW}	$= 7{,}6 \ldots 8{,}8$ V		
U_{13}	$= 3{,}5$ V	ΔU_{FSW}	< 160 mV		
I_5, I_8, I_{10}	$= 35$ mA	I_1, I_3, I_{16}	< 6 µA		
I_{12}	$= 15$ mA	$\Delta I_1, I_3, I_{16}$	< 3 µA		
I_2, I_7, I_{11}	$= -2 \ldots +2$ mA	V_U (Y)	$= 2{,}3 \ldots 3{,}1$	bei	$\Delta U_{13} = 0{,}5$ V
I_{14}	$= -3 \ldots +3$ mA	ΔF_{RGB}	< 5 %	at	$U_{13} = 2{,}1$ V, $\Delta U_3 = \Delta U_{16} = 0{,}3$ V
P_{tot}	$= 1{,}06$ W	m_B	< 10 %		$U_S = 13$ V, $U_2 = 6{,}9$ V
R_{thja}	$= 70$ K/W				$U_5 = 8{,}2$ V $\Delta U_5(1) = -2{,}5$ V
ϑ_a	$= -10 \ldots 55$ °C				$\Delta U_5(2) = -1$ V

A 232 D RGB-Matrix für PIL-Farbröhren bzw. leistungsarme Videoendstufen, ermöglicht Darstellung von Zusatzinformationen auf dem Bildschirm

RGB-matrix for PIL-colour picture tubes and/or small-power video ouput stages enables additional information to be displayed on the screen

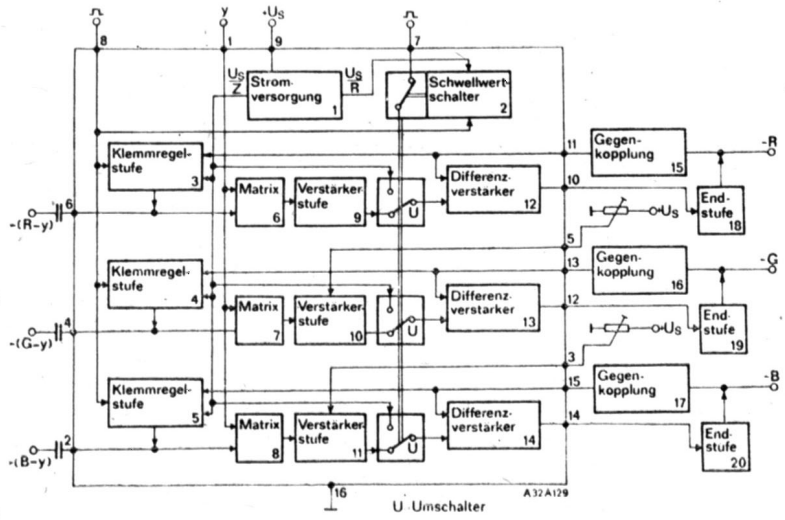
Grenzdaten max. ratings		Informationsdaten bei characteristics at $\vartheta_a = 25\,°C - 5\,K$, $U_S = 12\,V$, $U_1 = 1{,}5\,V$			
U_S	$= 13{,}2$ V	I_{SO}	$<$ 85 mA	bei/at	
U_1, U_3, U_5	$= 0 \ldots 13{,}2$ V	I_{12}, I_{14}, I_{16}	$<$ 3 µA		Quellwiderstand $< 200\,\Omega$
U_2, U_4, U_6	$= 0 \ldots 13{,}2$ V				source resistance
U_7	$= -0{,}5 \ldots 0{,}3 \cdot U_S$ V	U_{8K}	$>$ 7,5 V		Klemmung „ein“
U_8	$= 0 \ldots 13{,}2$ V				clamping „on“
U_{10}, U_{12}, U_{14}	$= U_S + 3$ V	U_{8K}	$<$ 6,5 V		Klemmung „aus“
U_{11}, U_{13}, U_{15}	$= 0{,}3 \cdot U_S \ldots U_S$ V				clamping „off“
$-I_8$	$= 1$ mA	I_8	$<$ 1 µA		Klemmung „ein“
P_{tot}	$= 1{,}2$ W				clamping „on“
ϑ_a	$= -25 \ldots +60$° C	I_8	$<$ −60 µA		Klemmung „aus“
					clamping „off“
		U_7	$>$ 1 V		Ausblendung „ein“
					blanking „on“
		U_7	$<$ 0,5 V		Ausblendung „aus“
		I_{10}, I_{12}, I_{14}	$>$ 3,5 mA		blanking „off“
		$U_{3,5}$	$=$ 0 ... 10 V		
		v_U	$=$ 0 dB		
		Δv_U	$>$ ± 40 %		$\Delta U_{3,5} = \pm 5$ V

[1] $\vartheta_a = 25$° C



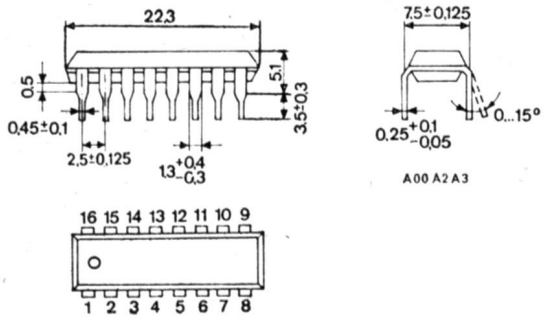
1	red input
2	red matrix
3	red output
4	direct voltage input
5	dematrix stage
6	green matrix
7	green output
8	blue input
9	blue matrix
10	blue output
11	reference voltage
12	luminous density input
13	blauking circuit
14	blauking output

A 231 D Blockschaltung
block diagram



1	power supply
2	threshold switch
3, 4, 5	clamping control stage
6, 7, 8	matrix
9, 10, 11	amplifier stage
12, 13, 14	differential amplifier
15, 16, 17	inverse feedback
18, 19, 20	output stage

A 232 D Blockschaltung
block diagram



A 231 D
A 232 D

TV-ZF-Verstärker
TV i. f. amplifiers

A 240 D Geregelter TV-ZF-Verstärker mit Demodulator und Video-Nachverstärker für Schwarz-Weiß- und Farbfernsehempfänger

Regulated TV i. f. amplifier with detector and video post-amplifier for monochrome and colour televition receivers

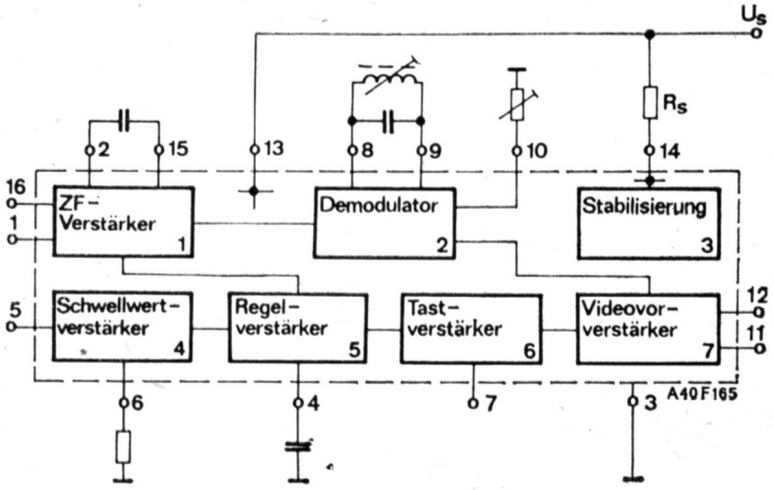
Grenzdaten max. ratings			Informationsdaten characteristics		bei at $\vartheta_a = 25\,°C$, $U_S = 12\,V$, $R_S = 130\,\Omega$						
U_S	= 15	V	I_{13}	< 25 mA	bei U_{11}	= 5,5 V	u_{11min}	= 1,9 ... 2,3 V	bei u_i = 20 mV,	U_{11} = 5,5 V	
I_{14}	= 50	mA	U_{14}	< 6,4 V	at U_{14}	= 40 mA	I_5	> 3 mA[1])	at		
U_5	= 15	V	U_{11}	> 4,8 V	u_i	= 0	u_{11}	= 2,6 ... 4,2 V_{SS}	u_i = 20 mV,	U_{11} = 5,5 V	
$I_{11/3}$	= 5	mA	U_{12}	< 7 V	u_i	= 0	u_{12}	> 2,0 V	u_i = 20 mV,	U_{11} = 5,5 V	
$I_{12/3}$	= 5	mA	U_{Imin}	< 350 µV	u_{11}	= 2,6 V	$u_{DF(11)}$	> 30 mV	f = 6,5 MHz,	$\frac{BT}{TT}$ = 30 dB	
U_{16}	= −1 ... +3	V	ΔV_{ZF}	> 50 dB							
$-U_7$	= 1,5 ... 5	V	B_{video}	> 7 MHz	U_{11}	= 5,5 V	$u_{DF(14)}$	> 30 mV	f = 6,5 MHz,	$\frac{BT}{TT}$ = 30 dB	
P_{tot}	= 700	mW									
ϑ_a	= −10 ... +55 °C										

[1]) 10 dB nach Tunerregeleinsatz
[1]) 10 dB following tuner regulation

A 241 D Bild-ZF-Verstärker mit interner AFC-Gewinnung für Schwarz-Weiß- und Farbfernsehempfänger

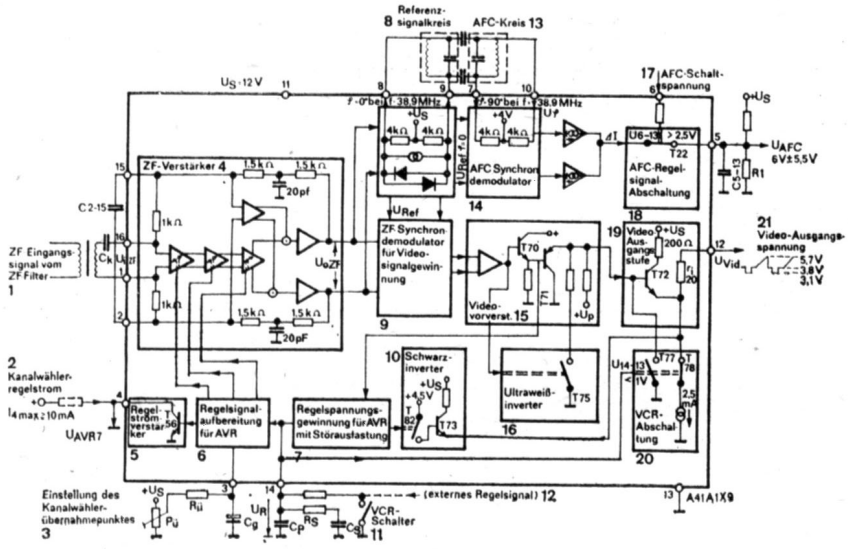
TV-i. f.-amplifier with internal AFC-gain for monochrome and colour TV-receivers

Grenzdaten max. ratings		Informationsdaten characteristics		bei at $\vartheta_a = 25\,°C$, $U_{11} = 12\,V$		
U_{11}	= 14 V	I_{SO}	< 70 mA			
U_6	= 6 V	U_{12}	= 5,7 ... 6,3 V	bei	u_i	= 0, U_{14} = 8,1 V
I_4	= 12 mA	U_4	< 300 mV	at	I_4	= 10 mA, U_{14} = 6 V
I_5	= ± 1 mA	I_4	< 10 mA		U_{14}	= 6 V
ϑ_a	= −25 ... + 60 °C	I_5	= −200 ... + 200 µA		u_i	= 20 mV_{eff}, f = f_{BT} ± 100 kHz
		u_i	< 200 µV			
		ΔV_{ZF}	> 50 dB		u_{16-1}	= 100 mV (38,9 MHz)
		B_{Video}	> 7 MHz		u_{16-1}	= 5 mV (37,4 ... 31,9 MHz)



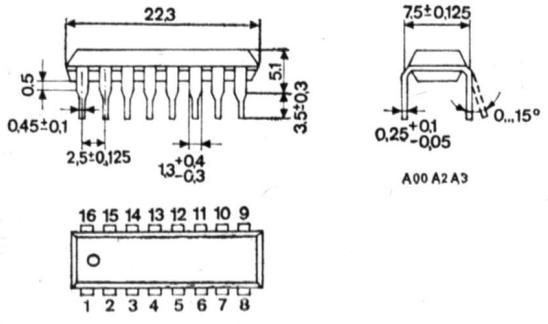
1 i. f. amplifier
2 demodulator
3 stabilization
4 threshold amplifier
5 regulating amplifier
6 keyed amplifier
7 video preamplifier

A 240 D Blockschaltung
block diagram



1 i. f.-input signal from i. f.-filter
2 tuner control current
3 Adjustment of the tuner transfer point
4 i. f.-amplifier
5 control current amplifier
6 control signal processing for AVR
7 control voltage gain for AVR with noise suppression
8 reference signal circuit
9 i. F.-sync-detector for video signal gain
10 black inverter
11 VCR-switch
12 (external control signal)
14 AFC-sync-detection
15 video preamplifier
17 AFC-switching voltage
18 AFC-control-signal-disconnection
19 video output stage
20 VCR-disconnection
21 video output voltage

A 241 D Blockschaltung
block diagram



A 240 D
A 241 D

Horizontalkombinationen
Horizontal combinations

A 250 D Horizontalkombination für die Impulsabtrennung und Zeilensynchronisation in transistorisierten Fernsehempfängern

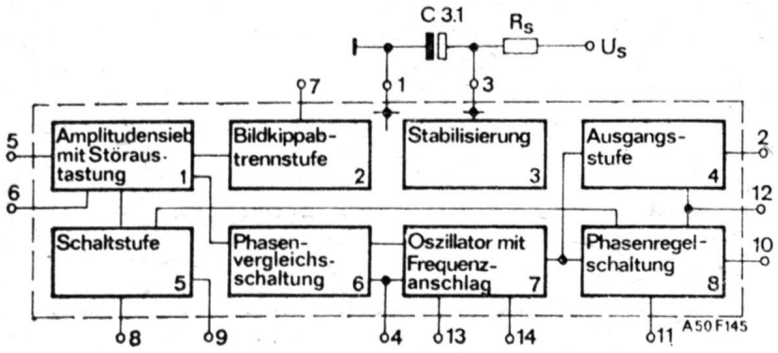
Horizontal combination for pulse clipping and line synchronization in transistorized television receivers

Grenzdaten max. ratings				Informationsdaten characteristics bei at $\vartheta_a = 25\,°C$, $U_S = 24\,V$, $R_S = 390\,\Omega$, $f = 15625 \pm 5\,Hz$						
I_S	= 50		mA	U_7	> 8		V	bei	U_5	= 1,0 Vss
I_5	= 2		mA	U_{2rest}	< 550		mV	at	I_2	= 20 mA
$-U_{15}$	= 6		V	f_o	= 14062 ... 17188		Hz		$C_{13,1}$	= 10 nF, $R_{14,1}$ = 10,5 kΩ
I_2	= 22		mA	t_7	> 150		µs		U_5	= 1,0 Vss
U_2	= 12		V	U_5	> 1		V			
I_{10}	= 0,5	... 5	mA	$+\Delta f$	> 400		Hz		U_5	= 1,0 Vss
$-U_{I10}$	= 5		V	$-\Delta f$	> 400		Hz		U_5	= 1,0 Vss
I_8	= 2	... 5	mA	A 250 D : t_2	= 23	... 30	µs			
U_{11}	= 0	... U_3	V							
ϑ_a	= −10	... +55 °C								

A 255 D Integrierte Horizontalkombinatnon für Horizontalablenkschaltungen mit Transistor- und Thyristorendstufen von Fernsehgeräten, Eignung auch bei VCR-Betrieb

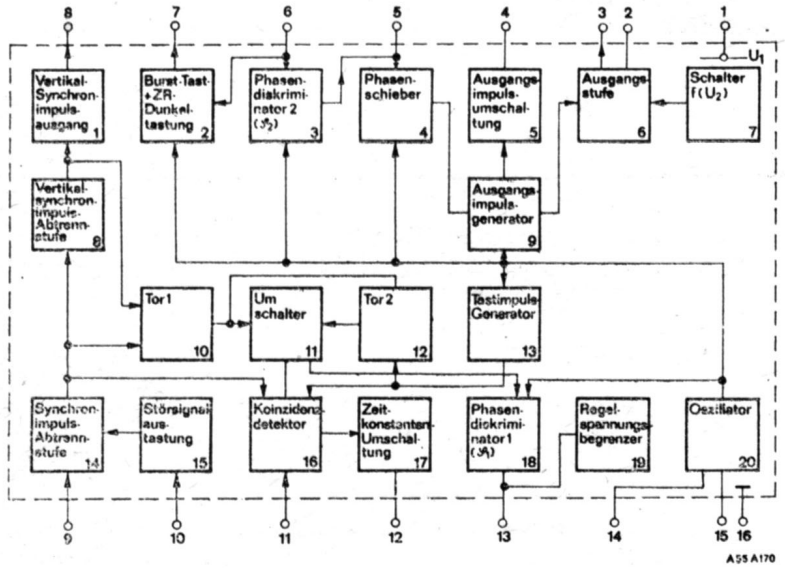
Integrated horizontal combination for horizontal deflexion circuits with transistor- and thyristor output stages of TV-sets, also suitable for VCR-operation

Grenzdaten max. ratings			Informationsdaten characteristics bei at $\vartheta_a = 25\,°C - 5K$, $U_1 = 12\,V$						
U_1, U_4, U_{11}	=	13,2 V	U_7	>	8 V	bei	$-I_7$	=	10 mA, U_{14} = 8 V → 5 V
U_2	=	18 V	U_8	>	7,5 V	at	U_9	=	1 V, $-I_8$ = 1 mA, U_{14} = 8 V → 6 V
U_9, U_{10}	=	6 V	f_o	=	14800 ... 16400 Hz				
I_6, I_7	=	10 mA	t_F	=	3,7 ... 4,3 µs		U_7	=	7 V
$-I_2$, $-I_3$	=	650 mA	$+\Delta f$	>	700 Hz		f_o	=	15625 Hz
I_2, $-I_3$	=	400 mA	$-\Delta f$	>	700 Hz		f_o	=	15625 Hz
ϑ_a	=	−25 ... + 70 °C	t_{TV}	=	11 ... 17 µs		U_6	=	0, U_4 = 3,5 V, U_3 = 5 V



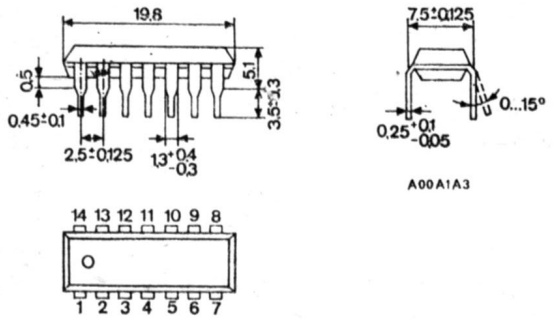
1 amplitude limiter with interference blanking
2 frame sweep isolation stage
3 stabilization
4 output stage
5 switching stage
6 phase comparison circuit
7 oscillator with frequency limiting
8 phase control circuit

A 250 D Blockschaltung
block diagram

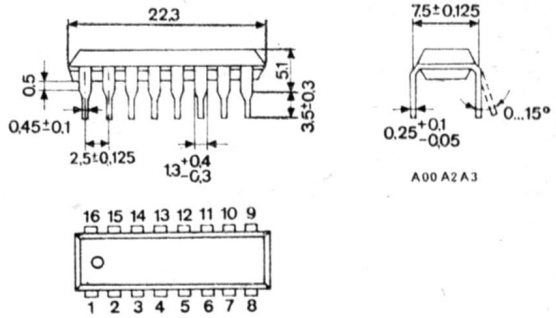


1 vertical sync pulse output
2 burst sampling pulse ZR-blanking
3 phase discriminator 2
4 phase advancer
5 output pulse switch
6 output stage
7 switch f (U2)
8 vertical sync pulse separation stage
9 output pulse generator
10 gate 1
11 changeover switch
12 gate 2
13 sampling pulse generator
14 sync pulse separation stage
15 noise suppression
16 conincidence detector
17 time constant switching
18 phase discriminator 1
19 control voltage limiter
20 oscillator

A 255 D Blockschaltung
block diagram



A 250 D



A 255 D

Videokombination
Video combination

A 270 D Video- und Leuchtdichtesignalverstärker mit Strahlstrombegrenzung und gleichspannungsgesteuerter Kontrast- und Helligkeitseinstellung für Schwarz-Weiß- und Farbfernsehempfänger.
Der Anschluß einer Verzögerungsleitung beliebiger Impedanz ist möglich.

Video and luminous density amplifier with beam current limiting and d. c. voltage regulated brigthness control and contrast control for monochrome and colour television receivers.
The connexion of a raudom impedance delay line is possible.

Grenzdaten max. ratings						Informationsdaten bei characteristics at $U_S = 12\,V$, $\vartheta_a = 25\,°C$, $U_7 = 3{,}9\,V$							
U_S	= 15,5	V	U_8, U_9	= −2 ... +4 V		I_S	≦ 36	mA	bei	U_{12}	= 1,2 V		
U_4	= 15,5	V	U_{10}, U_{11}	= −5 ... +6 V		$U_{4,6sat}$	≦ 120	mV	at	I_5	= 0,2 mA,	I_4	= 0,8 mA
$U_{4,6}$	= 13,2	V	U_{15}	= 5	V	U_{15}	< 0,5	V		U_{12}	= 1,2 V		
$I_{6,5}$	= 5	V	$-I_0$	= 20	mA	U_{15}	> 3,0	V		U_{12}	= 4,2 V		
I_4	= 10	mA	U_{BAS}	= 2	V	ΔU_{15}	< 20	mV		U_{12}	= 2 V[2]		
I_5	= 2	mA	U_{BAS}	= 2	V	V_u	= 2,0 2,8			U_7	= 3,3 V[2]		
P_{npn}	= 20	mW [1]	P_{tot}	= 700	mW [1]	$\Delta u_{1,16}$	< 160	mV		U_8	= 2,1 V,	U_7	= 3,3 V[3]
ϑ_a	= −10 ... +55 °C					$\Delta u_1(U_7)$	> 20	dB		$U_7(_1)$	= 1,2 V,	$U_7(_2)$	= 3,3 V[3]
						B_{Video}	> 6	MHz		U_7	= 3,3 V,	u_3	= 0,5 V_{SS},
												ΔV_u	= −3 dB
						B_{Video}	> 7	MHz		U_7	= 3,3 V,	u_3	= 0,5 V_{SS},
												ΔV_u	= −3 dB

[1] $\vartheta_a = 25\,°C$
[2] ΔU_3 = Sprung von 2,8 auf 3,6 V
[3] ΔU_3 = Sprung von 3,2 auf 4,0 V

[1] $\vartheta_a = 25\,°C$
[2] Δu_3 = jump from 2,8 to 3,6 V
[3] Δu_3 = jump from 3,2 to 4,0 V

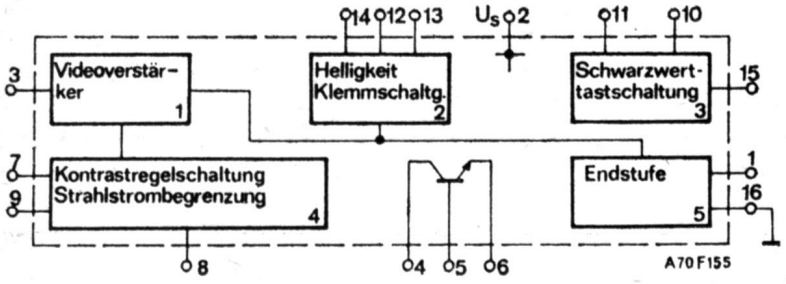
Secam-Dekoder
Secam-decoder

A 295 D Secam-Dekoder für Farbfernsehempfänger, bestehend aus Verstärker für das direkte und das verzögerte Signal, Kreuzschalter, regelbaren Begrenzern für beide Differenzsignale, Farbauf- und austastschaltung und Farbabschalter.

Secam decoder for colour television receivers, consisting by amplifiers for the direct and vor the delay signal, cross-switching, controlled limiters for both difference signals, colour gate and blanking circuit, and colour killer.

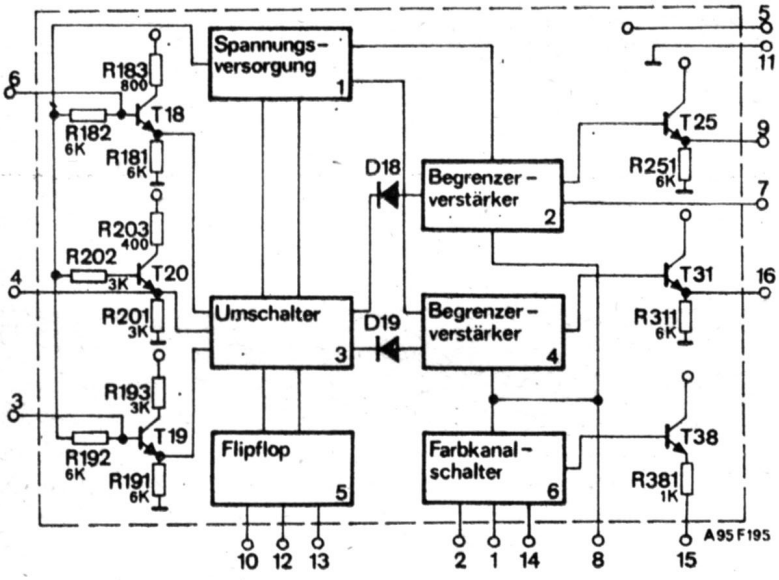
Grenzdaten max. ratings			Informationsdaten characteristics	bei $U_S = 12\,V$, $\vartheta_a = 25\,°C$, $U_{13} = U_{14} = 3\,V$, $-U_{10} = 2\,V$ at $U_8 = 2{,}7\,V$, $R_L = 1{,}5\,k\Omega$, $C_L = 15\,pF$				
U_S	= 15	V	I_{SO}	< 60	mA	bei	u_6	= 0
U_1, U_{14}	= −4 ... +4	V	U_{15}	> 3	V	at	$R_{15,11}$	= 10 kΩ
U_2, U_{13}	= −4 ... +4	V	U_{15}	< 0,3	V		$R_{15,11}$	= 10 kΩ, $U_1 = 3\,V\Omega$
U_{10}, U_{12}	= −4 ... +4	V	$-U_{10}$, U_{12}	< 1,7	V		u_6	= 95 mV_{eff}
U_{10}, U_{12}	= −4 ... +6	V [1]	U_1, U_2, U_{13}, U_{14}	< 1,1	V		u_6	= 95 mV_{eff}
U_8	= 4	V	u_9, u_{16}	1,2 ... 1,9	V_{SS}		$u_3 = u_6$	= 95 mV_{eff}, $U_8 = 2{,}2\,V$
u_3, u_6	= 1,5	V_{SS}	u_9, u_{16}	1	dB		$\Delta u_3 = \Delta u_6$	= (9,5 ... 190) mV_{eff}
I_8	= 3	mA	Δu_0 (U_8)	< 5	%		$u_3 = u_6$	= 95 mV_{eff}
I_{15}	= 2,5	mA						U_8 = 0,9; 1,2; 1,5 V
P_{tot}	= 1	W [2]	Δu_9 (u_{16})	< 7	%		$u_3 = u_6$	= 95 mV_{eff}, U_8 = 0,9; 1,5 V
$R_{9,11}$, $R_{16,11}$	≧ 6	kΩ	D_{2fo}	< −15	dB		$u_{3,6}$	= 95 mV_{eff}
ϑ_a	= −10 ... +55 °C		$D_{6,9}$; $D_{3,16}$	> 33	dB		$u_{3,6}$	= 2,5 mV_{eff}
			$D_{6,16}$; $D_{3,9}$	> 41	dB		$u_{3,6}$	= 2,5 mV_{eff}

[1] $t < 15\,\mu s$
[2] $\vartheta_a = 25\,°C$



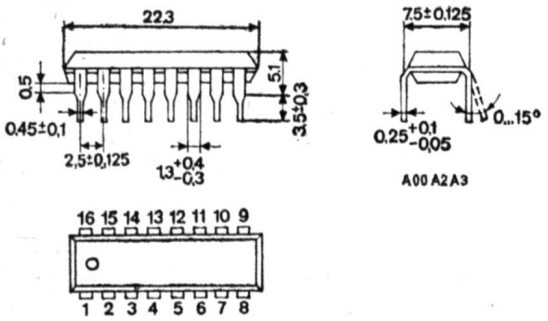
1 video amplifier
2 brightness clamping circuit
3 keyed black level circuit
4 contrast control, beam current limiting
5 output stage

A 270 D Blockschaltung
block diagram



1 voltage supply
2 limiter amplifier
3 switch
4 limiter amplifier
5 flipflop
6 colourchannel switch

A 295 D Blockschaltung
block diagram



A 270 D
A 295 D

Operationsverstärker
Operational amplifiers

A 109 D Operationsverstärker mit hoher Verstärkung, kleinen
B 109 D Offsetgrößen, großem Eingangswiderstand und großer Ausgangsamplitude für universellen Einsatz

Operational amplifier with high gain, low offset values, high input resistance, and high output amplitude for general purpose applications

Grenzdaten
max. ratings

	U_{S+}	= +18	V
	U_{S-}	= −18	V
	P_{tot}	= 300 [1]	mW
	U_I	= −10 ... +10	V
	U_{ID}	= −5 ... +5	V
A 109:	ϑ_a	= 0 ... +70	°C
B 109:	ϑ_a	= −25 ... +85	°C
	t_K	= 5	s

Informationsdaten bei characteristics at $\vartheta_a = 25\,°C$, $U_{S+} = -U_{S-} = 15\,V$, $R_S = 100\,\Omega$

A 109:	U_{IO}	< 7,5	mV		
B 109:	U_{IO}	< 5	mV		
A 109:	I_{IO}	< 0,5	µA		
B 109:	I_{IO}	< 0,2	µA		
A 109:	I_I	< 1,5	µA		
B 109:	I_I	< 0,5	µA		
A 109:	R_e	> 50	kΩ		
B 109:	R_e	> 150	kΩ		
A 109:	P_V	< 200	mW		
B 109:	P_V	< 165	mW		

A 109:	SVR	> 70	dB		
B 109:	SVR	> 15 000			
	U_O	> 25 000		bei R_L = 2	kΩ
	U_O	> 8	V	at R_L = 10	kΩ
A 109:	CMR	< 200	µV/V		
B 109:	CMR	< 150	µV/V		
A 109:	V_u	> 10	V	R_L = 2	kΩ
B 109:	V_u	> 12	V	U_O = ±10	V
	$\pm U_I$	> 65	dB		

B 109: $\frac{\Delta U_{IO}}{\Delta \vartheta} < 25 \frac{\mu V}{K}$ $\Delta\vartheta = \vartheta_{amax} - \vartheta_{amin}$

[1]) bei/at $\vartheta_a = 25\,°C$

Spannungskomparatoren
Voltage comparators

A 110 D Differential-Spannungskomparator mit nieder-
B 110 D ohmigem, mit allen Logikformen kompatiblem Ausgang für universelle Anwendung

Low-impedance output differential voltage comparator, compatible to all logic families, for general purpose applications

Grenzdaten
max. ratings

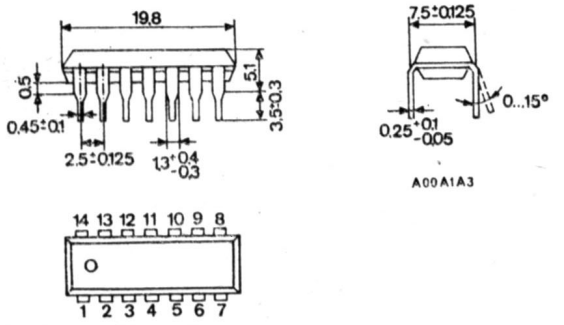
	U_{S+}	= +14	V
	U_{S-}	= −7	V
	P_{tot}	= 300	mW
	U_I	= −7 ... +7	V
	U_{ID}	= −5 ... +5	V
	I_O	= 10	mA
A 110:	ϑ_a	= 0 ... +70	°C
B 110:	ϑ_a	= −25 ... +85	°C

Informationsdaten bei characteristics at $\vartheta_a = 25\,°C$, $U_{S+} = 12\,V$, $-U_{S-} = 6\,V$, $R_S = 100\,\Omega$

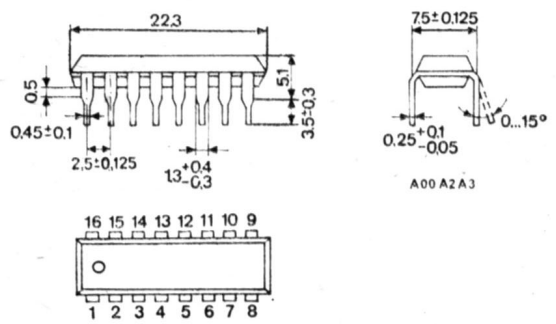
A 110:	U_{IO}	< 7,5	mV		
B 110:	U_{IO}	< 5	mV		
A 110:	I_{IO}	< 15	µA		
B 110:	I_{IO}	< 5	µA		
A 110:	I_I	< 100	µA		
B 110:	I_I	< 25	µA		
	R_O	= 150	Ω		
	I_{S+}	< 9	mA		
	I_{S-}	< 7	mA		

	U_{OH}	> 2,5	V	bei U_{ID} = 10	mV, I_{OH} = −5 mA
A 110:	U_{OL}	< 0	V	at U_{ID} = 10	mV, I_{OL} = 1,6 mA
B 110:	U_{OL}	< 0	V	U_{ID} = 10	mV, I_{OL} = 2 mA
	CMR	> 70	dB	ΔU_I = 10	V
A 110:	V_u	> 750		ΔU_O = 2	V
B 110:	V_u	> 1000		ΔU_O = 2	V
	t_{DLH}	= 38	ns	ΔU_{ID} = 100	mV, ü = 5 mV
	t_{DHL}	= 50	ns	R_L = 2	kΩ

B 110: $\frac{\Delta U_{IO}}{\Delta \vartheta} < 20 \frac{\mu V}{K}$ $\Delta\vartheta = \vartheta_{amax} - \vartheta_{amin}$



A 109 D, B 109 D
A 110 D, B 110 D



C 520 D

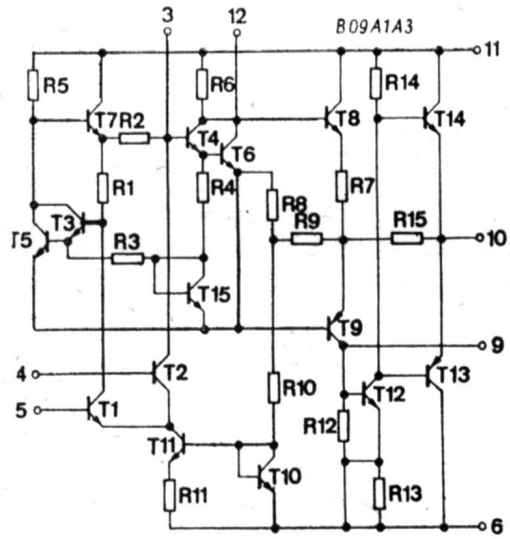
A/D-Umsetzerschaltkreis
Analogue-to-digital converter circuit

C 520 D 3 Digit-Analog/Digital-Wandler nach dem Dual-Slope-Verfahren für digitale Anzeigeeinheiten, Ausgabekode BCD, multiplex

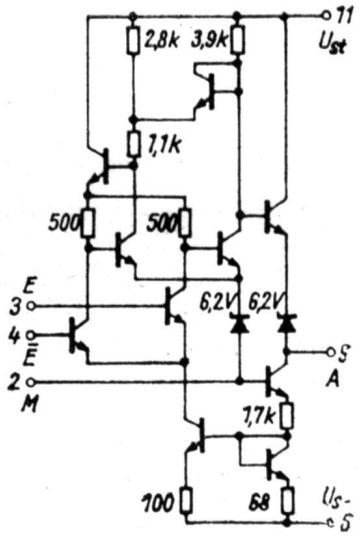
3-digit analogue-to-digital converter according to the dual-slope-method for digital display units, output code BCD, multiplex

Grenzdaten
max. ratings

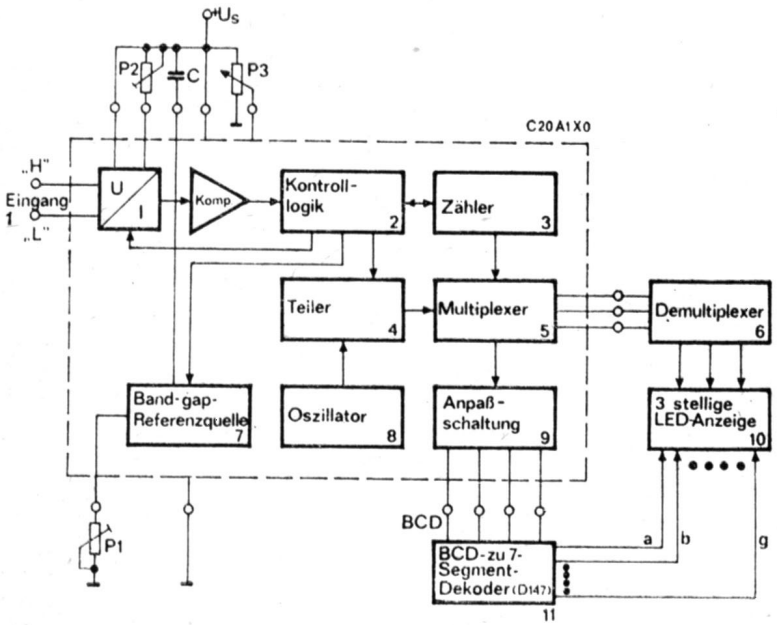
U_S	=	4,5 . . . 5,5 V
U_{Smax}	≤	7 V
U_I	=	−99 . . . + 999 mV
I_S	≤	20 mA
Fehler	≤	0,1% vom Meßwert ± 1 Digit
U_{CM}	=	−200 . . . + 200 mV
U_{OL}	<	0,4 V



A 109 D Innenschaltung
B 109 D internal circuit



A 110 D Innenschaltung
B 110 D internal circuit



1 input
2 control logic
3 counter
4 divider
5 multiplexer
6 demultiplexer
7 band-gag-reference source
8 oscillator
9 adapter circuit
10 3-digit LED-display
11 BCD-to-7-segment-decoder
P1 — Endwertabgleich
P2 — Nullpunktabgleich
P3 — Geschwindigkeitswahl
p1 — output value alignment
p2 — zero alignment
p3 — speed selection

C 520 D Blockschaltung
block diagram

Mischschaltung
Mixer circuit

B 222 D Integrierter Doppelgegentaktmischer für industrielle Anwendungen

Integrated double push-pull modulator for industrial applications

Grenzdaten max. ratings			Informationsdaten characteristics		bei / at	
					$\vartheta_a = 25\,°C$,	$U_T = 200$ mV, $f_T = 200$ kHz, $U_i = 20$ mV, $f_i = 50$ kHz
U_S	= 6 ... 18	V	I_{SO}	< 20 mA	bei	$U_S = 18$ V, $U_i = 0$
U_6, U_{14}	= 5	V	a_T	> 10 dB	at	$U_S = 15$ V
U_7, U_9	= 8	V	V_M	> 24 dB		$U_S = 15$ V
$U_{6/14}$	= 5	V				
$U_{7/9}$	= 5	V				
P_{tot}	= 360	mW [1]				
ϑ_a	= −25 ... +85 °C					

[1] $\vartheta_a = 25\,°C$

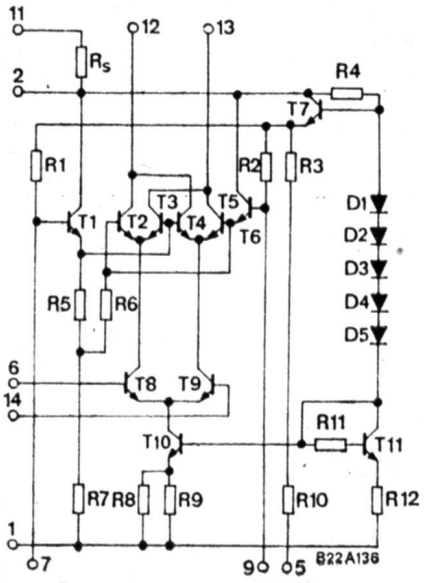
Ansteuerschaltkreis für Schaltnetzteile
Selection circuit for switch-mode power supply

B 260 D Integrierter Ansteuerschaltkreis für geregelte Sperrwandler- und Durchflußwandler-Schaltnetzteile

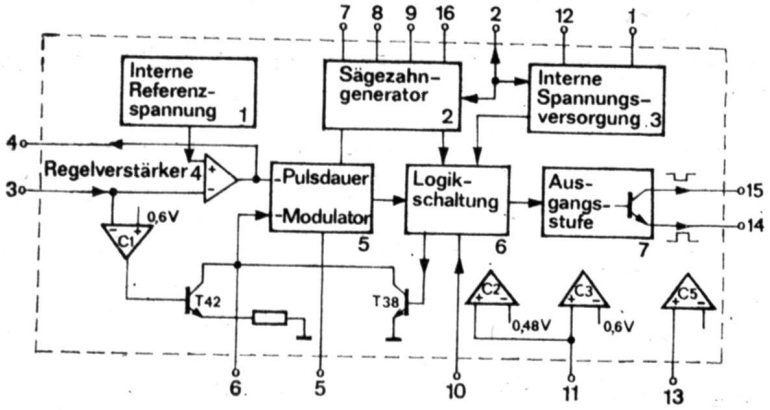
Integrated selection circuit for the regulated switch-mode power supply of blocking and flow converters

Grenzdaten max. ratings		Informationsdaten characteristics		bei / at	
					$\vartheta_a = 25\,°C \pm 5K$, $U_S = 12$ V
U_S	= −0,5 ... 18 V	I_S	< 13 mA	bei	$-I_7 = 300\,\mu A$, $U_3 = U_5 = U_6 = U_{14} = 0$
U_{14}	= 0 ... 5 V	U_2	= 7,8 ... 9 V	at	$-I_2 = 5$ mA, $U_{14} = 0$
U_{16}, U_{15}	= 0 ... U_SV	$-I_3$	< 20 µA		$U_3 = 2$ V
I_S	= 30 mA	$-I_5$	< 10 µA		$U_5 = 2$ V, $U_3 = 1$ V
I_O	= 40 mA	I_{16}	< 5 µA		$U_{16} = 2$ V
$-I_2$	= 5 mA	V_T	> 8,0		$U_{9H} = 2$ V, $R_{7/12} = 49\,k\Omega$, f = 20 kHz
$-I_7$	= 1,5 mA	V_{Tmax}	$> \frac{T - 1{,}5\,\mu s}{T}$		$R_{7/12} = 1\,k\Omega$, f = 100 kHz
P_{tot}	= 900 mW [1]				
ϑ_a	= −25 ... +85 °C				

[1] $\vartheta_a = -25 \ldots +85\,°C$

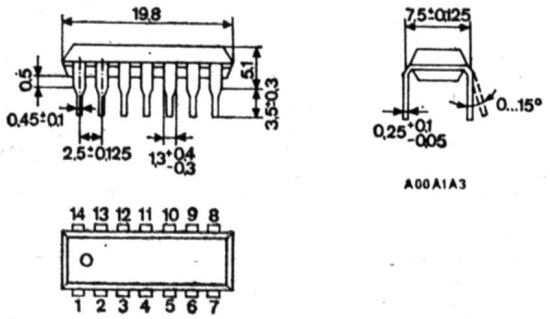


B 222 D Innenschaltung
internal circuit

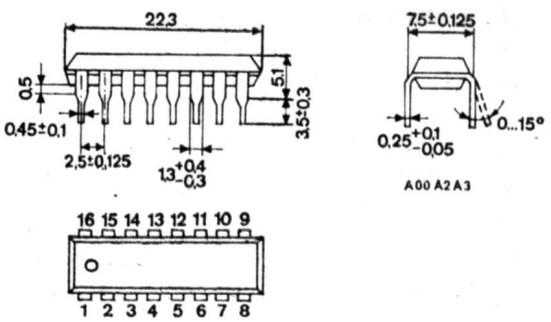


1 internal reference voltage
2 sawtooth generator
3 internal voltage supply
4 variable-gain amplifier
5 pulse duration — modulator
6 logical circuit
7 output stage

B 260 D Blockschaltung
block diagram



B 222 D



B 260 D

LED-Ansteuerschaltkreis
LED-selection-circuit

A 277 D Integrierter Schaltkreis zur wahlweisen linearen Ansteuerung von 12 LED in Punkt- oder Bandbetrieb

Integrated circuit for selective linear control of 12 LED with migrating point or ribbon-type display

Grenzdaten max. ratings			Informationsdaten characteristics			bei at	$\vartheta_a = 25\,°C - 5\,K$, $U_S = 12\,V$[2]		
U_S	=	5,5 [1] ... 18 V	I_S	<	10 mA	bei	I_{LED}	=	0
U_3, U_{16}, U_{17}	=	0 ... 6,2 V	I_3	<	2 µA	at	U_3	=	1,2 V
$\Delta U_{15/14}$	=	1,3 V	I_{16}	<	2 µA		U_3	=	6,2 V, $U_{16/1} = 0$
I_{LED}	=	0 ... 20 mA	I_{17}	<	2 µA		$U_{17/1}$	=	0
ϑ_a	=	−25 ... +85 °C							

[1] gilt für Punktbetrieb $U_S > 10{,}5$ V bei Bandbetrieb und $U_{FLED} \geq 1{,}5$ V)
[2] bei $U_S = 5{,}5 \ldots 18$ V ist der Schaltkreis funktionsfähig

[1] meant for migrating point display ($U_S > 10{,}5$ V for migrating point display and $U_{FLED} \geq 1{,}5$ V)
[2] at $U_S = 5{,}5 \ldots 18$ V the circuit is operating

Initiatorschaltkreis
Initiator circuit

A 301 D Initiatorschaltkreis für induktive Initiatoren und allgemeine Anwendung

Initiator circuit for inductive initiators and for general purpose applications

Grenzdaten max. ratings			Informationsdaten characteristics			bei at	$\vartheta_a = 25\,°C$, $U_S = 4{,}75$ V		
U_S	=	4,75 ... 27 V	I_S	<	18,5 mA	bei	U_S	=	27 V
U_{OH}	=	0 ... 27 V	U_{OL}	<	0,35 V	at	I_{OL}	=	16 mA
I_{OL}	≤	50 mA	U_{OL}	<	1,15 V		I_{OL}	=	50 mA
$-I_{13}$	≤	1 mA	I_{OH}	<	20 µA		U_{OH}	=	27 V, $R_3 = 520\,\Omega$
ϑ_a	=	−25 ... +70 °C	U_{13}	=	2,9 V		$-I_{13}$	=	1 mA
			C_{13}	<	47 nF				
			f_{max}	=	20 kHz		C_{12}	=	1,5 nF, $R_3/_5 = 2{,}7\,k\Omega$

NF-Verstärker
A. f.-amplifier

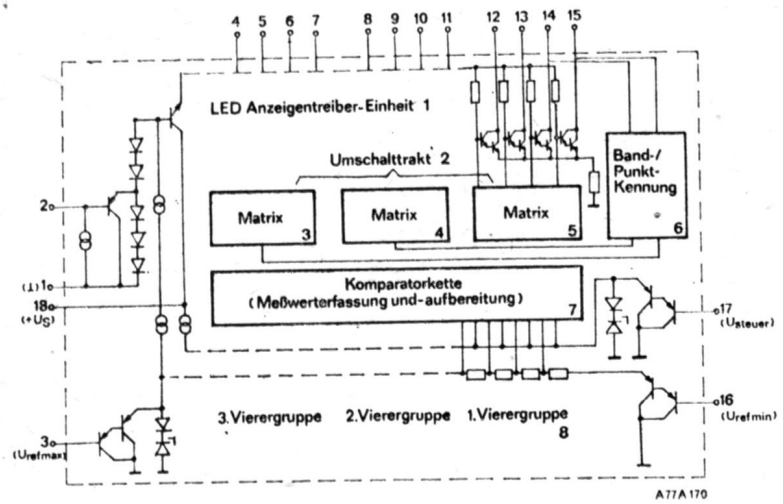
B 308 D Integrierter ungeregelter Mikrofonverstärker für Piezosprechkapseln mit einem Anschluß zur externen Einstellung der Verstärkung

B 318 D Integrierter geregelter Mikrofonverstärker für Piezosprechkapseln

Integrated unregulated microphone amplifier for piezoelectric transmitter units with terminal permitting external adjustment of amplification

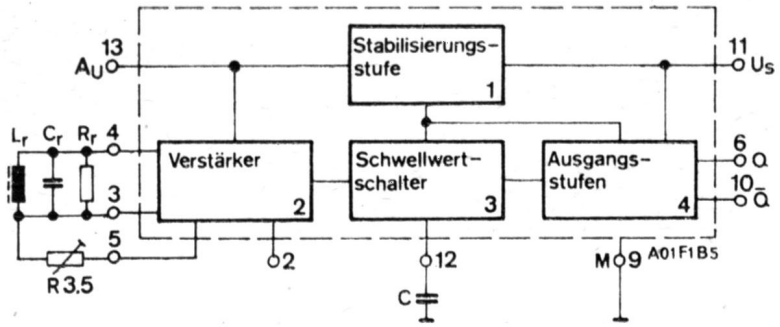
Integrated regulated microphone amplifier for piezoelectric transmitter units

Grenzdaten max. ratings			Informationsdaten characteristics			bei at	$\vartheta_a = 25\,°C - 5\,K$, $R_1 = 95\,\Omega$, $R_2 = 1{,}2k\Omega$, $R_3 = 410\,\Omega$, $I_S = 35$ mA, $f = 1$ kHz		
I_S	=	10 ... 100 mA	U_S	<	8,5 V	bei	U_I	=	0
$\hat{I}_S$	<	350 mA	B 308 : v_u	=	30,3 ... 39,7 dB	at	C_2	=	$C_3 = 6{,}4$ nF, $U_I = 10$ mV
ϑ_a	=	−25 ... +55 °C	B 318 : v_u	=	32,3 ... 39,7 dB		I_S	=	45 mA, $U_I = 5$ mV
			U_n	<	0,5 mV		U_I	=	0, $I_S = 35$ mA (B 308),
			Δv_{u1}	<	3 dB				$I_S = 45$ mA (B 318)
			Δv_{u2}	<	1,2 dB				
			B 318 Δv_{u3}	>	3,5 dB				



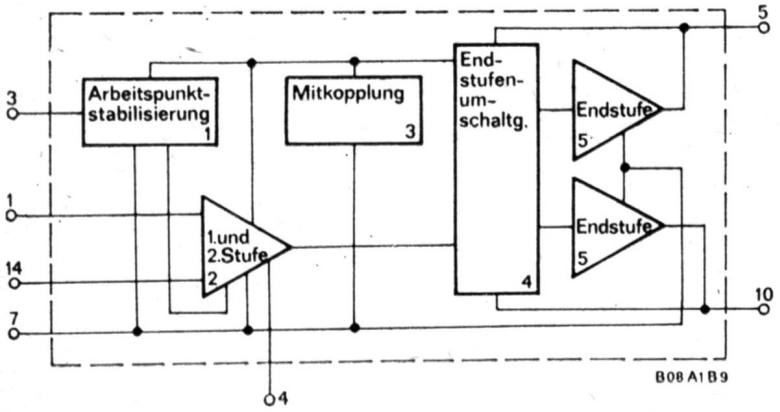
1 LED-display driver unit
2 switching tract
3, 4, 5 matrix
6 band-/point characteristic
7 comparator chain (data logging and processing)
8 I-st — 3-rd 4-group

A 277 D Blockschaltung
block diagram



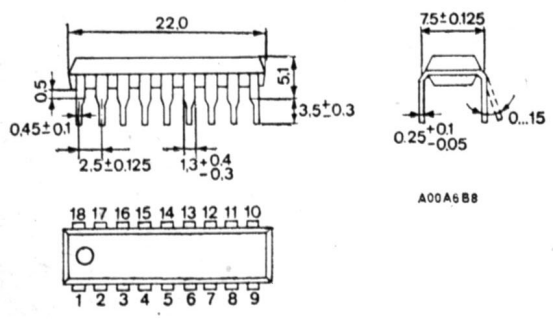
1 stabilization stage
2 amplifier
3 threshold switch
4 output stages

A 301 D Blockschaltung
block diagram

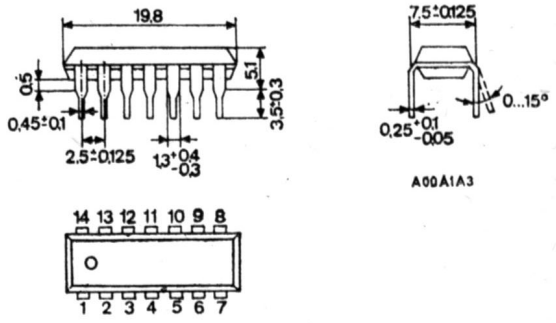


1 working point stabilization
2 I-st and 2-nd stage
3 feedforward
4 output stage switching
5 output stage

B 308 D Blockschaltung
block diagram



A 277 D



A 301 D, B 308 D, B 318 D

Transistorarray
Transistor array

B 340 D Integriertes Transistor aus
B 341 D 4 Einzeltransistoren für industrielle Anwendungen

Integrated transistor array with 4 single transistor for industrial applications

Grenzdaten max. ratings			Informationsdaten bei characteristics at $\vartheta_a = 25\,°C$, $U_{CE} = 5\,V$			
U_{CBO}	= 20	V	$h_{21E}(T1)$	= 56 ... 560 [2]	bei I_C	= 1 mA
U_{CEO}	= 15	V	h_{21E}	> 30	at I_C	= 10 µA
U_{EBO}	= 5	V	ΔU_{BE}	< 5 mV	I_E	= 100 µA
U_{CIO}	= 30	V	$\frac{h_{21Ex}}{h_{21Ey}}$	= 0,8 ... 1,25	I_C	= 1 mA
I_B	= 5	mA	f_T	= 210 MHz	I_C	= 1 mA, f = 100 MHz
I_C	= 10	mA	B 341: F	≤ 6 dB	I_C	= 200 µA, f = 1 kHz, R_G = 2 kΩ
P_{tot}	= 400	mW [1]				
ϑ_a	= −25 ... +85	°C				
ϑ_j	= +125	°C				

[1] $\vartheta_a = 25\,°C$

[2] selektiert nach h_{21E}-Gruppen
selected to h_{21E} groups

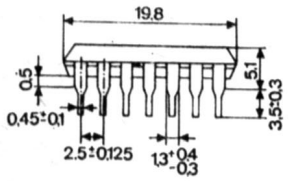
Hall-Schaltkreise
Hall-circuits

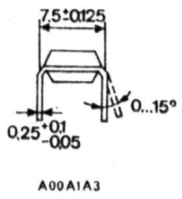
B 461 G Magnetisch betätigte kontaktlose Schalter mit Frei-
B 462 G gabeeingang und offenem Kollektorausgang

Magnetic non-contacting switch with strobe input and open collector output

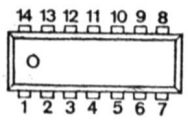
Grenzdaten
max. ratings

B 461 G	U_S	=	4,75 ... 5,25 V
B 462 G	U_S	=	4,75 ... 18 V
	I_{O2L}	≤	30 mA
	U_{3H}	=	5 V
	B_E	<	65 mT
	B_A	>	5 mT
	I_{SO}	≤	500 µA
	ϑ_a	=	0 ... +70 °C

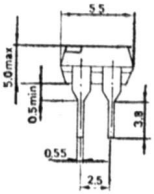


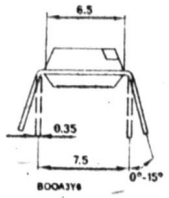


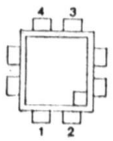
A00A1A3



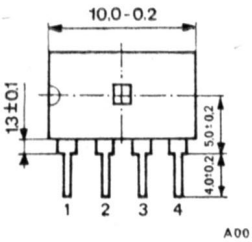
B 340 D B 341 D

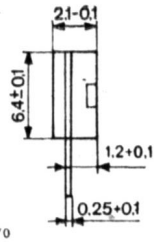






A 302 D





A00A7Y0

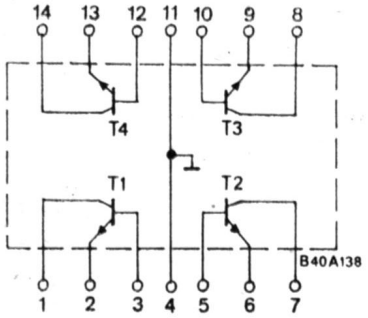
B 461 G B 462 G

Schwellspannungsschaltkreis
Threshold-voltage-circuit

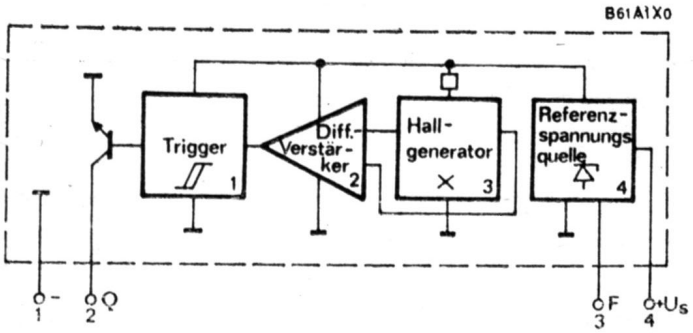
A 302 D Schwellspannungsschaltkreis für die Verschlußzeitensteuerung in elektronischen Kameras und ähnliche Anwendungen der industriellen Elektronik

Threshold-voltage-circuit for controlling the time of exposure at electronic cameras and for similar applications of professional electronics

Grenzdaten max. ratings		Informationsdaten bei characteristics at			Rechteckimpulse square-wave pulses 10 µs, $t_p/T = 0{,}2$, $R_{1,4} = 120\ \Omega$	
$U_S = U_1 =$	2,3 ... 6,3 V	I_1	< 5 mA		U_2	= 0 V
I_2	< 1 mA	α_a	= 0,57 ... 0,6		U_2	= 0 ... 4 V
I_4	< 60 mA	α_e	= 0,5 ... 0,535			
$L_{1,4}$	< 2 H	I_2	< 25 nA			
U_1	< −6,3 V	U_{1sat}	< 0,3 V		I_4	= 40 mA
ϑ_a	= −10 ... +55 °C	I_3	< 100 µA		U_1	= U_2 = U_4 = 6 V
		t_{v1}	= 1 µs			
		t_{v2}	= 0,7 µs			
		t_r	= t_f = 50 ns			

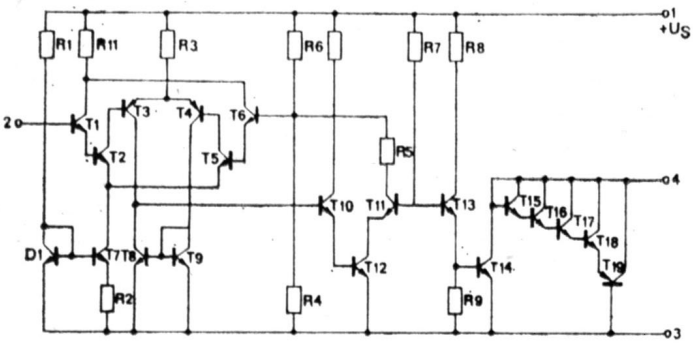


B 340 D Innenschaltung
B 341 D internal circuit



1 trigger
2 differencial amplifier
3 hall generator
4 reference voltage supply

B 461 G Blockschaltung
block diagram



A 302 D Innenschaltung
internal circuit

Schnelle implantierte Si-Fotodioden
Implanted high speed Si-photodiodes

Typ	Grenzdaten bei max. ratings at $\vartheta_a = 25\,°C$			Informationsdaten bei electrical characteristics at $\vartheta_a = 25\,°C$							
	P_{tot}	U_R	I_R	I_R [1]	I_R [2]	C_{tot}	bei/at U_R	S_{PH}	bei/at λ	λ_{Smax}	t_r
	mW	V	mA	nA	µA	pF	V	µA/µW	nm	nm	ns
SP 101	10	25	1	< 500	> 15	< 40	20	0,30 0,60 0,45	500 820 900	820	2,6
SP 102	30	25	1	< 20	> 1,25	< 10	20	0,30 0,60 0,45	500 820 900	820	2,4
SP 103	10	25	3	< 100	> 50	< 100	20	0,30 0,60 0,45	500 820 900	820	3

[1] bei $E_e = 0$
[2] bei $E_v = 1000$ lx und einer Farbtemperatur der Strahlungsquelle von 2856 K

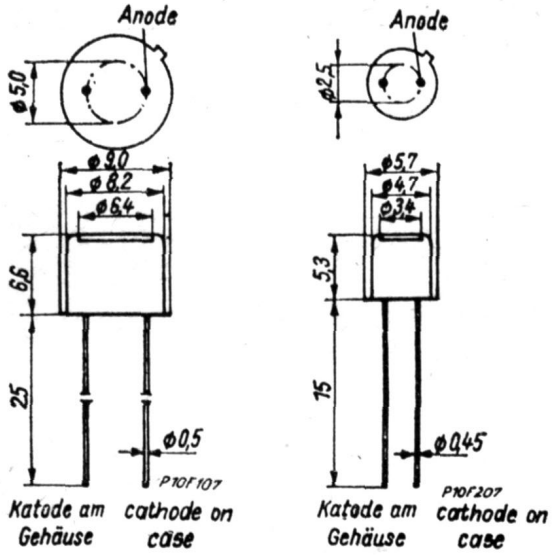
[1] at $E_e = 0$
[2] at $E_v = 1000$ lx and a calour temperature of the emission source of 2856 K

Si-Fototransistoren
Silicon phototransistors

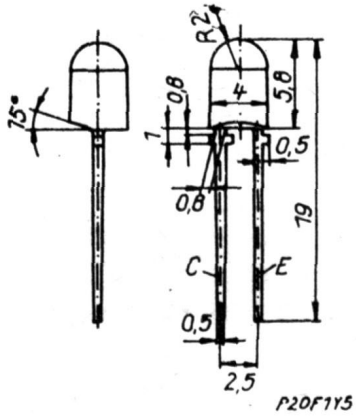
Typ	Kenndaten bei characteristics at $\vartheta_a = 25\,°C$											
	P_{tot}	U_{CE}	I_C	bei/at U_{CE}	E_e	I_C	bei/at U_{CE}	E_v	λ_{Smax}	t_r	t_f	bei/at I_C
	mW	V	nA	V	lx	mA	V	lx	nm	µs	µs	mA
SP 201						> 0,25						
SP 201 A						1,2 ... 3,3						
SP 201 A 1						1,2						
SP 201 B	50	32	< 100	15	0	2,7 ... 5,7	5	1000	780	5	5	0,25
SP 201 B 1						2,7						
SP 201 C						4,7 ... 8,4						
SP 201 C 1						4,7						
SP 201 D						> 7						
SP 211						> 0,25						
SP 211 A						0,4 ... 0,8						
SP 211 B	50	50	< 100	25	0	0,63 ... 1,25	5	1000	850	10	10	0,8
SP 211 C						1,0 ... 2,0						
SP 211 D						1,6 ... 3,2						

Optoelektronische Koppler
Opto-electronic couplers

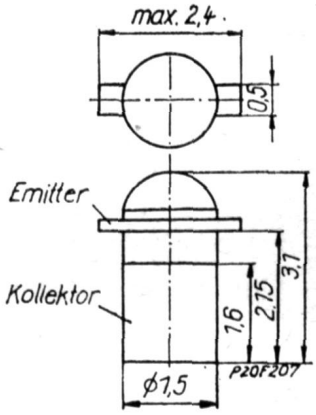
Typ	Grenzdaten max. ratings bei at $\vartheta_a = 25\,°C$			Empfänger receiver	Koppelelement coupling element					
	U_R (V)	I_F (mA)	P_{tot} (mW)		U_{CE} (V)	U_R (V)	U_{IO} (kV)	Übertragungsfaktor	transmission factor	t_r; t_f (µs)
MB 101	2	50	50	Fototransistor	15		5	4 %		5,0
MB 104 A	6	40	200	Fototransistor	32		4	40 %		2,0
MB 104 B	6	40	200	Fototransistor	32		4	100 %		2,0
MB 104 C	6	40	200	Fototransistor	32		4	160 %		2,0
MB 110	3	100	50	Fotodiode		50	2	2 %		0,7
MB 111	3	30	100	Fotodiode		3	2,8			0,1



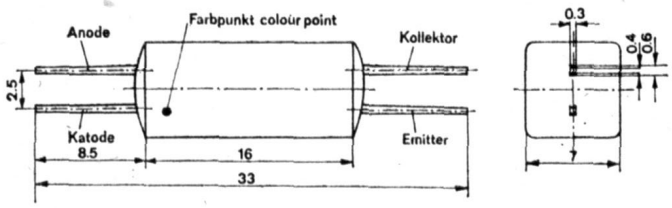
SP 101, SP 103 SP 102



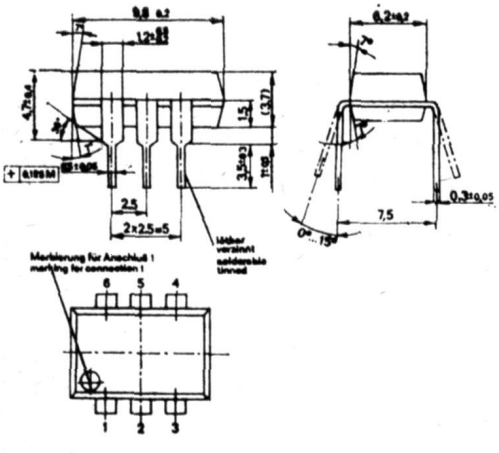
SP 201



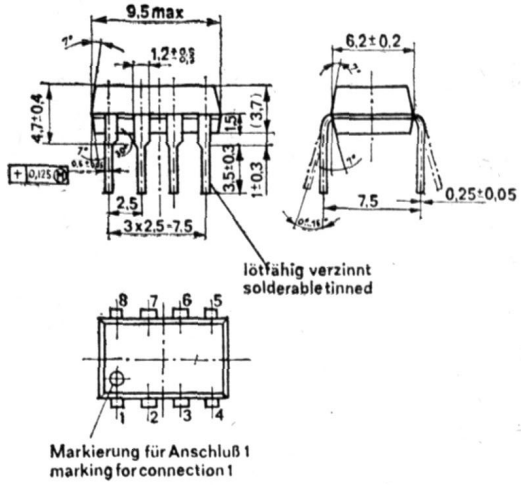
SP 211



MB 101



MB 104, MB 110



MB 111

Infrarot-Emitterdioden
Infrared-emitting diodes

Typ	Grenzdaten bei max. ratings at $\vartheta_a = 25\,°C$				Informationsdaten bei electrical characteristics at $\vartheta_a = 25\,°C$								
	P_{tot}	U_R	I_F	I_{FRM}	U_F	bei at I_F	λ_P	$\Delta\lambda$	I_e	bei at I_F	t_r	t_f	bei at I_{FRM}
	mW	V	mA	mA	V	mA	nm	nm	µW/sr	mA	ns	ns	mA
VQ 110 VQ 110 B VQ 110 C	75	2	50	100	< 1,5	50	940	75	> 200 > 800 > 1800	50 50 50	< 1000	< 1000	100
									Pe µW				
VQ 120 A VQ 120 B VQ 120 C	150	2	100		< 1,5	50	940	60	> 400 > 700 > 1000	50 50 50	< 2000	< 2000	100

Lichtemitterdioden
Light-emitting diodes

Typ	Grenzdaten max. ratings		Kenndaten bei characteristics at $\vartheta_a = 25\,°C$						
	U_R V	I_F mA	U_F V	bei at	I_F mA	λ_{max} nm	Iv mcd	Farbe	colour
VQA 12	5	30	< 1,8		20	630 ... 690	0,1	rot	red
VQA 13[1]	5	50	< 1,8		20	630 ... 690	0,4	rot	red
VQA 13 A[1]	5	50	< 1,8		20	630 ... 690	0,7	rot	red
VQA 13 B[1]	5	50	< 1,8		20	630 ... 690	1,3	rot	red
VQA 13-1[2]	5	50	< 1,8		20	630 ... 690	0,4	rot	red
VQA 13-A ... D[2]	5	50	< 1,8		20	630 ... 690	0,7 ... 4,0	rot	red
VQA 15	5	40	< 1,8		20	630 ... 690	0,4	rot	red
VQA 15 A ... C	5	40	< 1,8		20	630 ... 690	0,4 ... 0,9	rot	red
VQA 23	5	50	< 3,0		20	555 ... 570	0,6	grün	green
VQA 23 A ... D	5	50	< 3,0		20	555 ... 570	0,6 ... 4,0	grün	green
VQA 23-1[3]	5	50	< 3,0		20	555 ... 570	0,6	grün	green
VQA 23 1 A ... D[3]	5	50	< 3,0		20	555 ... 570	0,6 ... 4,0	grün	green
VQA 25	5	30	< 3,0		20	555 ... 570	0,4	grün	green
VQA 25 A ... F	5	30	< 3,0		20	555 ... 570	0,4 ... 3,0	grün	green
VQA 33	5	50	< 2,5		20	580 ... 600	0,6	gelb	yellow
VQA 33 A ... D	5	50	< 2,5		20	580 ... 600	0,6 ... 4,0	gelb	yellow
VQA 35	5	30	< 2,5		20	580 ... 600	0,4	gelb	yellow
VQA 35 A ... F	5	30	< 2,5		20	580 ... 600	0,4 ... 3,0	gelb	yellow

[1]) Farblose Verkappung
[2]) Roteingefärbte Verkappung
[3]) Glasklare Verkappung

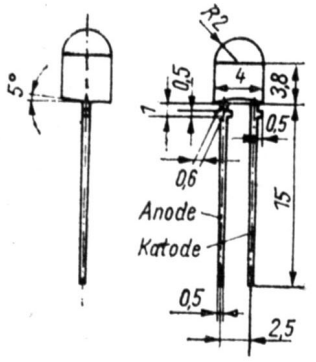
[1]) colouress encapsulation
[2]) red-inked encapsulation
[3]) Pellucid seal

Lichtemitteranzeigen
Light-emitting displays

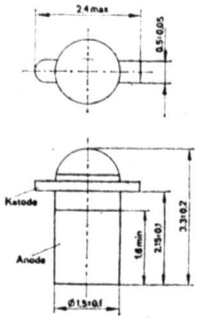
Typ	Grenzdaten max. ratings				Kenndaten characteristics bei at $\vartheta_a = 25\,°C$						
	P_{tot}	I_F[1])	I_{FRM}[1])	U_R[1])[2])	U_F	bei at I_F	λ_{max}	I_V	bei at I_F	Anzeige-art display typ	h
	mW	mA	mA	V	V	mA	nm	µcd	mA		mm
VQB 37	80	5	50	<3	<1,9[1])	7	630 ... 690	25	7	7 Segment	3
VQB 71	410	15	100	<4	<3,6[3])	10	630 ... 690	150	10	7 Segment	7
VQB 73	220	15	100	<4	<3,6[3])	10	630 ... 690	150	10	+,I,–	7

[1]) je Segment und je Dezimalpunkt
[2]) bei $\vartheta_a = 25 \ldots 70\,°C$
[3]) je Segment

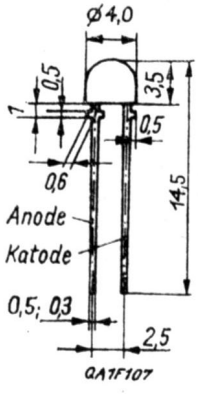
[1]) each segment and each decimal point
[2]) at $\vartheta_a = 25 \ldots 70\,°C$
[3]) each segment



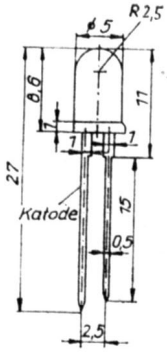
VQ 110



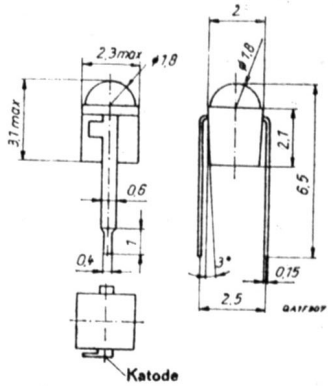
VQ 120



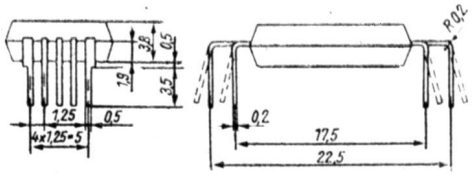
VQA 12

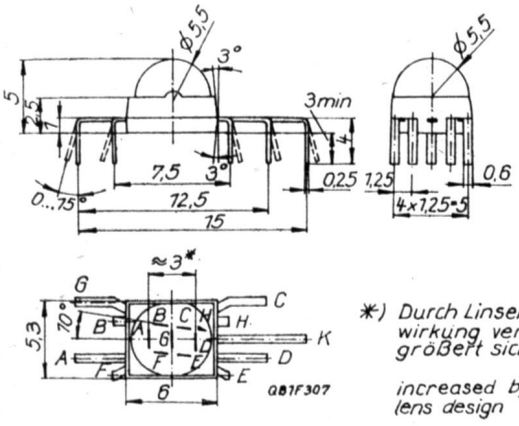


VQA 13
VQA 13–1
VQA 23
VQA 23–1
VQA 33



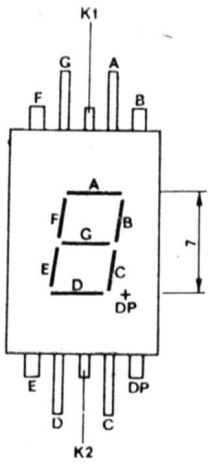
VQA 15
VQA 25
VQA 35



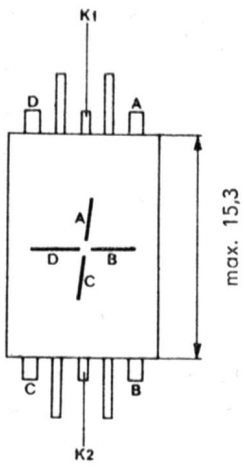


*) Durch Linsenwirkung vergrößert sichtbar
increased by lens design

VQB 37



VQB 71/A



VQB 73

Si-npn-NF-Transistoren
n-p-n AF Si-transistors

Typ	Grenzdaten max. ratings bei at $\vartheta_a = 25\,°C$ / $\vartheta_a = 45\,°C$**					elektr. Kenndaten electrical characteristics bei at $\vartheta_a = 25\,°C$										
	P_{tot}	U_{CBO}	U_{CEO}	U_{EBO}	I_C	h_{21e} [2]	bei at U_{CE}	I_C	f_T [3]	F	bei at U_{CE}	I_C	f	R_g	I_{CBO}	bei at U_{CB}
	mW	V	V	V	mA		V	mA	MHz	dB	V	mA	kHz	kΩ	µA	V
SC 236	200	30	20	5	100	56 ... 560	6	2	170 [1]						<0,1	30
SC 237	200	50	45	6	100	56 ... 560	6	2	170 [1]	<8	6	0,2	1	2	<0,1	50
SC 238	200	30	20	5	100	56 ... 1120	6	2	170 [1]	<8	6	0,2	1	2	<0,1	30
SC 239	200	30	20	5	100	112 ... 1120	6	2	170 [1]	<4	6	0,2	0,03 ... 15	2	<0,1	30
SC 239 s	200	30	20	5	100	112 ... 1120	6	2	170 [1]	<4*)	6	0,2	0,03 ... 15	2	<0,1	30
SCE 237**	150 [4]	50	45	5	100	112 ... 560	6	2	>50	≤10	6	0,2	1	2	<0,3	50
SCE 238**	150 [4]	30	20	5	100	112 ... 1120	6	2	>50	≤10	6	0,2	1	2	<0,1	30
SCE 239**	150 [4]	30	20	5	100	112 ... 1120	6	2	>50	≤4	6	0,2	0,03 ... 15	2	<0,1	30

*) Zusätzliche Garantie eines Rauschfaktors im Frequenzbereich von 15 ... 50 Hz $U_n = 0{,}135\,\mu V$ (Rauschspannung am Eingang des Transistors)

*) Guaranteed noise factor at frequency range 15 ... 50 Hz $U_n = 0{,}135\,\mu V$ (noise voltage at the transistor input)

Typ	Grenzdaten max. ratings bei at $\vartheta_a = 25\,°C$						elektr. Kenndaten electrical characteristics bei at $\vartheta_a = 25\,°C$											
	P_{tot}	U_{CBO}	U_{CEO}	U_{EBO}	I_C	$\hat{I}_C$	h_{21e} [2]	bei at U_{CE}	I_C	f_T [3]	F	bei at U_{CE}	I_C	f	R_g	I_{CBO}	bei at U_{CB}
	mW	V	V	V	mA	mA		V	mA	MHz	dB	V	mA	kHz	kΩ	µA	V
SC 307	250	50	45	6	100	200	56 ... 560	6	2	300 [3]	<8	6	0,2	1	2	0,1	45
SC 308	250	30	25	5	100	200	56 ... 1120	6	2	300 [3]	<8	6	0,2	1	2	0,1	30
SC 309	250	30	25	5	100	200	112 ... 1120	6	2	300 [3]	<4	6	0,2	0,03 ... 15	2	0,1	30

[1] $R_{BE} = 1\,k\Omega$
[2] selektiert nach Stromverstärkungsgruppen selected by current-gain groups h_{12e} bei/at f = 1 kHz
[3] typischer Wert
[4] $\vartheta_a = 45\,°C$

Si-npn-HF-Transistoren für Videoendstufen
n-p-n RF Si-transistors for video output stages

Typ	Grenzdaten max. ratings bei at $\vartheta_a = 25\,°C$						elektr. Kenndaten electrical characteristics bei at $\vartheta_a = 25\,°C$											
	P_{tot}	U_{CBO}	U_{CEO} U_{CER}	U_{EBO}	I_C	R_{thjc}	h_{21E}	bei/at U_{CE}	I_C	f_T	U_{CEsat}	bei/at I_C	I_B	C_{22e}	I_{CBO}	bei/at U_{CB}		
	W	V	V	V	mA	K/W		V	mA	MHz	V	mA	mA	pF	nA	V		
SF 357	6 [1]	160	160	5	100	<10	>25	10	30	>60	<1	30	6	4,5	<50	100		
SF 358	6 [1]	250	250	5	100	<10	>25	10	30	>60	<1	30	6	4,5	<50	200		
SF 359	6 [1]	300	300	5	100	<10	>25	10	30	>60	<1	30	6	4,5	<50	250		
SF 369	2 [2]	250	250	5	30	<20	>50	10	30	>60	1	30	6	4,5	<50	200		

[1] $\vartheta_C = 90\,°C$
[2] $\vartheta_C = 110\,°C$

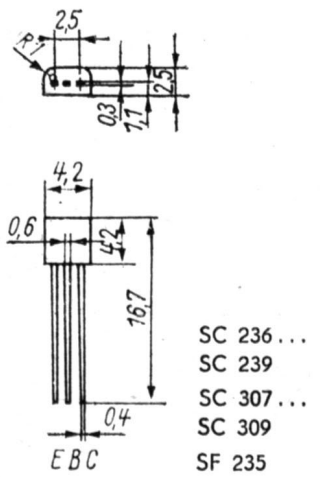
Si-npn-HF-Transistoren
n-p-n RF Si-transistors

Typ	Grenzdaten max. ratings bei $\vartheta_a = 25$ °C at $\vartheta_a = 45$°C**					elektr. Kenndaten electrial characteristics bei at $\vartheta_a = 25$ °C											
	P_{tot}	U_{CBO}	U_{CEO}	U_{EBO}	I_C	h_{21E} [6]	bei at U_{CE}	I_C	f_T	U_{CEsat}	bei at I_C	I_B	F	bei at I_C	f	I_{CBO}	bei at U_{CB}
	mW	V	V	V	mA		V	mA	MHz	V	mA	mA	dB	mA	kHz MHz*	µA	V
SF 126	600	33	20	7	500	18 ... 560	2	50	>60 [5]	<0,5	150	15	4,5	0,2	1	<0,1	33
SF 127	600	66	30	7	500	18 ... 560	2	50	>60 [5]	<0,5	150	15	4,5	0,2	1	<0,1	66
SF 128	600	100	60	7	500	18 ... 560	2	50	>60 [5]	<0,5	150	15	4,5	0,2	1	<0,1	100
SF 129	600	120	80	7	500	18 ... 280	2	50	>60 [5]	<0,5	150	15				<0,06	100
SF 136	300	20	12	5	200	18 ... 560	1	10	>300 [4]	<0,3	10	1	4,8	5	36*	<0,1	20
SF 137	300	40	20	5	200	18 ... 560	1	10	>300 [4]	<0,3	10	1	4,8	5	36*	<0,1	40
SF 225	200	40	25	4	25	>40	10	1	500 [1]				<5	1	200	<0,5	40
SF 235	200	40	25	4	25	>28	10	1	400 [1]				<4	1	100*	<0,5	40
SF 240	160	40	30	4	25	30 ... 150	10	4	430 [2]				3	4	36*	<0,5	40
SF 245	200	40	25	4	25	>38	10	7	780 [3]				3	2	200*	<0,5	40
SFE 235**	150 [7]	40	25	4	25	>28	10	1					<4	1	100	<0,5	40
SFE 245**	150 [7]	40	25	4	25	>38	10	7					3	2	200	<0,5	40

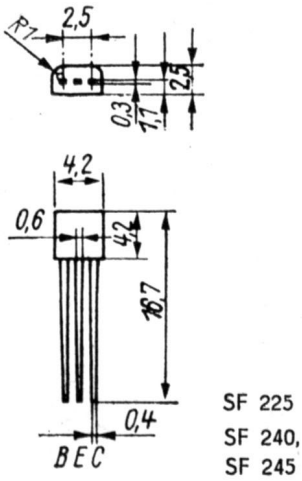
[1] $U_{CE} = 10$ V, $I_C = 1$ mA, $f = 100$ MHz
[2] $U_{CE} = 10$ V, $I_C = 4$ mA, $f = 100$ MHz
[3] $U_{CE} = 10$ V, $I_C = 7$ mA, $f = 100$ MHz
[4] $U_{CE} = 10$ V, $I_C = 10$ mA, $f = 100$ MHz
[5] $U_{CE} = 10$ V, $I_C = 10$ mA, $f = 15$ MHz

[6] selektiert nach Stromverstärkungsgruppen
selected by current-gain groups
h_{12e} bei/at $f = 1$ kHz

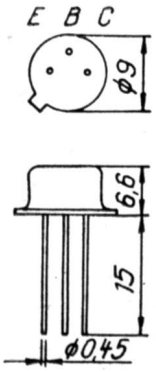
[7] $\vartheta_a = 45$ °C



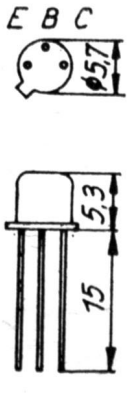
SC 236...
SC 239
SC 307...
SC 309
SF 235



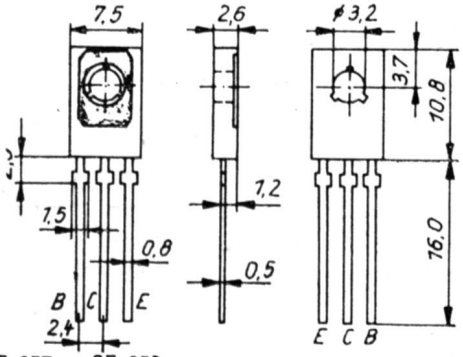
SF 225
SF 240,
SF 245



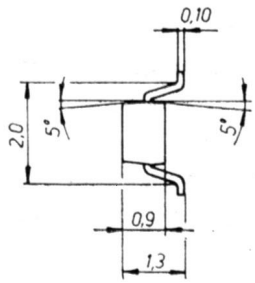
SF 126...
SF 129

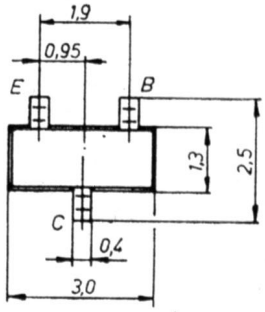


SF 136...
SF 137



SF 357... SF 359
SF 369





SCE 237... SCE 239
SFE 235... SFE 245

Si-npn-Schalttransistoren
n-p-n Si-switching transistors

Typ	Grenzdaten max. ratings bei $\vartheta_a = 25\,°C$ at $\vartheta_a = -45\,°C$*					elektr. Kenndaten electrial characteristics bei at $\vartheta_a = 25\,°C$												
	P_{tot}	U_{CBO}	U_{CEO}	U_{EBO}	I_C	h_{21E}	bei at U_{CE}	I_C	U_{CEsat}	bei at I_C	I_B	t_{on}	t_{off}	bei at I_C	I_{CBO}	bei at U_{CB}
	mW	V	V	V	mA		V	mA	V	mA	mA	ns	ns	mA	µA	V
SS 106	300	25	15	5	200	18 ... 560	1	10	<0,5	10	1	<40	<75	10	<0,05	15
SS 108	300	40	15	5	200	18 ... 560	1	10	<0,5	10	1	<40	<75	10	<0,05	20
SS 109	300	20	15	5	200	18 ... 280	0,7	100	<0,5	100	10	<40	<75	10	<0,05	15
SS 216	200	20	15	5	100	18 ... 280	0,5	30	<0,45	30	3	22	280	10	<0,1	20
SS 218	200	20	15	5	100	18 ... 280	0,5	30	<0,45	30	3	<35	<60	10	<0,1	20
SS 219	200	20	15	5	100	18 ... 280	0,5	30	<0,45	30	3	<35	<30	10	<0,1	20
SSE 216*	150[1]	20	15	5	100	56 ... 280	0,5	30	<0,45	30	3	22	280	10	<0,1	20
SSE 219*	150[1]	20	15	5	100	56 ... 280	0,5	30	<0,45	30	3	<35	<30	10	<0,1	20
SSY 20	700	60	40	5	600	8 ... 71	1,3	500	<1	500	50	<50	<100	500	<0,2	50

[1] $\vartheta_a = 45\,°C$

Si-npn-Spezialtransistoren zur Ansteuerung von Ziffernanzeigeröhren
n-p-n Si-special transistors for driving numerical display tubes

Typ	Grenzdaten bei max. ratings at $\vartheta_a = 25\,°C$						elektr. Kenndaten bei electrical characteristics at $\vartheta_a = 25\,°C$							
	P_{tot}	U_{CBO}	U_{CEV}	bei at $-U_{BE}$	U_{EBO}	I_C	h_{21E}	bei at U_{CE}	I_C	U_{CEsat}	bei at I_C	I_B	I_{CEV}	bei at U_{CB}
	mW	V	V	V	V	mA		V	mA	V	mA	µA	µA	V
SS 200	150	70	70	1	5	30	>32	3	10	<0,6	1	31	<1	70
SS 201	150	100	100	1	5	30	>32	3	10	<0,6	1	31	<1	100
SS 202	150	120	120	1	5	30	>32	3	10	<0,6	1	31	<1	120

Si-npn-Leistungstransistoren
n-p-n Si-power transistors

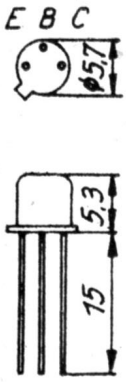
Typ	Grenzdaten bei max. ratings at $\vartheta_j = -10 \ldots +120\,°C$					elektr. Kenndaten bei electrial characteristics at $\vartheta_a = 25\,°C$									
	P_{tot}	U_{CESM}	U_{CEO}	I_C	I_{BM}	h_{21E}	bei/at U_{CE}	I_C	U_{CEsat}	U_{BEsat}	bei/at I_C	I_B	I_{CES}	bei/at U_{CE}
	W	V	V	A	A		V	A	V	V	A	A	mA	V
SD 168	12,5[2]		300	3,0	2,5	>7,5	5	0,2	<3,0	<1,5	1,0	0,2	<3,0[3]	300
SD 600	10,0[1]	120	80	3,0	1,0	>15	10	1,0	<1,5	<1,5	1,0	0,2	<0,5	120
SD 601	10,0[1]	60	50	3,0	1,0	>20	6	1,0	<1,0	<1,0	1,0	0,1	<0,2	60
SD 602	10,0[1]	120	80	3,0	1,0	>20	6	1,0	<1,0	<1,0	1,0	0,1	<0,2	120

[1] $\vartheta_C \leq 80\,°C$ [2] $\vartheta_C \leq 95\,°C$ [3] I_{CEO}

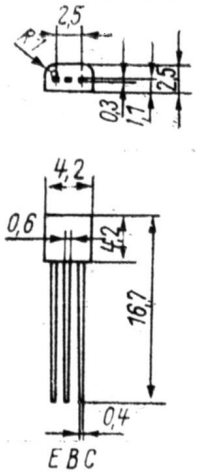
Si-npn-Leistungsschalttransistoren
n-p-n Si-switching power transistors

Typ	Grenzdaten bei max. ratings at $\vartheta_j = -10 \ldots +115\,°C$						elektr. Kenndaten bei electrial characteristics at $\vartheta_a = 25\,°C$									
	P_{tot}	U_{CESM}	U_{CEO}	$I_{C(AV)}$	I_{CM}	I_{BM}	h_{21E}	bei/at U_{CE}	I_C	U_{CEsat}	U_{BEsat}	bei/at I_C	I_B	t_f	I_{CES}	bei/at U_{CE}
	W	V	V	A	A	A		V	A	V	V	A	A	µs	mA	V
SU 160	12,5[1]	1500	700	5,0	7,5	4,0	>2,25	5	4,5	<5,0	<1,5	4,5	2,0	<1,0[3]	<1,0	1500
SU 161	10,0[2]	1500	350	2,5	3,0	2,5	>2,0	5	2,0	<5,0	<1,5	2,0	1,0	<1,0[4]	<3,0	1500
SU 165	10,0[2]	900	350	2,5	3,0	2,5	>5,0	5	0,5	<3,0	<1,5	1,0	0,2	<5,0[5]	<1,0	900

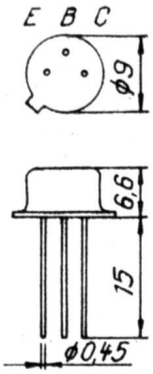
[1] $\vartheta_C \leq 95\,°C$
[2] $\vartheta_C \leq 90\,°C$
[3] $I_{Cend} = 4,5$ A, $I_{Bend} = 2,0$ A, ts ≈ 10 µs
[4] $I_{Cend} = 2,0$ A, $I_{Bend} = 1,0$ A, ts ≈ 10 µs
[5] t_{off} $I_C = 1,0$ A, $I_B = 0,2$ A, $-I_B = 0,4$ A, $U_{CC} = 250$ V



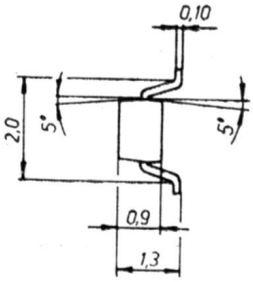
SS 106 . . . SS 109



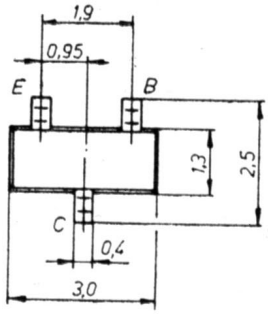
SS 216 . . . SS 219
SS 200 . . . SS 202

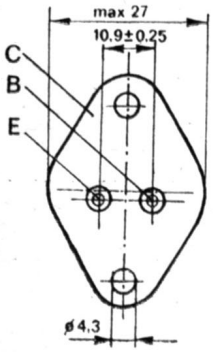


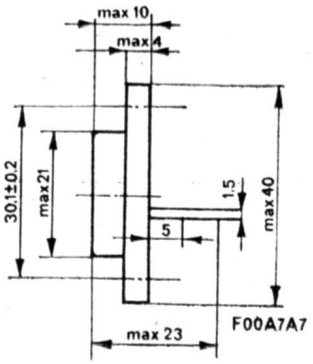
SSY 20



SSE 216, SSE 219







SD 168
SD 600 . . . SD 602
SU 160 . . . SU 165

Si-MOS-Feldeffekttransistoren (n-Kanal-Verarmungstyp)
Si-MOS field-effect transistors (n-channel deleption-type)

Typ	Grenzdaten max. ratings bei at $\vartheta_a = 25\,°C$						Informationsdaten electrical characteristics bei at $\vartheta_a = 25\,°C$						
	P_{tot} mW	U_{DS} V	bei at $-U_{GS}$ V	U_{GS} V	U_{DG} V	I_D mA	I_D mA	Y_{21} mS	bei at U_{DS} V	$-U_T$ V	bei at I_D µA	R_e TΩ
SM 103	150	20	12	−15/+5	32	15	3 ... 12	>1,3	8	<12	10	>1
SM 104	150	20	10	−15/+5	30	15	1,5 ... 6,5	>1,0	8	<8	10	>1

Si-MOS-Feldeffekttransistoren (p-Kanal-Anreicherungstyp)
Si-MOS field-effect transistors (p-channel enhancement-type)

Typ	Grenzdaten max. ratings bei at $\vartheta_a = 25\,°C$							Informationsdaten electrical characteristics bei at $\vartheta_a = 25\,°C$					
	P_{tot} mW	U_{DS} U_{DB} V	U_{GS} U_{DG} V	U_{DG} V	U_{SB} V	$-I_D$ I_{DRM} * mA	$-I_D$ mA	Y_{21} mS	bei at $-U_{DS}$ V	$-U_T$ V	bei at $-I_D$ µA	C_{ges} pF	R_{DS} Ω
SMY 50	225	−31/+0,3	−31/+0,3	±31	−15/+0,3	25	10	2	10	3 ... 6	10	<12	150
SMY 51 [1]	240	−31/+0,3	−31/+0,3	±31	0	20	12	2	10	3 ... 6	10	<12	150
SMY 52	300	−31/+0,3	−31/+0,3	±31	−15/+0,3	60 120 *	50	12,5	10	3 ... 6	10	<38	35
SMY 60 [3]	240	−25/+0,3	−25/+0,3	±25	−15/+0,3	20				>2,8	10	<10	
U 105 D [2]	400	−31/+0,3	−31/+0,3	±31	0	25	>3		2	3 ... 6	10	<12	150

[1] Doppeltransistor
[2] 6-fach-Transistor (MOS-Schaltkreis)
[3] Doppeltransistor ohne Gateschutzdioden, getrennter Substratanschluß

[1] dual transistor
[2] six-transistor MOS circuit
[3] dual transsitor without gate protecting diodes with isolated bulk connexion

Ge-pnp-HF-Transistoren
p-n-p RF Ge-transistors

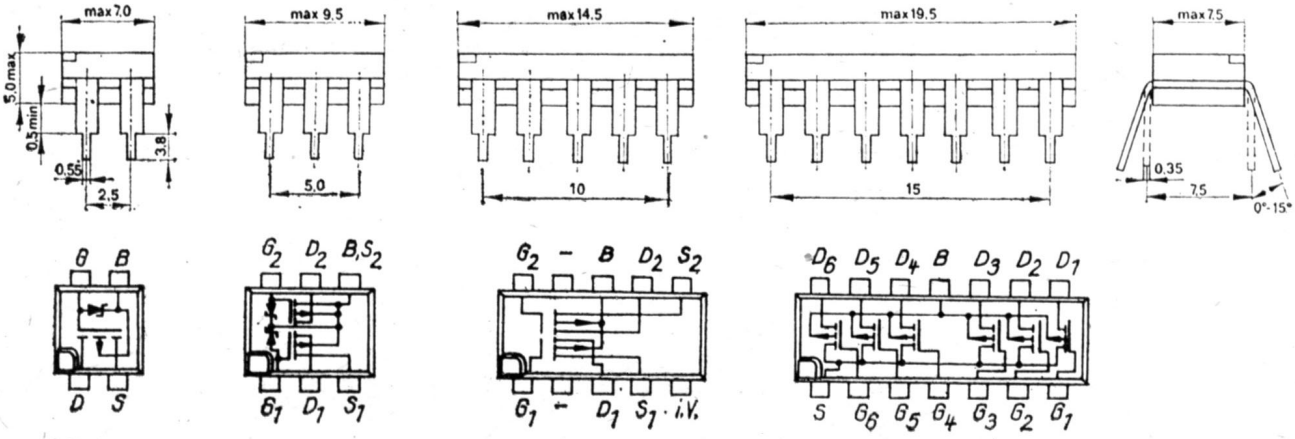
Typ	Grenzdaten bei max. ratings at $\vartheta_a = 25\,°C$					elektr. Kenndaten electrical characteristics bei at $\vartheta_a = 25\,°C$										
	P_{tot} mW	$-U_{CBO}$ V	$-U_{CEO}$ V	$-U_{EBO}$ V	$-I_C$ mA	h_{21E}	bei at $-U_{CE}$ V	$-I_C$ mA	f_T MHz	F dB	G_{pb} dB	bei at $-U_{CE}$ V	$-I_C$ mA	f MHz	$-I_{CBO}$ µA	bei at $-U_{CB}$ V
GF 145	60	20	15	0,3	10	>10	12	1,5	600 [1]	<9	>9	12	1,5	800	<8	20
GF 147	60	20	15	0,3	10	>10	10	2	650 [2]	<6	>11,5	10	2	800	<8	20

[1] $-U_{CE} = 12\,V$, $-I_C = 1,5\,mA$, $f = 1000\,MHz$
[2] $-U_{CE} = 10\,V$, $-I_C = 2\,mA$, $f = 1000\,MHz$

Ge-pnp-Leistungstransistoren
p-n-p Ge-power transistors

Typ	Grenzdaten bei max. ratings at $\vartheta_a = 25\,°C$						elektr. Kenndaten bei electrical characteristics at $\vartheta_a = 25\,°C$										
	P_{tot}	$-U_{CBO}$	$-U_{CER}$	bei at R_{BE}	$-U_{EBO}$	$-I_C$	h_{21E}	bei at $-U_{CE}$	$-I_C$	f_T	$-U_{CEsat}$	bei at $-I_C$	$-I_B$	t_{on}	t_{off}	$-I_{CES}$	bei at $-U_{CE}$
	W	V	V	Ω	V	A		V	A	kHz	V	A	A	µs	µs	mA	V
GD 160	5,3 [1]	20	18	50	10	3	18 ... 90	2	1,5	>180 [2]	<0,6	3	0,5			<1,5	20
GD 170	5,3 [1]	33	30	50	10	3	18 ... 90	2	1,5	>180 [2]	<0,6	3	0,5			<1	33
GD 175	5,3 [1]	50	48	50	10	3	18 ... 90	2	1,5	>180 [2]	<0,6	3	0,5			<1	48
GD 180	5,3 [1]	66	60	50	10	3	18 ... 90	2	1,5	>180 [2]	<0,6	3	0,5			<1	60
GD 240	10 [1]	30	25	50	10	3	18 ... 140	2	2	>250 [3]	<0,6	3	0,5			<2,5	30
GD 241	10 [1]	40	35	50	20	3	18 ... 140	2	2	>250 [3]	<0,6	3	0,5	<30	<16	<2,5	40
GD 242	10 [1]	50	48	50	20	3	18 ... 140	2	2	>250 [3]	<0,6	3	0,5	<40	<22	<2,5	50
GD 243	10 [1]	65	60	50	20	3	18 ... 90	2	2	>250 [3]	<0,6	3	0,5	<44	<24	<2,5	65
GD 244	10 [1]	75	70	50	20	3	18 ... 90	2	2	>250 [3]	<0,6	3	0,5	<32	<34	<2,5	75

[1] $\vartheta_C = 25\,°C$
[2] $-U_{CE} = 6\,V,\ -I_C = 0{,}3\,A$
[3] $-U_{CE} = 6\,V,\ -I_C = 0{,}1\,A$

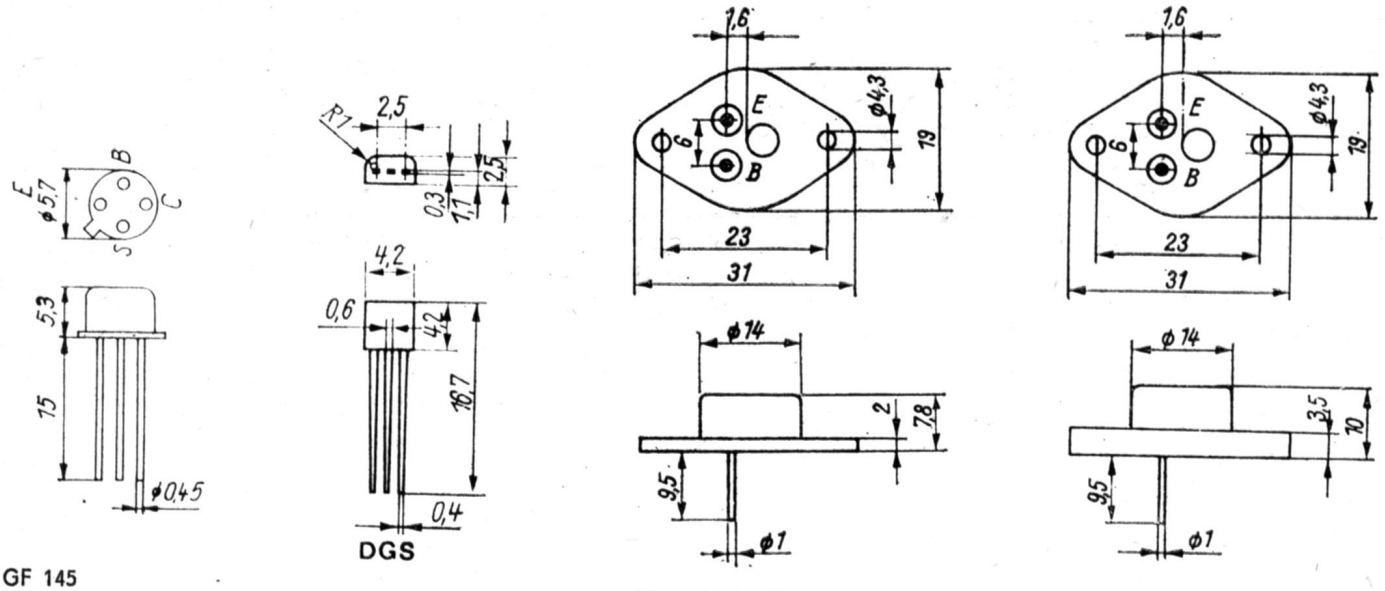


SMY 50
SMY 52

SMY 51

SMY 60

U 105 D



GF 145
GF 147

SM 103, SM 104

GD 160 ... GD 180

GD 240 ... GD 244

Si-Varaktordioden
Si-varactor diodes

Typ	Kenndaten bei characteristics at $\vartheta_a = 25\,°C$												
	P_{in}	U_{RRM}	I_F	$U_{(BR)}$	bei/at c_t		f_a	bei/at L_s	t_s	bei/at C_c		R_{thjc}
	W	V	mA	V	I_R µA	pF	GHz	U_R V	nH	ns	U_R V	pF	K/W
SAZ 54	6	90	10	>90	100	4,0 ... 8,0	>20	6	<2	>12	6	0,6	<10
SAZ 61	1,5	60	10	>60	10	0,5 ... 1,0	>100	6	<1,5	>3	6	0,45	<100
SAZ 71	1	30		>30	10	0,3 ... 0,5	>150	6	<1,5			0,45	<200

Si-Schaltdioden
Si-switching diodes

Typ	Grenzdaten bei max. ratings at $\vartheta_a = 45\,°C$							Informationsdaten bei electrical characteristics at $\vartheta_a = 25\,°C$					
	P_{tot}	U_R	U_{RRM} U_{RM}*	I_F	I_{FRM} I_{FM}*	I_{FSM}	I_O	U_F	bei at I_F	I_R	bei at U_R	C_{tot}	t_{rr}
	mW	V	V	mA	mA	mA	mA	V	mA	µA	V	pF	ns
SAY 12	430	50	75	300	600	2000	200	<1	200	<0,1	50	<4 [1]	<4 [2]
SAY 16	430	30	35	300	600	2000	200	<1	200	<0,1	30	<4 [1]	<4 [2]
										<5	35		
SAY 17	300	50	60	175	350	2000	115	<1	100	<0,1	50	<3 [1]	<2 [2]
										<5	60		
SAY 18	300	25	35	115	225	2000	75	<1	30	<0,07	25	<4 [1]	<2 [2]
										<5	35		
SAY 20	300	15	20	75	150	2000	50	<1	10	<0,05	15	<4 [1]	<4 [2]
										<5	20		
SAY 30	150[4]	25	30*	30	60*	150		<0,81	3	<0,04	25	<8 [3]	<65 [2]
								>0,5	0,1				
SAY 32	150[4]	25	30*	50	100*	250		<1	15	<0,04	25	<8 [3]	<65 [2]
SAY 40	150[4]	15	20*	20	40*	100		<0,84	3	<0,06	15	<8 [3]	<10 [2]
								>0,5	0,1				
SAY 42	150[4]	15	20*	30	60*	150		<1	10	<0,06	15	<8 [3]	<10 [2]
SAY 73[5]	430	50	75	300	600	2000	200	<1	200	<0,1	50	<4 [1]	<4 [2]
SA 403	100[4]	25	30*	30	60*	150		<0,81	3	<0,04	25	<8 [3]	<65 [2]
								>0,5	0,1				
SA 418	100[4]	80[4]		100[4]				<1,2	100	<0,5	80	<8 [3]	<1000 [2]

[1] $U_R = 0\,V$, $f = 1\,MHz$, $U_{HF} = 50\,mV$

[2] beim Schalten von $I_F = 10\,mA$ auf $U_R = 6\,V$ gemessen bei $I_R = 1\,mA$, $R_L = 50\,\Omega$

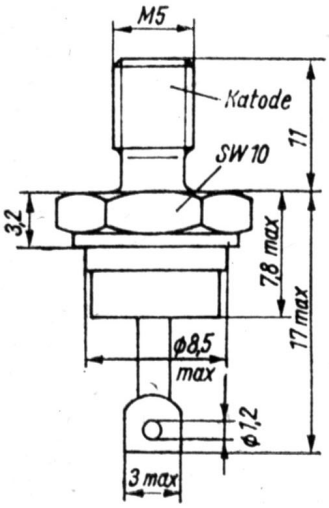
[3] $U_R = 0\,V$, $f = 0{,}5\,MHz$

[4] $\vartheta_a = 25\,°C$

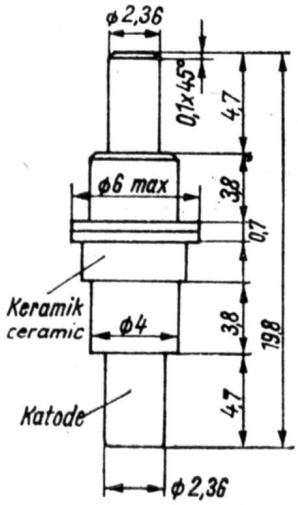
[5] Speziell für Rechentechnik, hohe Stabilität der Durchlaßspannung

[2] at switching from $I_F = 10\,mA$ to $U_R = 6\,V$ measured at $i_R = 1\,mA$, $R_L = 50\,\Omega$

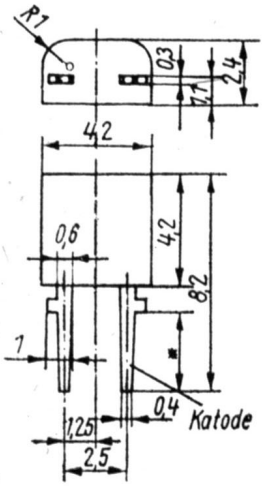
[5] specifically for computing technique, high stability of forward voltage



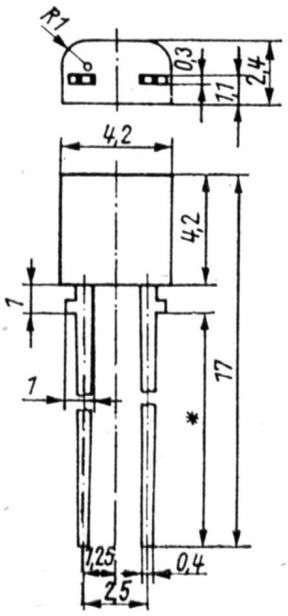
SAZ 54



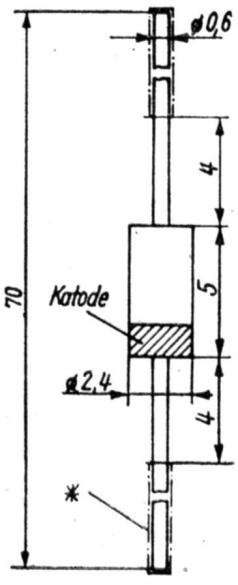
SAZ 61, SAZ 71



SAY 30 . . . SAY 42



SAY 16 L 2 . . . 20 L 2
SAY 12 L 2, SAY 73 L 2
Farbkennzeichnung
auf Stirnfläche
wie Bauform B
SAY 73 L 2 weiß
Colour coding on
farce as B design
SAY 73 L 2 white

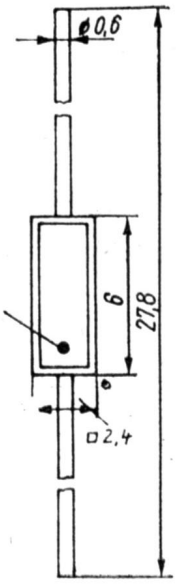


SAY 16 B . . . 20 B
SAY 12 B

* lötbar
solderable

Farbring
Katode:
SAY 12 orange
SAY 16 grün
SAY 17 rot
SAY 18 gelb
SAY 20 schwarz

colour ring
cathode:
SAY 12 orange
SAY 16 green
SAY 17 red
SAY 18 yellow
SAY 20 black



SA 403,
SA 418

Farbpunkt
Katode:
SA 403 rot
SA 412 gelb
SA 418 grün

colour point
cathode:
SA 403 red
SA 412 yellow
SA 418 green

Si-Mehrfachdioden
Si-diode arrays

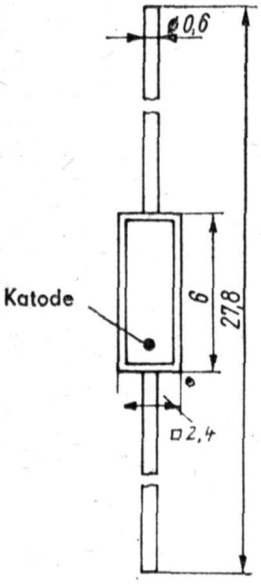
Typ	Grenzdaten max. ratings bei at $\vartheta_a = 25\,°C$					Informationsdaten electrical characteristics bei at $\vartheta_a = 25\,°C$						
	P_{tot}	U_R	U_{RM}	I_F	I_{FM}	U_F	bei/at I_F	I_R	bei/at U_R	C_{tot}	t_{rr}	l
	mW	V	V	mA	mA	V	mA	nA	V	pF	ns	mm
SAL 41	150	15		20								4,2
SAL 43	200	15		20		$\leq$1,7	3	$<$60	15	$<$6 [1]	$<$10 [2]	10,1
SAL 45	300	15		20								15,1
SAM 42	150											9
SAM 43	200					$<$0,84	3					11,5
		15	20	20	40			$<$60	15	$<$8 [1]	$<$10 [2]	
SAM 44	250					$>$0,5	0,1					14
SAM 45	300											16,5
SAM 62	150											9
SAM 63	200					$<$0,84	3					11,5
		15	20	20	40			$\leq$60	15	$<$8 [1]	$<$10 [2]	
SAM 64	250					$>$0,5	0,1					14
SAM 65	300											16,5

[1] $U_R = 0\,V$, $f = 500\,kHz$

[2] beim Schalten von $I_F = 10\,mA$ auf $U_R = 6\,V$ gemessen bei $i_R = 1\,mA$, $R_L = 50\,\Omega$
at switching from $I_F = 10\,mA$ to $U_R = 6\,V$ measured at $i_R = 1\,mA$, $R_L = 50\,\Omega$

Si-Schalterdioden
Si-diode switches

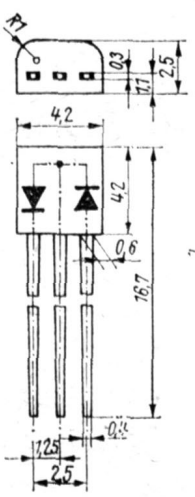
Typ	Grenzdaten max. ratings bei at $\vartheta_a = 25\,°C$			Informationsdaten electrical characteristics bei at $\vartheta_a = 25\,°C$								
	P_{tot}	U_R	I_F	U_F	bei at I_F	I_R	bei at U_R	r_F	bei at I_F	f	c_j	bei at U_R
	mW	V	mA	V	mA	nA	V	Ω	mA	MHz	pF	V
SA 412	120	20	100	$<$1,2	100	$<$100	20	$<$1	10	30 . . . 300	$<$3,1	10



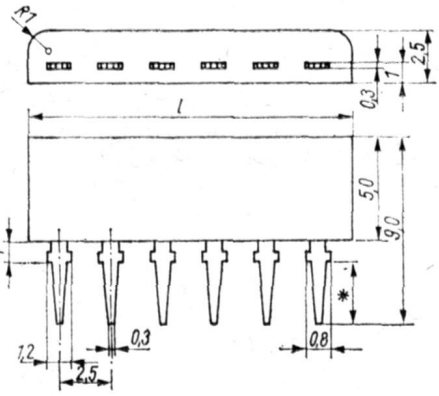
Farbpunkt
Katode:
SA 403 rot
SA 412 gelb
SA 418 grün

colour point
cathode:
SA 403 red
SA 412 yellow
SA 418 green

SA 412

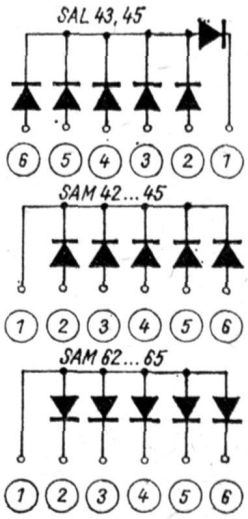


SAL 41



SAL 43, SAL 45,
SAM 42 ... 45
SAM 62 ... 65

lötbar
solderable



Si-Z-Dioden
Si-Z diodes

Typ	Kenndaten bei $\vartheta_a = 25$ °C characteristics at								
	P_{tot}	U_Z bei at $I_Z = 5$ mA	r_Z	TKuz	U_F	bei at I_F	U_R	bei at I_R
	mW	V	Ω	%/k	V	mA	V	µA
SZX 18/1		0,65 ... 0,85	<8	−0,26 ... −0,23				
SZX 18/5,6		5,0 ... 6,3	<65	−0,03 ... +0,05			>1	
SZX 18/6,8		6,0 ... 7,5	<10	−0,01 ... +0,07			>2	
SZX 18/8,2		7,3 ... 9,2	<8	+0,02 ... +0,07			>3,5	
SZX 18/10		8,8 ... 11,9	<17	+0,05 ... +0,08			>5	
SZX 18/12	500	10,7 ... 13,4	<30	+0,06 ... +0,09	<1,1	50	>7	1
SZX 18/15		13,0 ... 16,5	<40	+0,07 ... +0,09			>10	
SZX 18/18		16,0 ... 20,0	<55	+0,08 ... +0,095			>10	
SZX 18/22		19,6 ... 24,4	<90	+0,08 ... +0,1			>12	
SZX 18/27		24,1 ... 30,0	<100	+0,08 ... +0,1			>14	
SZX 18/33		29,6 ... 36,5	<100	+0,08 ... +0,1			>17	
SZX 19/5,1		4,8 ... 5,4	<75	−0,05 ... +0,03			>1	
SZX 19/5,6		5,2 ... 6,0	<60	−0,03 ... +0,05			>1	
SZX 19/6,2		5,8 ... 6,6	<35	−0,02 ... +0,06			>1	
SZX 19/6,8		6,4 ... 7,2	<8	−0,01 ... +0,07			>2	
SZX 19/7,5		7,0 ... 7,9	<7	+0,02 ... +0,07			>2	
SZX 19/8,2		7,7 ... 8,7	<7	+0,03 ... +0,07			>3,5	
SZX 19/9,1		8,5 ... 9,6	<10	+0,04 ... +0,08			>3,5	
SZX 19/10		9,4 ... 10,6	<15	+0,05 ... +0,085			>5	
SZX 19/11		10,4 ... 11,6	<20	+0,05 ... +0,09			>5	
SZX 19/12	500	11,4 ... 12,8	<20	+0,06 ... +0,09	<1,1	50	>7	1
SZX 19/13		12,5 ... 14,0	<25	+0,07 ... +0,09			>7	
SZX 19/15		13,8 ... 15,5	<30	+0,07 ... +0,095			>10	
SZX 19/16		15,3 ... 17,0	<40	+0,08 ... +0,095			>10	
SZX 19/18		16,8 ... 19,0	<50	+0,08 ... +0,095			>10	
SZX 19/20		18,8 ... 21,0	<55	+0,08 ... +0,1			>10	
SZX 19/22		20,8 ... 23,0	<55	+0,08 ... +0,1			>12	
SZX 19/24		22,8 ... 25,6	<80	+0,08 ... +0,1			>12	
SZX 19/27		25,1 ... 28,9	<80	+0,08 ... +0,1			>14	
SZX 19/30		28,0 ... 32,0	<80	+0,08 ... +0,1			>14	
SZX 19/33		31,0 ... 35,0	<80	+0,08 ... +0,1			>17	
SZX 21/1		0,73 ... 0,83	<8	−0,18 ... −0,22				
SZX 21/5,1		4,8 ... 5,4	<60	−0,05 ... +0,03				
SZX 21/5,6		5,2 ... 6,0	<40	−0,02 ... +0,05			>1	
SZX 21/6,2		5,8 ... 6,6	<10	−0,01 ... +0,06			>1	
SZX 21/6,8		6,4 ... 7,2	<8	−0,00 ... +0,07			>2	
SZX 21/7,5		7,0 ... 7,9	<7	+0,02 ... +0,07			>2	
SZX 21/8,2		7,7 ... 8,7	<7	+0,03 ... +0,07			>3,5	
SZX 21/9,1		8,5 ... 9,6	<10	+0,04 ... +0,08			>3,5	
SZX 21/10	250	9,4 ... 10,6	<15	+0,05 ... +0,08			>5	
SZX 21/11	400 [1]	10,4 ... 11,6	<20	+0,05 ... +0,08	<1,0	50	>5	1
SZX 21/12		11,4 ... 12,8	<20	+0,06 ... +0,09			>7	
SZX 21/13		12,6 ... 14,0	<25	+0,065 ... +0,09			>7	
SZX 21/15		13,8 ... 15,5	<30	+0,07 ... +0,09			>10	
SZX 21/16		15,3 ... 17,0	<40	+0,07 ... +0,09			>10	
SZX 21/18		16,8 ... 19,0	<55	+0,07 ... +0,09			>10	
SZX 21/20		18,8 ... 21,0	<55	+0,07 ... +0,09			>10	
SZX 21/22		20,8 ... 23,0	<55	+0,07 ... +0,09			>12	
SZX 21/24		22,8 ... 25,6	<80	+0,075 ... +0,095			>12	

[1] $\vartheta_C = 25$ °C

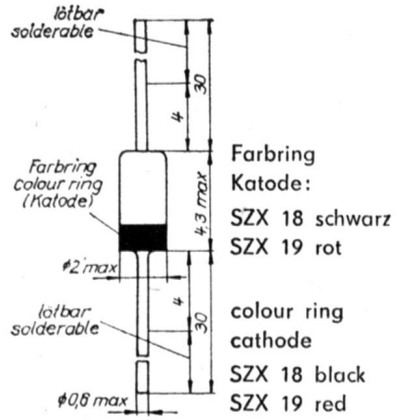
Si-Leistungs-Z-Dioden
Si-power-Z-diodes

Typ	Kenndaten characteristics bei at $\vartheta_{at} = 25\,°C$								
	P_{tot}	I_Z	I_Z [2]	I_F	U_Z	rzd	bei/at I_Z	TKuz [3]	R_{thjc} R_{thja}*
	W	mA	mA	mA	V	Ω	mA	10^{-4}/K	
SZ 600/0,75 [1]		1000	3000		0,65 ... 0,85	1,5	100	—	
SZ 600/5,1		185	1450		4,8 ... 5,4	5	100	−1	
SZ 600/5,6		165	1330		5,2 ... 6,0	2	100	+2	
SZ 600/6,2		150	1210		5,8 ... 6,6	2	100	+3	
SZ 600/6,8		139	1100		6,4 ... 7,2	2	100	+3	
SZ 600/7,5		126	1010		7,0 ... 7,9	2	100	+4	
SZ 600/8,2		113	910		7,7 ... 8,8	2	100	+5	
SZ 600/9,1	1	104	830	100	8,5 ... 9,6	4	50	+6	<8
SZ 600/10	8 [2]	94	750		9,4 ... 10,6	4	50	+6	<100*
SZ 600/11		86	690		10,4 ... 11,6	7	50	+7	
SZ 600/12		78	630		11,4 ... 12,7	7	50	+7	
SZ 600/13		71	570		12,4 ... 14,1	11	50	+7	
SZ 600/15		63	500		13,8 ... 15,7	11	50	+7	
SZ 600/16		58	470		15,2 ... 17,1	15	25	+7	
SZ 600/18		52	420		16,8 ... 19,1	15	25	+7	
SZ 600/20		47	380		18,8 ... 21,2	15	25	+8	
SZ 600/22		43	350		20,8 ... 23,3	15	25	+8	

[1] in Flußrichtung gepolte Diode
forward-biased diode

[2] mit Kühlblech 200×200×3mm³
with heat sink 200×200×3mm³

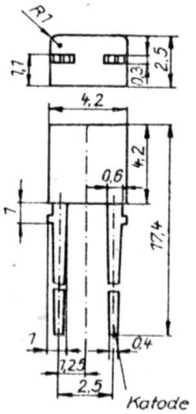
[3] typischer Wert
typical value



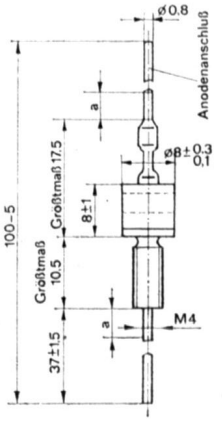
Farbring
Katode:
SZX 18 schwarz
SZX 19 rot

colour ring
cathode
SZX 18 black
SZX 19 red

SZX 18, SZX 19



SZX 21



SZ 600

Si-Referenzelemente
Si-reference diodes

Typ	Kenndaten bei characteristics at $\vartheta_a = 25\,°C$								
	P_{tot}	U_Z	r_Z	I_Z	TK_{UZ}	ΔU_Z	bei/at ϑ_a	ΔI_Z	bei/at $\Delta\vartheta$
	mW	V	Ω	mA	$10^{-5}/K$	mV	°C	µA	K
SZY 20					<10	<6,6		<32	
SZY 21	100	8,4 ± 0,4	<25	5	<5	<3,3	0...75	<16	1
SZY 22					<2	<13,2		<6,4	
SZY 23					<1	<6,6		<3,2	
								<250	75

Si-Gleichrichterdioden
Si-rectifier diodes

Typ	elektrische Kenndaten electrical characteristics								
	U_{RWM}	U_{RRM}	U_{RSM}	$I_{F(AV)}$ [5]	$I_{F(AVJ)}$ [6]	$I_{F(RMS)}$	I_{FRM}	U_F	I_R [7]	R_{thjc} R_{thja}*
	V	V	V	A	A	A	A	V	mA	K/W
SY 170/1	100								≤8	
SY 170/2	200			18*					≤6	
SY 171/1	100			17**	25	39	100	≤1	≤8	≤1,2
SY 171/2	200								≤6	
SY 180/1	70	100	100							
SY 180/2	140	200	200							
SY 180/4	280	400	400							
SY 180/6	420	600	600	16 [2])	30	47	250	≤1,3	≤5	≤1,1
SY 180/8	560	800	800							≤5,9 [2])
SY 180/10	700	1000	1000							
SY 180/12	840	1200	1200							
SY 180/14	980	1400	1400							
SY 320/0,75	75	100	110							
SY 320/1	100	130	150							
SY 320/2	200	260	300							
SY 320/3	300	390	450							
SY 320/4	400	520	600	0,95 [3])						≤100 [3])*
SY 320/5	500	650	750	0,9 [4])		3,1	10	≤1,2	≤0,15	
SY 320/6	600	780	900							
SY 320/7	700	910	1050							
SY 320/8	800	1040	1200							
SY 320/10	1000	1300	1500							

[1]) bei R-Last
[2]) mit Kühlkörper K 10
[3]) volle Länge
[4]) Anschlußdrähte auf 10 mm gekürzt
[5]) $\vartheta_a = 45\,°C$
[6]) $\vartheta_c = 100\,°C$
[7]) bei 120 °C
[8]) bei 150 °C
* direkt eingepreßt in Kühlkörper K 10
** mit Gewindeadapter und Kühlkörper K 10

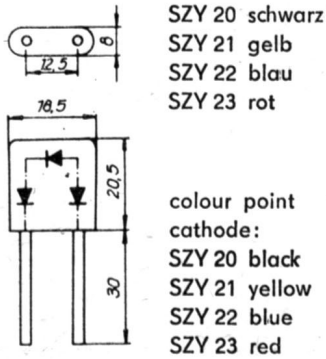
[1]) with resistive load
[2]) with heat sink K 10
[3]) with all length
[4]) wires shorted to 10 mm
[5]) $\vartheta_a = 45\,°C$
[6]) $\vartheta_c = 100\,°C$
[7]) at 120 °C
[8]) at 150 °C
* directly pressed into heat sink K 10
** with thread adapter and heat sink K 10

Si-Gleichrichterdioden
Si-rectifier diodes

Typ	elektrische Kenndaten electrical characteristics									
	U_{RWM}	U_{RRM}	U_{RSM}	$I_{F(AV)}$ [5]	$I_{F(AV_j)}$ [6]	$I_{F(RMS)}$	I_{FRM}	U_F	I_R [7]	R_{thjc} R_{thja}*
	V	V	V	A	A	A	A	V	mA	K/W
SY 360/0,5	35	50	50							
SY 360/1	70	100	100							
SY 360/2	140	200	200							
SY 360/3	210	300	300							
SY 360/4	280	400	400							
SY 360/5	350	500	500	0,9 [4]						
SY 360/6	420	600	600							
SY 360/7	490	700	700							
SY 360/8	560	800	800			3,1	8	≤1,2	≤0,3 [8]	≤115*
SY 360/9	630	900	900							
SY 360/10	700	1000	1000							

[4]) Anschlußdrähte auf 10 mm gekürzt
[5]) $\vartheta_a = 45$ °C
[6]) $\vartheta_a = 100$ °C
[7]) bei 120 °C
[8]) bei 150 °C

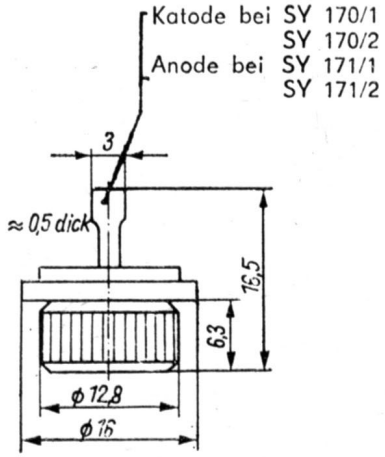
[4]) wires shorted to 10 mm
[5]) $\vartheta_a = 45$ °C
[6]) $\vartheta_c = 100$°C
[7]) at 120 °C
[8]) at 150 °C



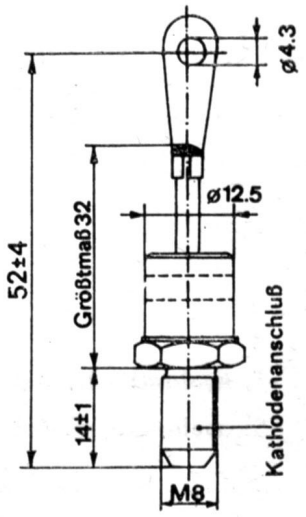
Farbpunkt
Katode
SZY 20 schwarz
SZY 21 gelb
SZY 22 blau
SZY 23 rot

colour point
cathode:
SZY 20 black
SZY 21 yellow
SZY 22 blue
SZY 23 red

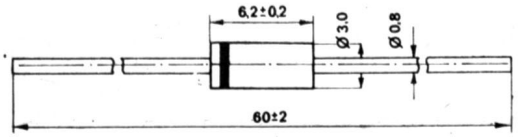
SZY 20 ... SZY 23



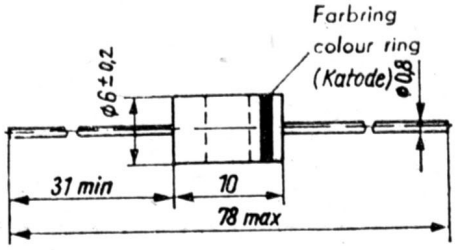
SY 170, SY 171



SY 180



SY 360



SY 320

Schnelle Si-Gleichrichterdioden
Fast recovery Si-diodes

Typ	elektrische Kenndaten electric characteristics							
	U_{RRM} V	U_{RWM}* V	$I_{F(AV)}$ A	$I_{F(RMS)}$ A	U_{FM} V	I_{RRM} mA	t_{rr} µs	R_{thja} K/W
SY 335/05 K	50	35	1,4					
SY 335/1 K	100	70	1,4	3	≤1,2	≤0,3[1]	≤0,5	≤60
SY 335/2 K	200	140	1,4					
SY 335/4 K	400	280	1,2					
SY 335/05 L	50	35	1,4					
SY 335/1 L	100	70	1,4					
SY 335/2 L	200	140	1,4	3	≤1,2	≤0,3[1]	≤1	≤60
SY 335/4 L	400	280	1,2					
SY 335/6 L	600	420	1,1					
SY 335/8 L	800	560	1,0					
SY 330/1	100	70	0,46					
SY 330/2	200	140	0,43					
SY 330/4	400	280	0,37					
SY 330/6	600	420	0,32					
SY 330/8	800	560	0,29		≤2,4	≤15[2]	≤0,5	≤115[3]
SY 330/10	1000	700	0,27					
SY 330/12	1200	840	0,24					
SY 330/15	1500	1050	0,21					
SY 330/18	1800	1260	0,17					
SY 330/20	2000	1400	0,16					
SY 185/1	100	70						
SY 185/2	200	140						
SY 185/4	400	280	25	39	≤1,5	≤7	0,3[4]	6[6]
SY 185/6	600	420					0,6[5]	

[1] bei 120 °C
[2] bei 100 °C
[3] volle Länge
[4] Gruppe K
[5] Gruppe L
[6] mit Kühlkörper
* empfohlener Wert

[1] at 120 °C
[2] at 100 °C
[3] full length
[4] group K
[5] group L
[6] with heat sink
* reommended value

Si-Avelanche-Dioden
Si-avelanche diodes

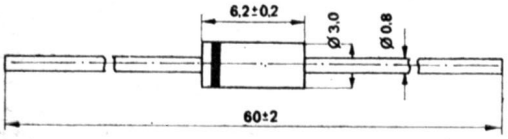
Typ	Kenndaten characteristics									
	U_{RWM} V	U_{RRM} V	$U_{(BR)}$ V	$I_{F(AV)}$ [1] A	$I_{F(AV)}$ [2] A	$I_{F(RMS)}$ A	I_{FRM} A	P_{RSM} kW	I_R mA	R_{thjc} K/W
SY 180/6A	420	600	>800							
SY 180/8A	560	800	>1100							
SY 180/10A	700	1000	>1400	16[3]	30	47	250	10	<5	<1,1
SY 180/12A	840	1200	>1600							
SY 180/14A	980	1400	>1800							

[1] $\vartheta_a = 45$ °C
[2] $\vartheta_c = 100$ °C
[3] mit Kühlkörper K 10
[3] with heat sink K 10

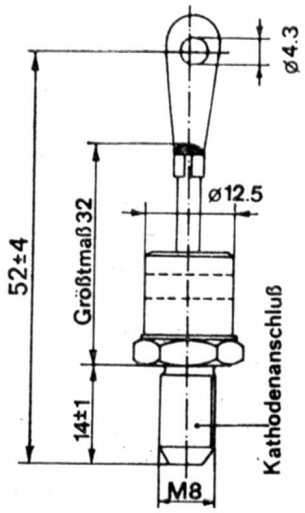
Si-Thyristoren
Si-thyristors

Typ	Kenndaten characteristics bei at $\vartheta_a = 25\,°C$										
	U_{RRM} U_{DRM}	$I_{T(AV)}$	$I_{T(RMS)}$	I_{TRM}	U_{GT}	I_{GT}	I_H	U_T	t_{gt}	t_q	R_{thjc}
	V	A	A	A	V	mA	mA	V	µs	µs	K/W
ST 103/1	100										
ST 103/2	200										
ST 103/3	300	3	4,5	15	<3	<20	<20	<1,8 [1]	<10	<100	<6
ST 103/4	400										
ST 103/5	500										
ST 103/6	600										

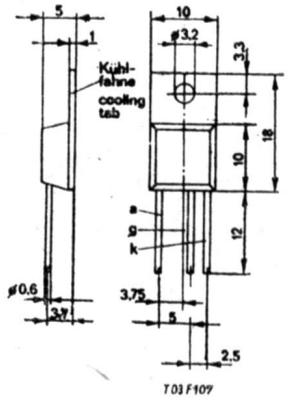
[1] $I_T = 10$ A



SY 330, SY 335



SY 180/A
SY 185



ST 103

Silizium-Gleichrichter in Freiflächenbauart (TGL 29 270)
Silicon rectifier in free-area construction

Schaltung circuit	Kenndaten bei characteristics at $\vartheta_a = -40 \ldots +45$ °C			Kühlplattenzahl number of cooling disks	Plattengröße disks size	Einbaulänge mounting length		Bolzenzahl stud number	Bolzendurchmesser stud diameter
	U_{AN}	U_{GN}	I_{GN}	n		o[1]	g[2]	n_B	d_B
	V	V	A	St	mm²	l mm		St	mm
			25	1		48			
			50	2		61			
M	30, 60, 90	12,25,37	100	4	100×220	101		2	8
			150	6		142			
			10	2	58 ×58	77		1	
			17[3]	2	100×100	77		1	
			25	2	100×220	60		2	
B	30, 60, 90	25, 50, 75	30[3]	4	100×100	99		1	8
			50	4	100×220	99		2	
			100	8	100×220	184		2	
			150	12	100×220	265		2	
			15	3	58 ×58	89		1	
			25[3]	3	100×100	89		1	
			35	3	100×220	82		2	
DB	30, 60, 90	40, 80, 120	45[3]	6	100×100	154	145	1	8
			70	6	100×220	154	145	2	
			140	12	100×220	279	261	2	
			200	18	100×220	411	384	2	

[1] o = offene Ausführung
[2] g = geschlossene Ausführung
[3] in Vorbereitung

[1] o = open form
[2] g = enclosed form
[3] under way

Plattensortiment für Selengleichrichter in Freiflächenbauart (TGL 12 221)
Disk assortment for selenium rectifiers in free-area construction

Plattengröße disks size	Elektrische Kenndaten electrical characteristics				max. Plattenzahl max. number of disks	Abstand distance	Bolzenzahl stud number	Bolzendurchmesser stud diameter
	U_{AN}	I_{GN}[2] W-Reihe W-series	I_{GN}[2] X-Reihe X-series	I_{GN}[2] Y-Reihe Y-series	n_{max}	d_p	n_B	d_B
	V	A	A	A	St	mm	St	mm
16,6×16,6		0,2	0,13	0,08	32	2,5	1	4
20×25		0,5	—	—	28	5,5	1	4
20×25		—	0,3	0,18	28	3,4	1	4
25×33		—	0,5	—	28	5,5	1	5
25×33		—	—	0,3	28	3,4	1	5
33×33		1,1	0,85[1]	0,5[1]	24	5,5	1	5
33×50		1,6	1,0	0,8	24	5,5	1	5
50×50		—	1,6	1,3	40	5,5	1	8
50×62		3,0	2,5[1]	—	36	7	1	8
50×62		—	—	1,6[1]	36	5,5	1	8
50×83	20	—	3,0	2,5	36	7	1	8
50×100	25	5,0	4,2[1]	—	30	12	1	8
50×100	30[1]	—	—	3,0[1]	30	7	1	8
71×100		7,0	5,0	4,2	30	12	1	8

[1] Lieferung nach Vereinbarung
[2] E-Schaltung; für M- und B-Schaltung × 2, für DB-Schaltung × 3

[1] available on agreement
[2] one way circuit for 2-way configurations ×2, at 3-phase bridge circuit ×3

Plattensortiment für Selengleichrichter in Freiflächenbauart (TGL 12 221)
Disk assortment for selenium rectifiers in free-area construction

Plattengröße disks size	Elektrische Kenndaten electrical characteristics				max. Plattenzahl max. number of disks	Abstand distance	Bolzenzahl stud number	Bolzendurchmesser stud diameter
	U_{AN}	I_{GN} [2]) W-Reihe W-series	I_{GN} [2]) X-Reihe X-series	I_{GN} [2]) Y-Reihe Y-series	n_{max}	d_p	n_B	d_B
	V	A	A	A	St	mm	St	mm
100×100		9,0	7,0 [1])	5,0	30	12	1	8
100×100		10	—	—	24	15	1	8
100×200		18	15 [1])	10	24	15	2	8
100×300		27	20 [1])	15	24	15	3	8
100×300		30	—	—	24	18	3	8
100×400		36	27 [1])	20 [1])	24	15	4	8
100×500		45	36 [1])	27 [1])	24	15	5	8
200×300		—	—	30	24	18	6	8

[1]) Lieferung nach Vereinbarung
[2]) E-Schaltung; für M- und B-Schaltung × 2, für DB-Schaltung × 3

[1]) available on agreement
[2]) one way circuit for 2-way configurations × 2, at 3-phase bridge circuit × 3

Selenüberspannungsbegrenzer
Selenium transient voltage suppressor

Parameter	Plattengröße disks size mm 25×33	33×50	71×100
Nennanschlußspannung /V (sinusförmige 50 Hz-Wechselspannung) rated connected voltage /V (sinusoidal 50 Hz a. c. voltage)	25	25	25
Anschlußspannung bei 50 Hz-Dreiphasenschaltung /V connected voltage for 50 Hz- 3-phase circuit	22	22	22
Anschlußspannung bei Gleichspannung /V connected voltage with d. c. voltage /V	20	20	20
Nennsperrstrom /mA rated limiting current /A	10	23	115
Nennbegrenzungsstrom /A rated reverse current /mA	10	20	110
Höchst zulässiger Begrenzungsstrom /A maximum allowable limiting current /A	25	60	280
Nennbegrenzungsspannung /V rated limiting voltage /V	55	55	55
Höchste Begrenzungsspannung /V maximum limiting voltage /V	74	74	74
Plattenabstand a/mm disk distance a/mm	3,5	4,4	8,0
Bolzendurchmesser d stud diameter d	M 5	M 5	M 8
Einbaulänge l_1 /mm mounting length l_1/mm	a(n—1)+28	a(n—1)+28	a(n—1)+45
Bolzenlänge l_2 /mm stud length l_2/mm	l_1+20	l_1+20	l_1+30

n = Plattenanzahl
n = number of disks

Selenkleinstgleichrichter (TGL 24 927)
Selenium subminiature rectifiers

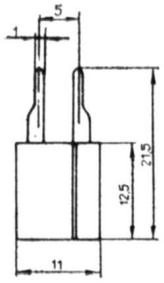
Typ	Kenndaten bei $\vartheta_a = -40 \ldots +40\,°C$ characteristics at		Gehäuse-abmessungen case size
	U_{AN} V	I_{GN} mA	mm
E 20 C 60	20	60	5 ×11×12,5
E 25 C 60	25	60	5 ×11×12,5
E 50 C 100	50	100	8 ×12×13
E 50 C 200	50	200	9,5×20×21,5
E 60 C 70	60	70	8 ×12×13
E 75 C 70	75	70	8 ×12×13
E 80 C 125	80	125	9,5×20×21,5
E 100 C 40	100	40	9 ×11×12,5
E 125 C 40	125	40	9 ×11×12,5
M 20 C 120	20	120	5 ×11×12,5
M 25 C 120	25	120	5 ×11×12,5
M 60 C 140	60	140	8 ×12×13
M 75 C 140	75	140	8 ×12×13
M 80 C 80	80	80	9 ×11×12,5
M 100 C 80	100	80	9 ×11×12,5
V 10 C 60	10	60	5 ×11×12,5
V 12,5 C 60	12,5	60	5 ×11×12,5
V 30 C 70	30	70	8 ×12×13
V 37 C 70	37	70	8 ×12×13
V 40 C 40	40	40	9 ×11×12,5
V 50 C 40	50	40	9 ×11×12,5
B 20 C 25	20	25	7 ×7 ×8
B 20 C 120	20	120	7 ×11×12,5
B 20 C 400	20	400	9,5×20×21,5
B 25 C 25	25	25	7 ×7 ×8
B 25 C 120	25	120	7 ×11×12,5
B 25 C 400	25	400	9,5×20×21,5
B 20 C 200	20	200	8 ×12×13
B 25 C 200	25	200	8 ×12×13
B 40 C 80	40	80	9 ×11×12,5
B 40 C 250	40	250	9,5×20×21,5
B 50 C 80	50	80	9 ×11×12,5
B 50 C 250	50	250	9,5×20×21,5

Selenblockgleichrichter im Metallgehäuse (TGL 24 926)
Selenium rectifier blocks in metal casing

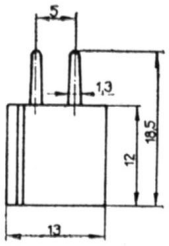
Typ	Kenndaten bei $\vartheta_a = -40 \ldots +40\,°C$ characteristics at		Gehäuse-abmessungen case size
	U_{AN} V	I_{GN} mA	mm
B 250 C 90	250	90	10×15×32

Selenblockgleichrichter im Plastgehäuse (TGL 26 154)
Selenium rectifier blocks in plastic casing

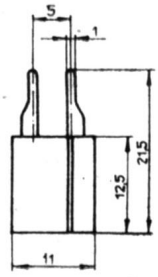
Typ	Kenndaten bei $\vartheta_a = -40 \ldots +40$ °C characteristics at		Gehäuse-abmessungen case size
	U_{AN} V	I_{GN} mA	mm
E 500 C 15	500	15	10×10×23
E 625 C 15	625	15	10×10×23
M 500 C 30	500	30	10×10×23
M 625 C 30	625	30	10×10×23
V 250 C 15	250	15	10×10×23
V 300 C 15	300	15	10×10×23
B 250 C 30	250	30	10×10×23
B 300 C 30	300	30	10×10×23

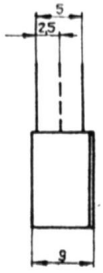


E 20 C 60
E 25 C 60
M 20 C 120
M 25 C 120
V 10 C 60
V 12,5 C 60

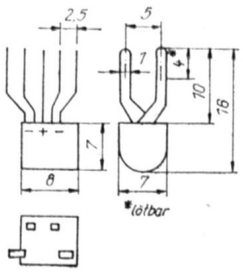


E 50 C 100
E 60 C 70
E 75 C 70
V 30 C 70
V 37 C 70
M 60 C 140
M 75 C 140
B 20 C 200
B 25 C 200

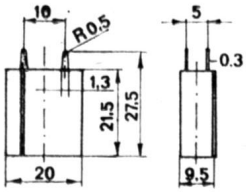




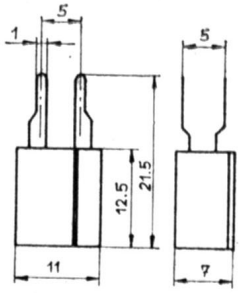
E 100 C 40
E 125 C 40
M 80 C 80
M 100 C 80
V 40 C 40
V 50 C 40
B 40 C 80
B 50 C 80



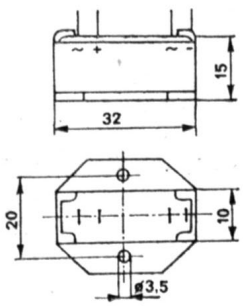
B 20 C 25
B 25 C 25



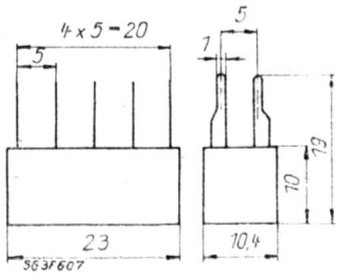
E 50 C 200
E 80 C 125
B 20 C 400
B 25 C 400
B 40 C 250
B 50 C 250



B 20 C 120
B 25 C 120



B 250 C 90



E 500 C 15
E 625 C 15
M 500 C 30
M 625 C 30
V 250 C 15
V 300 C 15
B 250 C 30
B 300 C 30

Selenklammergleichrichter (TGL 24 925)
Bracket-shaped selenium rectifiers

Typ	Kenndaten bei $\vartheta_a = -40 \ldots +40\,°C$ characteristics at		Gehäuseabmessungen case size
	U_{AN} V	I_G [1] mA	mm
B 20 C 500/300—1	20	500	6×17×20
B 20 C 500/300—2	20	500	6×17×20
B 25 C 500/300—1	25	500	6×17×20
B 25 C 500/300—2	25	500	6×17×20
B 20 C 750/500—1	20	750	6×20×29
B 20 C 750/500—2	20	750	6×20×29
B 25 C 750/500—1	25	750	6×20×29
B 25 C 750/500—2	25	750	6×20×29
B 20 C 1000/650—1	20	1000	6×33×29
B 20 C 1000/650—2	20	1000	6×33×29
B 25 C 1000/650—1	25	1000	6×33×29
B 25 C 1000/650—2	25	1000	6×33×29

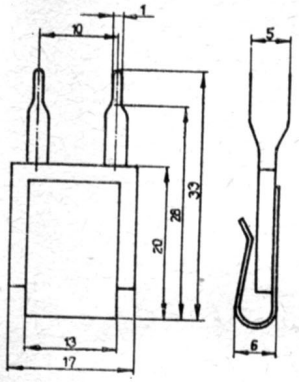
[1]) mit Kühlblech 200 cm², 2 mm Al
with heat sink 200 cm², 2 mm Al

Selenhochspannungsgleichrichter im Keramikrohr (TGL 24 928/01)
High-voltage rod-type selenium rectifiers

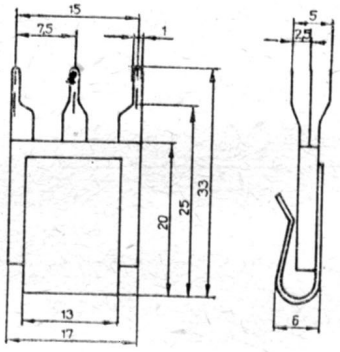
Typ	Kenndaten bei $\vartheta_a = -40 \ldots +40\,°C$ characteristics at				
	U_{AN} V	U_{RSM} kV	I_{GN} mA	I_{FRM} mA	l mm
E 2250 C 2,5	2250	9	2,5	200	50
E 3000 C 2	3000	10,7	2	150	60
E 3750 C 2	3750	14	2	150	70
E 4500 C 1,7	4500	17,5	1,7	100	85
E 6000 C 1,5	6000	22,6	1,5	100	110

Selenhochspannungsstabgleichrichter im Kunststoffrahmen (TGL 24 928/02)
High-voltage rod-type selenium rectifiers in plastics frame

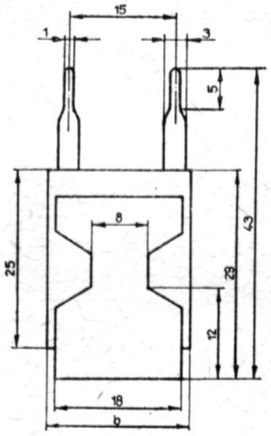
Typ	Kenndaten bei $\vartheta_a = -40 \ldots +40\,°C$ characteristics at			Gehäuseabmessungen case size
	U_{AN} V	U_{RR} V	mA	mm
E 3500 C 15	3500	14600	15	14×17×153

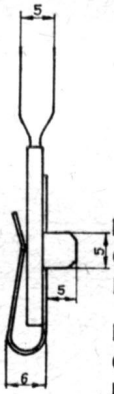


B 20 . . . 25
C 500/300—1



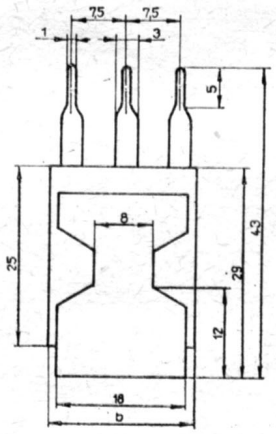
B 20 . . . 25
C 500/300—2

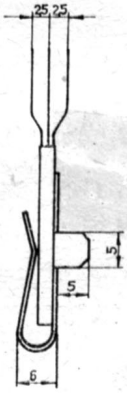




B 20 . . . 25
C 750/500—1
b = 20

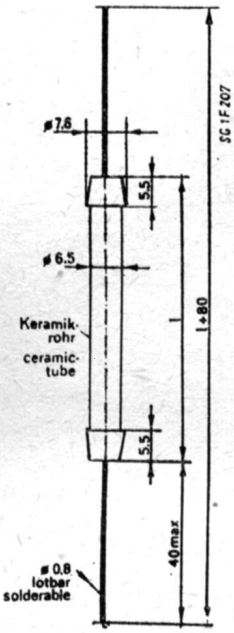
B 20 . . . 25
C 1000/650—1
b = 33



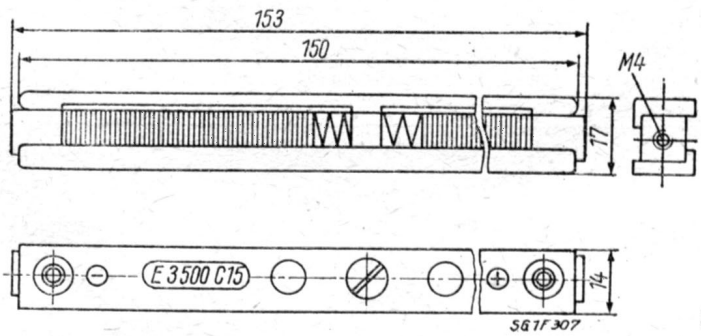


B 20 . . . 25
C 750/500—2
b = 20

B 20 . . . 25
C 1000/650—2
b = 33



E 2250 C 2,5 . . .
E 6000 C 1,5



E 3500 C 15

Selenstabgleichrichter im HP-Rohr (TGL 200–8302)
Rod-type selenium rectifiers in HP tube

Typ	Kenndaten bei $\vartheta_a = -40 \ldots +40\,°C$ characteristics at	
	U_{AN} V	I_{GN} mA
E 12,5 C 5	12,5	5
E 25 C 5	25	5
E 37,5 C 5	37,5	5
in gleicher Stufung bis / in constant intervals to		
E 1500 C 5	1500	5
E 12,5 C 10	12,5	10
E 25 C 10	25	10
E 37,5 C 10	37,5	10
in gleicher Stufung bis / in constant intervals to		
E 500 C 10	500	10

Selenstabilisatoren (TGL 24 931)
Selenium stabilizers

Typ	Kennzeichnung identification	Kenndaten bei $\vartheta_a = -40 \ldots +40\,°C$ characteristics at			Gehäuseabmessungen case size
		U_F V	I_G mA	R mm	mm
0,5 St 1	S 1	0,5 ... 0,6			
1,0 St 1	S 2	1,0 ... 1,2	0,5 ... 2,0	5,0	7×7×8
1,5 St 1	S 3	1,5 ... 1,8			
2,0 St 1	S 4	2,0 ... 2,4			
2,5 St 1	S 5	2,5 ... 3,0			
3,0 St 1	S 6	3,0 ... 3,6	0,5 ... 2,0	7,5	7×7×8
3,5 St 1	S 7	3,5 ... 4,2			
4,0 St 1	S 8	4,0 ... 4,8			
0,5 St 10	1 S 1	0,5 ... 0,6			
1,0 St 10	1 S 2	1,0 ... 1,2			
1,5 St 10	1 S 3	1,5 ... 1,8	2,0 ... 20	—	6×11×12,5
2,0 St 10	1 S 4	2,0 ... 2,4			
2,5 St 10	1 S 5	2,5 ... 3,0			
3,0 St 10	1 S 6	3,0 ... 3,6	2,0 ... 20	—	6×11×12,5

Selenschaltdioden
Selenium switching diodes

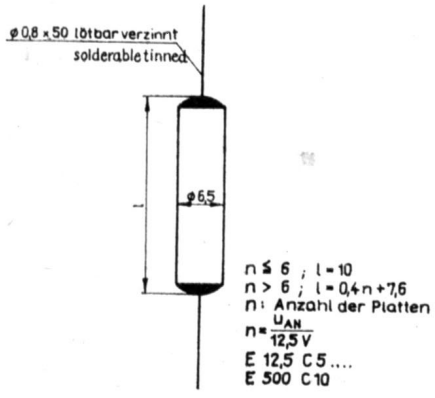
Typ	Kenndaten characteristics							Gehäuse-abmessungen case size
	U_R V	U_{Rp} V	I_G mA	I_G [1] mA	W_p mW_s	bei/at	f Hz	mm [2]
D 06 A	60	250	75	50	6		5	11,6×10,5×5,5

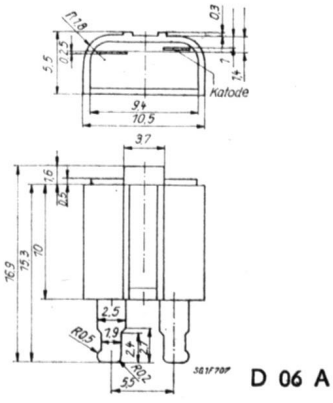
[1] bei Gruppenmontage von mehr als 4 Dioden
at group mounting of more than 4 diodes

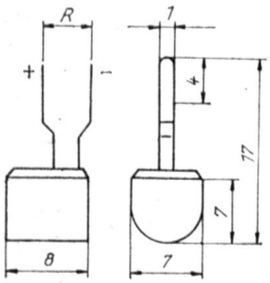
Weitere Varianten der Anschlußfahnengestaltung auf Anfrage beim Hersteller möglich.
Other terminal configurations are avaliable

Selenamplitudenbegrenzer (TGL 200–8139)
Selenium amplitude limiter

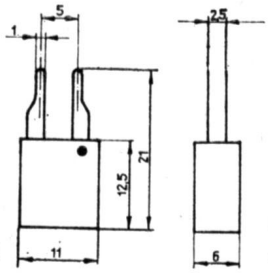
Typ		KG 70					
Pegel der Eingangsspannung bezogen auf 0,775 V input voltage pegel related for 0,775 V	Np:	—2	—1	0	+1	+2	+3
Einfügungsdämpfung bei 800 Hz insertion attenuation at 800 Hz	Np:	<0,05	<0,05	≤0,3	>0,5	>1,1	>1,7



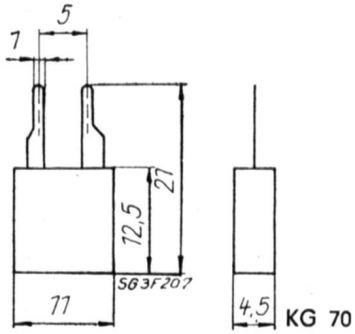




0,5 St 1 . . . 4,0 St 1



0,5 St 10 . . .
3,0 St 10



KG 70

RFT

elektronik
export·import

Volkseigener Außenhandelsbetrieb der Deutschen Demokratischen Republik

DDR - 1026 Berlin, Alexanderplatz 6

VEB HALBLEITERWERK FRANKFURT (ODER)
Leitbetrieb im VEB Kombinat Mikroelektronik
DDR 1200 Frankfurt (Oder), Postfach 379
Telefon 4 60 · Telex 016 252

VEB GLEICHRICHTERWERK STAHNSDORF
im VEB Kombinat Mikroelektronik
DDR 1533 Stahnsdorf, Ruhlsdorfer Weg
Telefon 6 80 · Telex 015 220

VEB RÖHRENWERK „ANNA SEGHERS" NEUHAUS
im VEB Kombinat Mikroelektronik
DDR 6420 Neuhaus am Rennweg, Thomas-Mann-Straße 2
Telefon 50 · Telex 628 332

VEB GLEICHRICHTERWERK GROSSRÄSCHEN
im VEB Kombinat Mikroelektronik
DDR 7805 Großräschen, Karl-Liebknecht-Straße 1
Telefon 60 01 · Telex 017 8849

VEB FUNKWERK ERFURT
im VEB Kombinat Mikroelektronik
DDR 5010 Erfurt, Rudolfstraße 47
Telefon 5 80 · Telex 061 306

VEB RÖHRENWERK MÜHLHAUSEN
im VEB Kombinat Mikroelektronik
DDR 5700 Mühlhausen, Eisenacher Straße 40
Telefon 8 30 · Telex 061 8722

VEB WERK FÜR FERNSEHELEKTRONIK
im VEB Kombinat Mikroelektronik
DDR 1160 Berlin-Oberschöneweide, Ostendstraße 1–5
Telefon 6 35 27 41 · Telex 112 007

VEB ZENTRUM FÜR FORSCHUNG UND TECHNOLOGIE MIKROELEKTRONIK
im VEB Kombinat Mikroelektronik
DDR 8080 Dresden, Karl-Marx-Straße
Telefon 59 30 · Telex 022 90

AUSGABE 1981/82